

**ФАКУЛЬТЕТ АВТОМАТИКИ, ТЕЛЕМЕХАНІКИ ТА ЗВ'ЯЗКУ**

**Кафедра спеціалізованих комп'ютерних систем**

**МЕТОДИЧНІ ВКАЗІВКИ**

**до самостійної роботи і лабораторних робіт  
з дисципліни**

***«САПР ПРИСТРОЇВ ТА СИСТЕМ АВТОМАТИКИ»***

**Харків – 2015**

Методичні вказівки розглянуто і рекомендовано до друку на засіданні кафедри спеціалізованих комп'ютерних систем 20 грудня 2012 р., протокол № 6.

Описано методику проектування друкованої плати засобами PCAD-подібних систем автоматизованого проектування KiCAD, EAGLE Layout Editor, що вільно поширюються.

Методичні вказівки призначені для студентів напрямів «Комп'ютерна інженерія» та «Автоматика та комп'ютерно-інтегровані технології», спеціальностей «Автоматика та автоматизація на транспорті» та «Спеціалізовані комп'ютерні системи», які вивчають курси «САПР пристроїв і систем автоматики» та «Основи САПР», денної, заочної форм навчання та інституту перепідготовки кадрів.

Укладач

проф. М.А. Мірошник

Рецензент

проф. С.В. Лістровий

## МЕТОДИЧНІ ВКАЗІВКИ

до самостійної роботи і лабораторних робіт  
з дисципліни

*«САПР ПРИСТРОЇВ ТА СИСТЕМ АВТОМАТИКИ»*

Відповідальний за випуск Мірошник М.А.

Редактор Ібрагімова Н.В.

---

Підписано до друку 11.03.13 р.

Формат паперу 60x84 1/16. Папір писальний.

Умовн.-друк.арк. 5,75. Тираж 50. Замовлення №

Видавець та виготовлювач Українська державна академія залізничного транспорту,  
61050, Харків-50, майдан Фейербаха, 7.  
Свідоцтво суб'єкта видавничої справи ДК № 2874 від 12.06.2007 р.

## ЗМІСТ

Перелік умовних позначень.....	4
Вступ.....	5
Мета і завдання курсу .....	7
Інформаційні модулі.....	8
Критерії оцінювання знань і вмінь.....	10
Лабораторна робота 1. Створення символного зображення компонента.....	11
Лабораторна робота 2. Створення посадкового місця компонента.....	24
Лабораторна робота 3. Створення бібліотеки компонента.....	38
Лабораторна робота 4. Формування принципової електричної схеми.....	54
Лабораторна робота 5. Створення конструктиву друкованої плати, пакування даних і розміщення на ній компонента.....	74
Лабораторна робота 6. Розроблення друкованої плати. Автоматичне та ручне трасування міжелементних з'єднань...	93
Список літератури.....	114

## Перелік умовних позначень

Gates – логічні секції

Library Executive – менеджер бібліотек – програма для створення РЕК і ведення бібліотек

Symbol Editor – графічний редактор для створення символного зображення радіоелектронного компонента

Pattern Editor – графічний редактор для створення конструкторсько-технологічного образу РЕК

Schematic – графічний редактор для створення принципових електричних схем виробів

PCB – графічний редактор для розміщення РЕК ручного та інтерактивного трасування ДП, для роботи з одношаровими, двошаровими і багатошаровими друкованими платами

МС – мікросхема

вентиль МС – закінчений логічний блок, що повторюється

Symbol Wizard – майстер підказки

БЕ – бібліотечний елемент

БК – бібліотечний компонент

ДП – друкована плата

ОДП – одностороння друкована плата

ДДП – двостороння друкована плата

КП – контактні площадки

КТО – конструкторсько-технологічний образ

ПЕС – принципова електрична схема

ПМ (КК) – посадкове місце, корпус компонента (pattern)

РЕК – радіоелектронний компонент

ТЗ – технічне завдання на розроблення

## Вступ

На сучасному етапі розвитку суспільства одним із пріоритетних завдань є подальший розвиток методів автоматизованого проектування на базі нових інформаційних технологій.

У центрі уваги вищої школи постійно перебувають питання підготовки фахівців у галузі систем автоматизованого проектування. Особливою проблемою є аналіз ефективності застосування тих чи інших інформаційних технологій у навчальному процесі.

Використання промислових САПР в навчальному процесі дозволяє працювати з технічними засобами САПР, використовувати САПР в практичній роботі, навчати прийомам експлуатації системи і методам автоматизованого проектування, у якому той, хто навчається, бере активну участь.

Промислові САПР дозволяють проводити процес навчання так, щоб воно було ефективним як у плані засвоєння, так і в плані розвитку і закріплення у студентів творчих навичок у вирішенні завдань проектування електронно-обчислювальних засобів. Методика проведення лабораторного практикуму, викладена в методичних вказівках, охоплює весь цикл проектування друкованих плат.

Впровадження в інженерну практику методів автоматизації проектувальних робіт дозволяє перейти від традиційного макетування розроблюваних електронних пристроїв до їхнього моделювання за допомогою персонального комп'ютера і реалізувати цикл наскрізного проектування, що передбачає:

- синтез структури принципової схеми пристрою;
- аналіз характеристик пристрою в різних режимах роботи з урахуванням розкиду параметрів компонентів і наявності дестабілізуючих факторів;
- синтез топології, включаючи розміщення елементів на комутаційному полі і трасування міжз'єднань;
- верифікацію топології;
- проектування конструкції виробу;
- випуск конструкторської документації.

Задачі структурного синтезу розв'язуються за допомогою вузькоспеціалізованих програм, орієнтованих на пристрої певного типу.

Процес синтезу принципів схем у наш час ще недостатньо автоматизований, оскільки він являє собою складну, високоінтелектуальну діяльність, у якій цілком замінити людину поки що неможливо. Як правило, початковий варіант схеми створюється інженером "вручну" з наступним моделюванням і оптимізацією за допомогою ЕОМ. Засоби САПР дозволяють створити графічне зображення схеми, що використовується при подальшому проектуванні друкованого модуля.

Задачі автоматизації конструкторсько-технологічного проектування електронних апаратів успішно розв'язуються за допомогою спеціалізованих систем вітчизняного та іноземного виробництва. Загальна структура САПР конструкторсько-технологічного призначення передбачає наявність інтегрованих бібліотек компонентів, засобів формування графічних зображень електричних схем і друкованих модулів, підсистем автоматизації проектних операцій, інженерних розрахунків і технологічної підготовки виробництва. Моделювання – це дослідження проектного об'єкта в середовищі, де передбачається його функціонування.

На сьогоднішній день основною проблемою при проектуванні друкованих плат є їхня підвищена складність і різке скорочення термінів проектування при постійно зростаючій вимозі до їхньої якості. Поява мікросхем у корпусах з малим кроком, з кульковими виводами (BGA), зростання вимог до швидкодії схем та електромагнітної сумісності, вдосконалення технології виробництва та виготовлення друкованих плат на імпортному обладнанні призводить до використання САПР P- CAD, що має цілий ряд принципово нових можливостей.

За оцінкою фахівців, у наш час у промисловості України найбільш популярною серед систем автоматизованого проектування є система P- CAD, що функціонує на персональних комп'ютерах класу IBM PC. Однак відчувається певний дефіцит інформації з методики роботи проектувальника з цією системою.

Виконання студентами циклу лабораторних робіт з дисциплін «САПР пристроїв та систем автоматики» та «Основи САПР» спрямовано на вивчення можливості сучасних САПР конструкторсько-технологічного призначення і отримання практичних навичок автоматизованого виконання проектних операцій.

Виконання лабораторних робіт дає базові знання з експлуатації P- CAD при проектуванні ПП. У ході виконання лабораторних робіт студенти отримують можливість практично засвоїти основні принципи і методи роботи в системі P- CAD, ознайомитися з послідовністю етапів проектування, набути навичок зі створення та ведення бібліотек РЕК, а також з розроблення схемної документації та ведення проекту в P- CAD.

### **Мета і завдання курсу**

#### **Мета:**

– вивчення принципів побудови та організації САПР, методики використання САПР для розв'язання задач автоматизації проектування пристроїв і систем автоматики (ПСА);

– вивчення загальних відомостей про об'єкти, моделі і задачі автоматизованого проектування; основних понять САПР ПСА; призначення, склад, принципи та особливості функціонування різних систем автоматизованого проектування;

– надання цілісної картини процесу автоматизованого проектування ПСА, основних проблем і підходів до їх вирішення.

Завданням навчальної дисципліни є засвоєння теоретичних знань і практичних навичок:

– з основних принципів побудови і схемотехнічної реалізації пристроїв і систем автоматизації (ПСА);

– особливостей проектування пристроїв і систем автоматизації, основних принципів побудови, етапів «життєвого циклу» та стадій розроблення, шляхів досягнення ними функціональної безпеки та надійності.

У результаті вивчення курсу студент повинен:  
знати:

- основні принципи побудови та роботи сучасних САПР;
  - методика автоматизованого проектування ПСА засобами САПР;
  - сфери використання та особливості застосування САПР при розв'язанні задач автоматизації;
  - особливості застосування САПР ПСА при розв'язанні задач автоматизації проектування друкованих плат, монтажних схем, електроустаткування за допомогою систем CADdy, Protel, P-CAD і ACCEL EDA;
  - основні принципи роботи сучасних систем автоматизованого проектування на прикладі AutoDesk Inventors, MSC / NASTRAN, Mechanical Deacon, Pro / Engineer, Компас 3D, Solid Works;
- вміти:
- практично виконувати наскрізний цикл проектування друкованих модулів засобами САПР;
  - здійснювати технологічну підготовку виробництва друкованих модулів засобами САПР;
  - здійснювати підготовку та випуск конструкторської і технологічної документації засобами САПР.

## **Інформаційні модулі**

Тема 1. Загальні відомості про системи автоматизованого проектування.

Тема 2. Математичне забезпечення автоматизації проектування.

Тема 3. Види забезпечення САПР. Технічне забезпечення САПР.

Тема 4. Загальні відомості про системи автоматизованого проектування OrCAD та PCAD. Графічний редактор друкованих плат P-CAD PCB. Побудова проекту в P-CAD PCB.

Тема 5. Побудова принципальної схеми проекту. Розроблення бібліотеки символів компонентів. Підготовка даних про проект для інших програм.

Тема 6. Список команд програми OrCAD Capture та Simulate. Проектування друкованих плат. Редактор топології друкованих плат OrCAD Layout.



Тема 7. Розміщення компонентів і трасування провідників в автоматичному режимі. Допоміжні програми GetTools та графічний редактор Visual CADD. Список команд програм OrCAD Layout, SmaetRoute, Visual CADD та GetTools.

Тема 8. Методика роботи з модулем OrCAD Express. Розміщення компонентів і трасування провідників в автоматичному режимі. Допоміжні програми GetTools та графічний редактор Visual CADD. Список команд програм OrCAD Layout, SmaetRoute, Visual CADD та GetTools.

Тема 9. Структура САПР пристроїв і систем автоматизації. Програмне забезпечення САПР ПСА.

Тема 10. Використання САПР Компас-3D для проектування пристроїв і систем автоматизації. Склад і загальні можливості Компас, інтерфейс системи. Типи об'єктів, документів і файлів у системі Компас-3D.

Тема 11. Робота з 3D моделями, елементами, деталями та ескізами в Компас. Технологія проектування 3D примітивів методом витягування в Компас. Відлиті деталі.

Тема 12. Технологія проектування 3D елементів методом осьового обертання в Компас. Виточені деталі.

Тема 13. Основи технології проектування тонкостінних деталей і елементів у Компас. Методика створення деталей з листового металу в Компас. Технологія застосування масивів у проектуванні 3D деталей у Компас.

Тема 14. Проектування складних видів 3D моделей за траєкторією в Компас. Пружини та різі. Складання. Більш складні види роботи зі збираннями.

Тема 15. Конфігурація деталей. Конфігурації складання. Технологія створення 3D моделей складального креслення.

Тема 16. Порожнини, сердечники і ливарні форми. Зварювання компонентів. Елементи додаткових типів. Гравірування написів.

Тема 17. Імпорт і експорт файлів у Компас. Електронні креслення. Нові можливості САПР Компас для проектування пристроїв і систем автоматизації.

## Критерії оцінювання знань і вмінь

Підсумковим контролем для дисципліни є іспит. Специфіка цього виду контролю обумовлює формування підсумкової оцінки за результатами роботи протягом семестру та оцінювання проходження різних видів занять.

Згідно з Положенням про впровадження кредитно-модульної системи організації навчального процесу в УкрДАЗТ використовується 100-бальна шкала оцінювання. Принцип формування оцінки за модуль у складі залікового кредиту за 100-бальною шкалою здійснюється відповідно до Положення про систему контролю та оцінювання якості знань студентів в УкрДАЗТ.

*Поточне тестування* оцінює рівень засвоєння матеріалу, який входить до складу відповідного модуля. *Лабораторні роботи* оцінюються залежно від рівня та якості виконання їх студентом. Кожна лабораторна оцінюється за трьома рівнями: «відмінно» – 5 балів; «добре» - 4 бали; «задовільно» – 3 бали. У складовій «Самостійна робота» оцінюється рівень засвоєння студентом розділів і питань курсу, які визначені для самостійного вивчення. Оцінювання проводиться шляхом тестування та опитування студентів.

Отримана таким чином сума балів доводиться до відома студентів перед проведенням модульного контролю. Студентам, які набрали від 60 до 100 балів і згодні з цією сумою, відповідна оцінка модуля проставляється в заліково-екзаменаційну відомість.

У разі незгоди студента з отриманою сумою балів або якщо вона складає менше 60 балів, її можна покращити за рахунок участі студента у процедурі *модульного контролю*. Екзаменаційна оцінка визначається як середньоарифметична оцінок двох модулів залікового кредиту.

# Лабораторна робота 1. Створення символного зображення компонента

## 1.1 Мета роботи

Вивчення структури інтегрованих бібліотек САПР і порядку роботи з компонентами. Отримання практичних навичок зі створення нових компонентів інтегрованих бібліотек. Створення символу (символьного зображення) радіоелектронного компонента (*РЕК*) як бібліотечного елемента принципової електричної схеми на прикладі компонента 7400.

## 1.2 Завдання на лабораторну роботу

- 1 Вивчити опис програм *Library Executive i Symbol Editor*.
- 2 Отримати у викладача завдання на лабораторну роботу.
- 3 Ознайомитися з призначенням *РЕК* і його електричною (контактною) схемою.
- 4 Створити умовне графічне позначення (символ) бібліотечного компонента *РЕК* на прикладі компонента 7400.
- 5 Вивчити особливості створення символів інших бібліотечних компонентів.
- 6 Задати типи *РЕК*, його атрибути, точку прив'язки.
- 7 Зберегти *РЕК* як бібліотечний елемент (ім'я файла. sym).
- 8 Продемонструвати результат роботи викладачеві.
- 9 Підготувати звіт і захистити його.

## 1.3 Домашнє завдання

При підготованні до лабораторної роботи студент зобов'язаний:

- вивчити теоретичний матеріал, наведений у методичних вказівках, конспекті лекцій, і опрацювати рекомендовану літературу [1-4];
- зробити заготовки звітів і підготувати відповіді на контрольні питання;
- вивчити програму і методику лабораторних досліджень за інформацією та підготувати шаблон звіту.

## 1.4 Короткі теоретичні положення

Система *P-CAD* призначена для наскрізного проектування багат шарових друкованих плат (ДП). Вона дозволяє формувати принципові електричні схеми і топологію ДП, а також дає можливість оформлення конструкторської документації. Вихідні дані використовуються для виведення інформації на різні пристрої: принтери, плотери, фотоплотери (для виготовлення фотошаблонів), свердлильні верстати та інші. Вона складається з чотирьох модулів і ряду доповнюючих програм (рисунок 1.1).

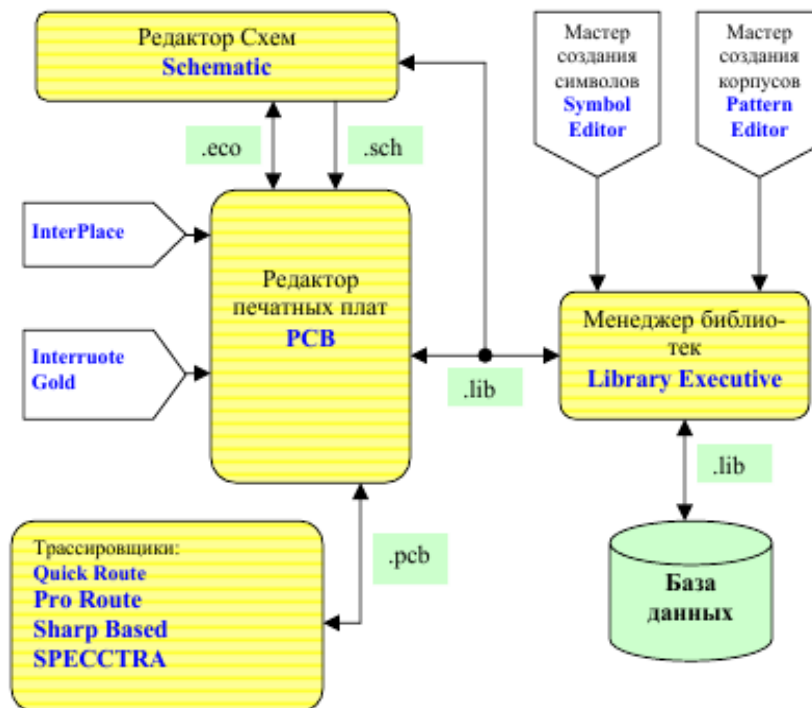


Рисунок 1.1 – Структура системи *P-CAD*

*Symbol Editor* – графічний редактор для створення символічного зображення радіоелектронного компонента.

*Pattern Editor* – графічний редактор для створення конструкторсько-технологічного образу РЕК.

*Library Executive* – менеджер бібліотек з розширеними можливостями – програма для створення РЕК та ведення бібліотек.

*Schematic* – графічний редактор для створення принципових електричних схем пристроїв.

*PCB* – графічний редактор для розміщення РЕК і ручного та інтерактивного трасування ДП, для роботи з одношаровими, двошаровими та багатошаровими друкованими платами.

*SPECCTRA* – система автоматичного трасування ДП.

*Relay* – графічний редактор зі скороченим набором команд для розташування РЕК та інтерактивного трасування ДП. Використовується при груповій організації проектних робіт. Є аналогом графічного редактора *PCB*.

*Interoute Gold* – додаткова утиліта для *PCB*.

*InterPLACE* – утиліта для *PCB*.

*PCS* – утиліта, у яку дані передаються з *Schematic* та *PCB*.

*Shape-Based Autorouter* – програма автотрасування ДП.

*Document Toolbox* – додаткова опція *PCB* і *Schematic* для розташування на кресленні схем або ДП різних таблиць і діаграм.

Кожний тип файлу містить потрібну інформацію про проєктований пристрій:

*.SYM* – символічне зображення РЕК;

*.PAT* – конструкторсько-технологічний вигляд РЕК;

*.LIB* – бібліотека РЕК;

*.SCH* – принципова електрична схема;

*.PCB* – топологія ПП;

*.ECO* – зміна принципової електричної схеми в редакторі *P-CAD Schematic*, що передається в *P-CAD PCB* для внесення змін у друковану плату, а також внесення змін з *PCB* у *Schematic*.

Символічне зображення компонента створюється в графічному редакторі *P-CAD Symbol Editor*. Інтерфейс цього редактора містить піктограми, що викликають такі інструменти, як майстер створення *Symbol Wizard*, засоби створення атрибутів *Symbol Attributes*, засоби зміни номерів виводів компонентів *Renumber Pins*, засоби перевірки правильності створення символу *Validdate Symbol*. На панелі інструментів знаходяться піктограми розміщення виводів компонента, креслення лінії, дуги, полігону, точки прив'язки, введення тексту, атрибутів компонентів і стандартного символу *IEEE*, характеризуючого функціональне призначення компонента.

Для тих компонентів, що включають декілька різних логічних секцій, необхідно створити символ для кожної секції. Мікросхема (МС) може складатися з декількох вентилів, вентиль

МС – це закінчений логічний блок, що повторюється. Для таких МС символне зображення створюється лише для одного вентиля. Але секції МС можуть бути різними, у цьому випадку символ створюється для кожної секції окремо. Кількість виводів символу має відповідати кількості ніжок у корпусі, тобто незадіяні виводи РЕК все одно зображуються в символі.

Для створення принципової електричної схеми (редактор *P-CAD Schematic*) необхідні спільні дані компонент/символ, а для розроблення друкованої плати (редактор *P-CAD PCB*) необхідні спільні дані компонент/корпус. Редагування типових корпусів і символів відразу вносить зміни в графіку всіх родинних компонентів.

При роботі з бібліотекою компонентів необхідно розрізнити такі основні поняття:

- *Pad Numbers* – номери виводів компонентів;
- *Pin Designator* – позиційні позначення виводів, що звичайно збігаються з номерами виводів, але можуть і відрізнитися від них;
- *Symbol Pin Numbers* – номери виводів у межах секції компонента;
- *Pin Names* – імена виводів секції компонента.

Створення компонента складається з трьох етапів:

- створення умовного графічного позначення (УГО) (символу);
- створення посадкового місця (корпусу);
- упакування, тобто введення інформації про нумерацію виводів, еквівалентність логічних секцій і виводів і їх функціональне призначення.

Символ (*symbol*) можна створювати в редакторі *Symbol Editor* за допомогою майстра підказки *Symbol Wizard* або без нього і в редакторі *P-CAD Schematic*.

Окремі складові частини типового компонентного модуля (ТКМ) розробляються в програмах *Symbol Editor* і *Pattern Editor*, а позначення всіх зведень у рамках одного РЕК здійснюється в програмі *P-CAD Library Executive*. Усі результати роботи зі створення РЕК повинні зберігатися в одній бібліотеці проекту.

## 1.5 Програма та методика досліджень

### 1.5.1 Створення символу компонента 7400

Умовне графічне позначення компонента 7400 будемо створювати з нуля в редакторі *Symbol Editor*. Створення символу нового компонента включає такі основні кроки:

- запустити *Library Executive* та приєднати свою бібліотеку;
- запустити редактор *Symbol Editor* з *Library Executive*;
- настроїти конфігурацію редактора;
- розташувати необхідні для створення символу об'єкти;
- розмістити на символі атрибути *RefDes* (позиційне позначення) і *Type* (тип елемента);
- пронумерувати виводи в символі;
- ввести точку прив'язки *Ref Point*;
- зберегти символ у бібліотеці.

Запустити Пуск → *P-CAD* → *Library Executive*.

Для створення нової бібліотеки треба в меню *Library* вибрати *New*, ввести своє ім'я та місце розташування та натиснути ОК. Після цього бібліотеку треба підключити до цього проекту. У вікні *Source Browser* натиснути правою кнопкою, натиснути клавішу *Add library* та знайти свою тільки що збудовану бібліотеку, натиснути «підключити».

Для створення нового символу в меню *Component* вибрати *New* та бібліотеку (рисунок 1.2), у якій буде зберігатися символ (свою бібліотеку).

У центрі поля з'явиться вікно *Component Information: UNTITLED*. Натиснути кнопку *Symbol View* → Вид символу, відкриється вікно *Symbol View: <None>*. Натискаємо *New Symbol* та *PCAD* сам відкриє програму *Symbol Editor* (рисунок 1.3).

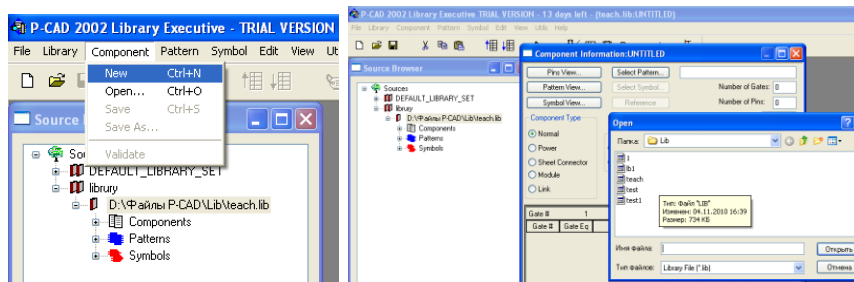


Рисунок 1.2 – Створення бібліотеки

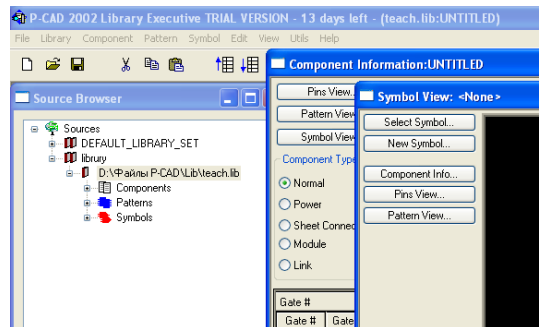


Рисунок 1.3 – Зберігання символу в бібліотеці

Командою *Options* → *Grids* встановлюємо розміри метричних сіток за допомогою кнопки *Add* та поля *Grids Spacing*, наприклад, 2.5, 1.25, 1.0, 1.5, 0.5 мм. Натиснути ОК. Закріпити курсор до вузлів сітки графічного редактора, натиснувши в меню *View* команду *Snap Grids*.

Встановити параметри *креслення лінії*. Відповідно до ДСТ вона повинна бути 0.3 мм. У меню *Options* вибрати *Current Line*. Відкриється діалогове вікно *Options Current Line*, у полі *Width* (ширина) обрати *Thin* (тонка лінія), а у полі *Style* (стиль) обрати *Solid* (суцільна лінія). Натиснути ОК. За ДСТ товщина лінії має бути 0.3 мм, тому вводимо користувальську товщину *User* та значення 0.3 мм. Натиснути ОК.

Встановимо розмір шрифту в меню *Options* – обрати *Text Style*. У діалоговому вікні *Options Text Style* додати новий шрифт, натиснути на кнопку *Add* та в діалоговому вікні *Add Text Style* набрати ім'я (*My* або *Mine*) та ОК. У вікні *Text Style Properties* ставимо галочку *Allow True Type* натисканням кнопки *Имя Font*, а у вікні обираємо: Шрифт – *Time New Roman*, набір символів – *кириллический*, розмір – *10 пунктов*, натискаємо ОК. Створений



шрифт призначаємо поточним (*Current Text Style*) подвійним натисканням миші на його імені (рисунок 1.4).

Настроювання конфігурації редактора виконуємо командами меню *Options*. Командою *Options* → *Configure* задаємо формат аркуша *A4*, метричні одиниці виміру (*mm*) і відключаємо необхідність автозберігання *Enable Autosave*.

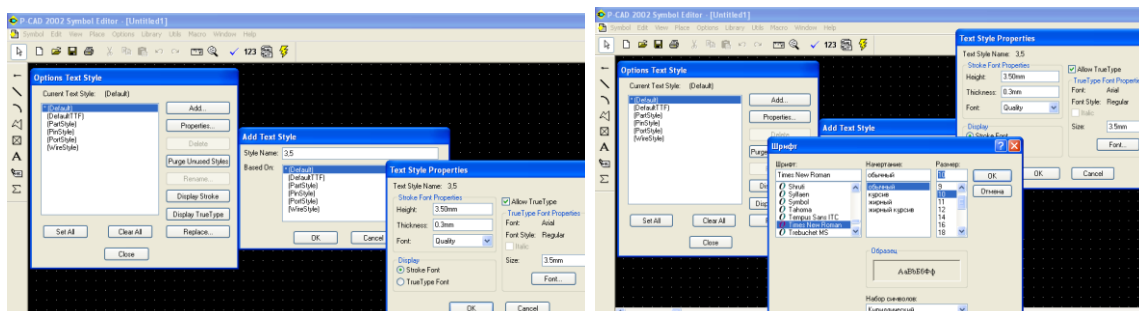


Рисунок 1.4 – Створення шрифту

Виконані дії з настроювання конфігурації редактора можна записати командою *Save to File As* у файл як шаблон, завантаження якого при запуску редактора *Symbol Editor* дозволяє спростити процедуру настроювання його параметрів.

Умовне графічне позначення компонента 7400 має вигляд одного

2-входового логічного елемента І-НІ (рисунок 1.5, а). Відповідно до ДСТ зображення символу має форму прямокутника, розміри сторін якого кратні 5 мм (рисунок 1.5, б). Необхідні для створення символу об'єкти вводимо командами меню *Place*.

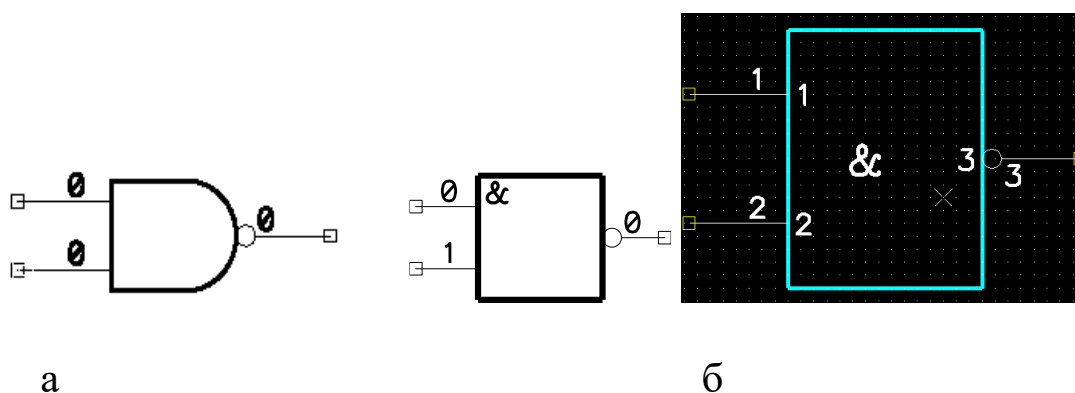


Рисунок 1.5 - Логічний елемент І-НІ: європейський варіант і виконаний за ДСТ

Перед введенням і розміщенням об'єктів командами *View* – *>Zoom in* і *View* – *> Zoom out* чи клавішами "плюс" (+) і "мінус" (-) встановлюємо в робочому вікні зручне зображення сітки і клавішами керування курсором перевіряємо його відповідність сітці, зазначеній у рядку статусу. Встановлена в робочому вікні сітка відповідає зазначеній, якщо при покроковому переміщенні курсора за допомогою клавіш він пересувається тільки по вузлах сітки.

Обрати команду *Place Line* або натиснути кнопку «лінія», почати викреслювати прямокутник, починаючи з координати (15,5), попередньо перевіривши, щоб крок сітки був виставлений 1.0 (третє поле в нижньому меню з написом *Abs* після полів координат *X* і *Y*). Для отримання прямокутника можна використати спосіб, що був зображений вище за допомогою літери «*j*» і клавіш *Tab* і *Enter* (рисунок 1.6).

Натиснути «*j*» 15 *Tab* 5 *Enter*, «*j*» 30 *Tab* 5 *Enter*, «*j*» 30 *Tab* 25 *Enter*, «*j*» 15 *Tab* 25 *Enter*, «*j*» 15 *Tab* 5 *Enter*.

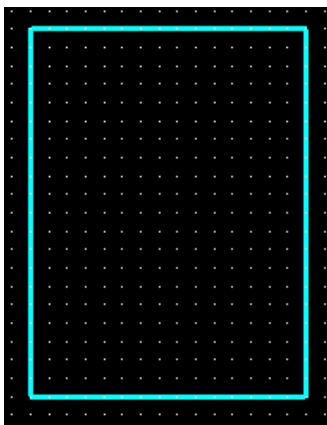


Рисунок 1.6 – Розміщення ліній

Виводи символу розміщуємо за командою *Place*–*>Pin*. У діалоговому вікні *Place Pin* необхідно включити опції *Display Pin Name* і *Display Pin Des* і відключити опції *Default Pin Name* і *Default Pin Des* (рисунок 1.7).

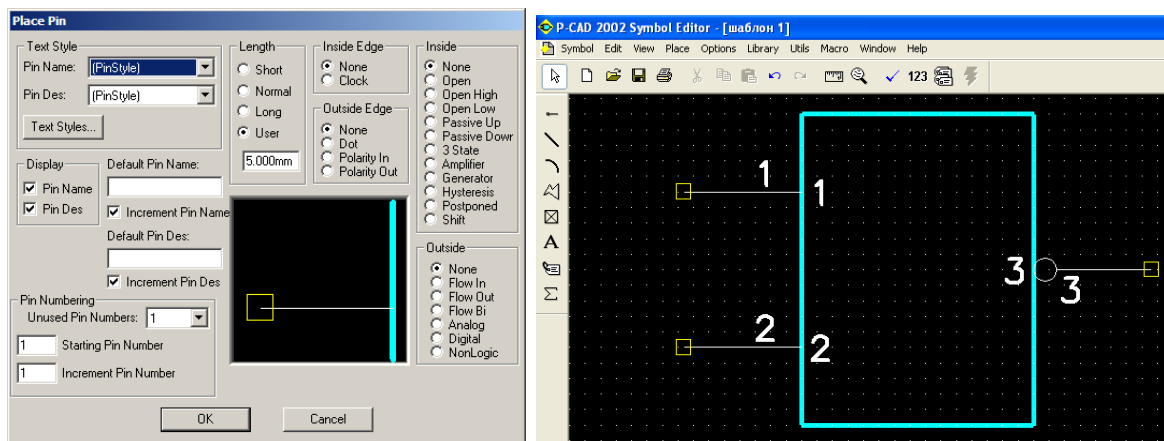


Рисунок 1.7 – Розміщення виводів

Довжину виводів встановлюємо 5 мм при статусі виводу *User*. При створенні вихідного виводу встановлюємо опцію *Dot* для *Outside Edge* і для одержання його дзеркального відображення при розміщенні використовуємо клавішу *F*. Якщо об'єкт необхідно повернути, застосовуємо клавішу *R*. Для символів інших компонентів довжину виводів необхідно вибирати так, щоб відстань між выводами була кратна кроку координатної сітки, по якій будуть рисувати принципову електричну схему.

Позначення функціонального призначення символу вводиться командою *Place* → *Text* або кнопкою «текст (A)». Відкривається діалогове вікно *Place Text*, у полі набрати символ "&". Встановити вирівнювання тексту (*Justification*) по центру по вертикалі і по горизонталі (рисунок 1.8). У списку стилів обрати шрифт 3.5 мм, натиснути ОК.

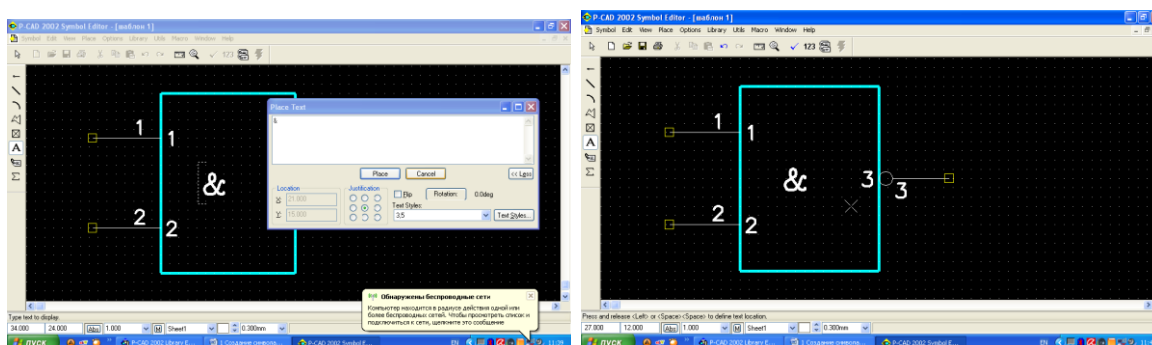


Рисунок 1.8 – Розміщення тексту

За командою *Place* → *Attribute* розміщуємо атрибути *RefDes* і *Type* для компонента 7400 (рисунок 1.9). Для резисторів і конденсаторів вводимо ще один атрибут *Value*, що розташовуємо нижче атрибута *Type* і використовуємо в принциповій електричній схемі для інформації про номінальне значення компонента.

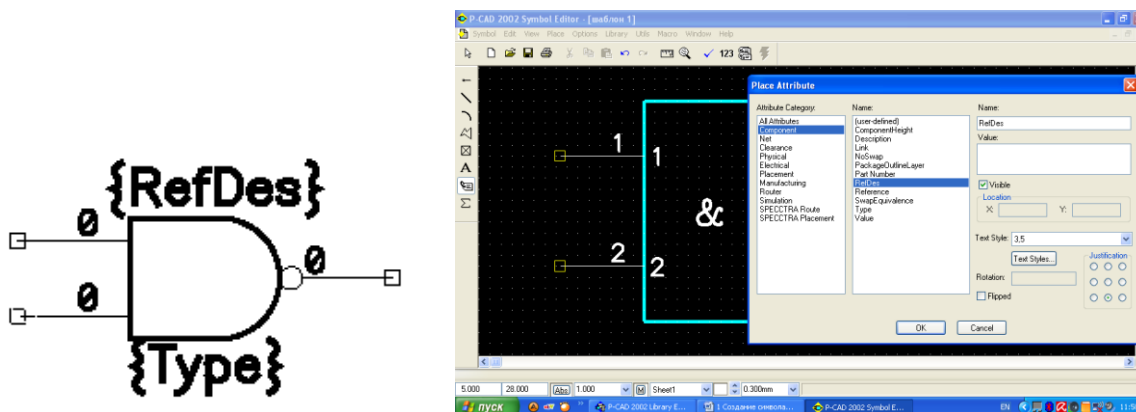


Рисунок 1.9 – Розміщення атрибутів

Описання позиційних позначень (*Ref Des*): резистор – *R*; діод – *VD*; генератор – *ZQ*; конденсатор – *C*; транзистор – *VT*; аналогові мікросхеми – *DA*; варистор – *VR*; цифрові мікросхеми – *DD*; гальванічна розв’язка – *DO*; рознімно-клемні термінали – *XT*; інші рознімачі – *XC*. Залежно від способу розміщення виводів вони всі можуть мати позначення “0” чи вхідні виводи – “0” і “1”, а вихідний вивід – “0”. Виводи правильно створеного символу повинні мати наскрізне позначення, починаючи з “1”. Щоб перенумерувати виводи, використовуємо команду *Utils* → *Renumber* (рисунок 1.10).

У діалоговому вікні встановлюємо перемикач *Default Pin Name* у розділі *Type*, задаємо “1” для послідовності в *Starting Pin Name* і *Increment Value* і натискаємо ОК. Потім вказуємо один по одному виводи, призначаючи їм позначення. Після цього встановлюємо перемикач *Default Pin Des* у розділі *Type* і виконуємо ті самі дії, як і для *Default Pin Name*, вводячи нові позиційні позначення виводів.

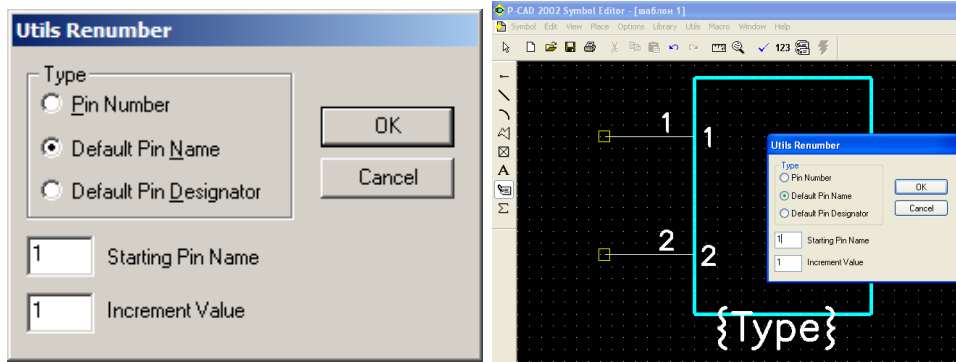


Рисунок 1.10 – Діалогове вікно команди *Utils* → *Renumber* і правильне позначення виводів

Використовуючи команду *Place* → *Ref Point*, розміщуємо точку прив'язки на першому виводі логічного елемента (рисунок 1.11). У точці прив'язки знаходиться курсор при розміщенні компонента в принциповій електричній схемі чи на друкованій платі.

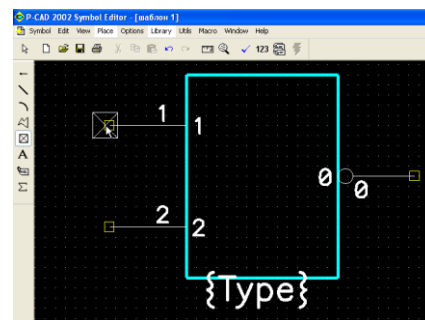
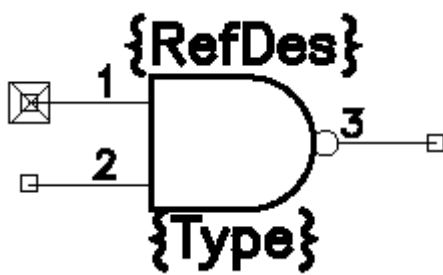


Рисунок 1.11 – Розміщення точки прив'язки

Перевіряємо правильність створеного символу. Виділяємо всі об'єкти, що входять в умовне графічне зображення, і натискаємо *Validate Symbol* . Якщо все виконано правильно, у вікні *Information* буде таке повідомлення: *No errors found* (рисунок 1.12).

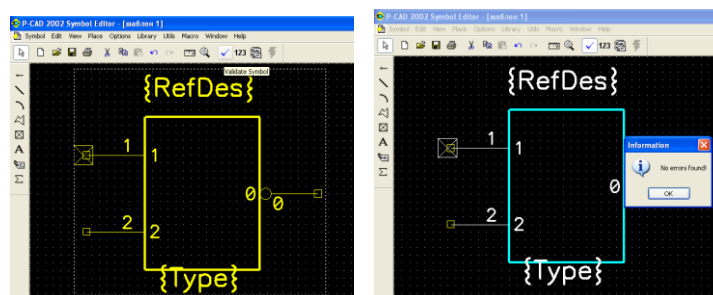


Рисунок 1.12– Перевірка правильності створення символу

Для запису символу в бібліотеку вибираємо всі об'єкти, що входять в умовне графічне позначення, і зберігаємо символ у бібліотеці проекту з назвою *NAND2IN1OUT*, використовуючи команду *Symbol* → *Save As* (рисунок 1.13).

Перемикач *Create Component* встановлюємо тільки для тих компонентів, для яких не потрібний корпус (наприклад, позначення заземлення в принциповій електричній схемі).

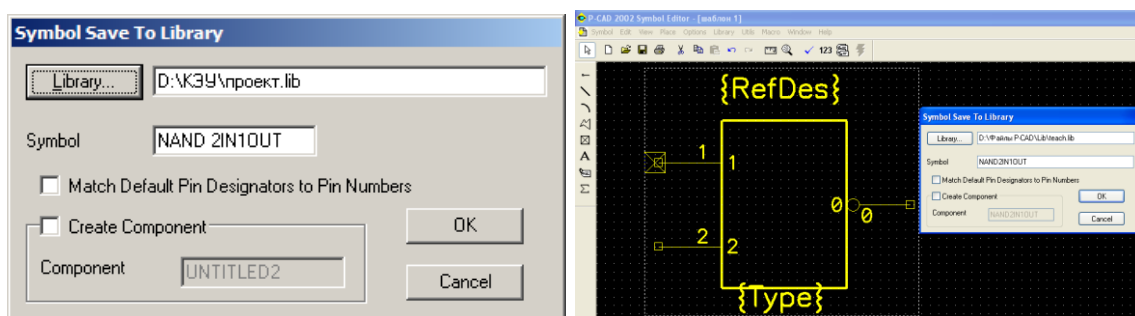


Рисунок 1.13 – Діалогове вікно *Symbol Save to Library*

Аналогічно створюється елемент «Або» для мікросхеми КР1533ЛП5.

### Індивідуальне завдання

Самостійно накреслити умовні графічні зображення резистора, конденсатора, конвектора, живлення, заземлення, діода, транзистора, індуктивності, реле і тригера.

### Зміст звіту

- 1 Титульний аркуш.
- 2 Мета роботи.
- 3 Порядок створення УГО.
- 4 Стислий опис виконуваних дій із приведенням виду УГО, отриманого в результаті кожної дії.
- 5 Висновки.

## Контрольні питання

- 1 Для чого призначена система P-CAD, які основні блоки вона містить? Для чого створюється символ РЕК?
- 2 Функціональні можливості, склад і структура САПР P-CAD.
- 3 Опишіть способи проектування друкованих плат у САПР P-CAD.
- 4 Дайте визначення основних понять САПР P-CAD.
- 5 Що входить до складу символного зображення РЕК?
- 6 Що таке символ, якими засобами P-CAD його можна створити?
- 7 Які вимоги необхідно виконати при створенні символу РЕК? У якій підпрограмі створюється символне зображення РЕК?
- 8 Яка послідовність дій при створенні символу?
- 9 Які команди використовуються при ручному створенні символу?
- 10 Що таке точка прив'язки? Як вона встановлюється і куди?
- 11 Який порядок створення компонентів інтегрованої бібліотеки?
- 12 Опишіть послідовність дій зі створення схемного символу.
- 13 З чого складається компонент? Які етапи створення компонента?
- 14 Як створюється бібліотека проекту?
- 15 Що собою являє компонент 7400?
- 16 Які дії виконуються при налаштуванні конфігурації редактора?
- 17 Як встановлюють розмір шрифту?
- 18 Який параметр шрифту дозволяє сприймати російський текст?
- 19 Навіщо рекомендують записувати встановлену конфігурацію редактора у файл?
- 20 Як перевірити правильність встановлення сітки в робочому вікні?
- 21 Команди якого меню використовують для одержання графічного зображення символу?
- 22 Які особливості розміщення вихідного виводу?
- 23 Чим відрізняються атрибути резисторів і конденсаторів від атрибутів інших компонентів?

## **Лабораторна робота 2. Створення посадкового місця компонента**

### **2.1 Мета роботи**

Вивчення структури інтегрованих бібліотек САПР і порядку роботи з посадковими місцями компонентів. Отримання практичних навичок створення нових посадкових місць компонентів інтегрованих бібліотек.

### **2.2 Завдання на лабораторну роботу**

Створити посадкове місце (корпус) бібліотечного компонента на прикладі компонента 7400; вивчити особливості створення корпусів інших бібліотечних компонентів, а саме:

- ознайомитися з кресленням РЕК та зазначити варіант установаження РЕК на ДП;
- накреслити РЕК, ввести тип РЕК, атрибути, точку прив'язки;
- зберегти РЕК як бібліотечний елемент (файл *.prt*);
- підготувати шаблон звіту.

### **2.3 Домашнє завдання**

При підготовці до лабораторної роботи студент зобов'язаний:

- вивчити теоретичний матеріал, наведений у методичних вказівках, конспекті лекцій і рекомендованій літературі [1-4];
- підготувати відповіді на контрольні питання;
- вивчити програму і методику лабораторних досліджень.

### **2.4 Короткі теоретичні положення**

*Створення корпусу компонента 7400.* Конструкторсько-технологічний вигляд створюється на основі креслення РЕК. Конструкторсько-технологічний вигляд являє собою посадкове місце (набір контактних площадок) і сам корпус (вид зверху) компонента. Корпус зображується спрощено за габаритними розмірами.



Для можливості спаювання РЕК поверхневого монтажу розміри планарної КП під складову збільшують відносно максимальних розмірів металізованої контактної поверхні висотою на 0.3 мм в обидві сторони, шириною – на 0.1 мм також в обидві сторони (якщо є можливість, щоб зазор між КП був не менш ніж 0.2 мм).

Для установлення мікросхеми на друковану плату необхідно передбачити контакти для виводів. Сукупність контактних площадок для встановлення виводів компонента називається посадковим містом (ПМ) – корпусом.

У САПР РСAD корпус визначає тип і координати контактних площадок. Контактні площадки (КП) можуть мати однаковий тип, коли, по-перше, вони мають зовсім однакове графічне зображення на усіх внутрішніх і зовнішніх фізичних шарах друкованої плати (ДП), і по-друге, якщо в них треба свердлити отвори однакового діаметра (або зовсім не пропонується свердлити отвори).

Посадкове місце (корпус) компонента ПМ – це комплект конструктивних елементів друкованої плати, призначений для монтажу компонента на платі. У нього можуть входити в різних сполученнях контактні площадки, металізовані отвори, друковані провідники на потрібних шарах і гладкі кріпильні отвори. Крім того, посадкове місце може містити в собі параметри захисної і паяльної масок, а також елементи маркування і графічних елементів складального креслення.

Інтегровані бібліотеки *P-CAD* містять компоненти (*Components*), корпуси (*Patterns*) і символи (*Symbols*). Компонент 7400 складається з чотирьох незалежних 2-входових логічних елементів І-НІ. Компонент 7400 розміщений у корпусі з дворядним розташуванням виводів DIP 14 для бібліотечних компонентів *K155LA3* та *K555TB6* (рисунок 2.1, а).

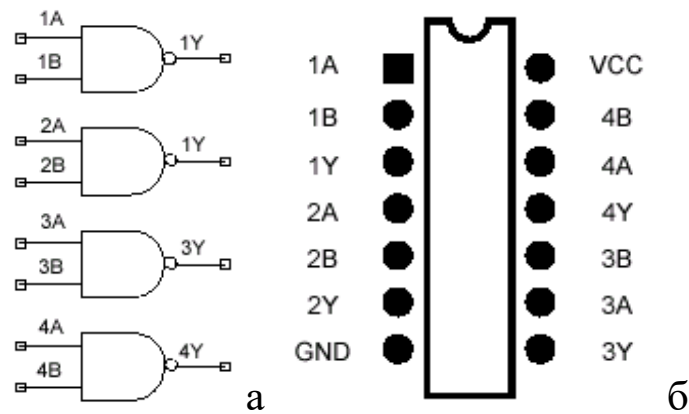


Рисунок 2.1 – Логічна схема компонента 7400 і типовий корпус з 14 виводами

Кожен компонент складається з однієї чи декількох логічних секцій (*Gates*), що упаковуються в корпус. Кілька різних компонентів можуть упаковуватися в той самий типовий корпус, наприклад у корпус з дворядним розташуванням 14 штиревидними виводами *DIP14* (рисунок 2.1, б).

Корпус компонента (*pattern*) можливо створити в редакторі *Pattern Editor* за допомогою майстера підказок *Pattern Wizard* або без нього в редакторі *PCB*. Посадкове місце (корпус) компонента 7400 будемо будувати з нуля в редакторі *Pattern Editor*, основною відмінністю налаштувань якого є створення стеків контактних площадок (*Pad Stacks*) і перехідних отворів (*Via Stacks*).

Дані у вікні формуються для наступного «взування» виводів компонентів. Контактні площадки для виводів компонентів і перехідних отворів можуть мати різні форми та розміри. Тому для елементної бази, що використовується в розробках, користувач створює собі бібліотеки стеків контактних площадок і перехідних отворів, які зберігаються у файлі технологічних параметрів проекту *Design Technology Parameters* (розширення. *dtp*).

Цей файл містить положення про інші параметри проекту – величини зазорів, структуру шарів, властивості та класи різних кіл і т. д.

*Створення корпусу нового компонента включає такі основні кроки:*

– запустити редактор *Pattern Editor* та настроїти конфігурацію;

- розташувати об'єкти (лінії, контактні площадки та інше), необхідні для створення корпусу;
- розмістити атрибути *RefDes* і *Type* на корпусі;
- пронумерувати контактні площадки на корпусі;
- ввести точку прив'язки *Ref Point* до корпусу;
- зберегти корпус у бібліотеці.

## 2.5 Програма та методика досліджень

При створенні посадкового місця мікросхеми *K155LA3* та *K555TB6* треба виконати такі дії. Відкрити *Library Executive*. У вікні *Source Browser* натиснути праву кнопку та підключити свою бібліотеку, як було зазначено.

Далі потрібно відкрити створений або бібліотечний символ, для цього в меню *Component* обрати *New* і в діалоговому вікні, що відкрилося, обрати бібліотеку, з якої і буде обраний символ у меню *Library*, і у вікні *Component Name* обрати потрібний символ, у нашій роботі *NAND2IN1OUT*. Натиснути ОК. У наступному діалоговому вікні обираємо *Pattern View* – вид корпусу та *New Pattern* – для створення нового корпусу. Автоматично відкривається програма *Pattern Editor* (рисунок 2.2).

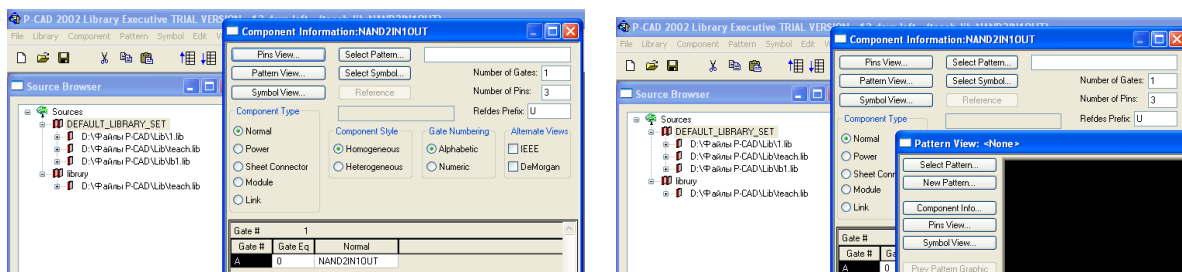


Рисунок 2.2 – Діалогове вікно

Настроюємо конфігурацію графічного редактора *Pattern Editor* подібно до настворювань *Symbol Editor* для створення посадкового місця під корпус *DIP14* мікросхеми зі штиревидними виводами.

Командами меню *Options* настроюємо конфігурацію редактора. У діалоговому вікні *Options* → *Configure* встановлюємо:

- одиниці виміру (*mm*);
- розмір робочого простору *Workspace Size*: ширина *Width* – 210 мм і висота *Height* – 297 мм (для A4);
- кут повороту об'єкта *Rotation Increment* (при натисканні *Shift+R*) – 45 градусів;
- збільшення розміру захисної маски *Solder Mask Swell* – 0.1 мм;
- зменшення розміру паяльної маски *Paste Mask Shrink* – 0.1 мм;
- зазор між екранним шаром і елементами основного рисунка *Plane Swell* 0.2 мм (для 4-го класу точності при  $U \leq 50$  В).

Параметри для масок указують, якщо в проекті передбачаються відповідні технологічні операції.

Командою *Options*→*Grids* встановлюємо розміри сіток, що вибираємо виходячи з розмірів корпусу компонента. Для корпусу DIP14 задаємо такі кроки сіток: 1.5; 1.25; 1.0; 0.5; 0.25 мм. Прикріплюємо курсор до вузлів сітки графічного редактора. У меню *View* обрати *Snap Grid*.

Використовуючи команду *Options*→*Current Line*, встановлюємо ширину ліній рисування 0.3 мм або 0.2 мм.

Командою *Options/Display* задають кольори об'єктів, що знаходяться на різних шарах плати (рисунок 2.3).

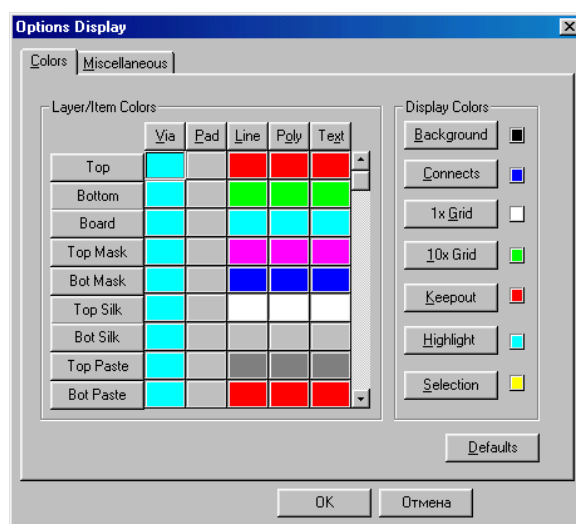


Рисунок 2.3 – Вікно команди *Options Display*

В області *Layer/Item Colors* закладання *Colors* після натискання миші за ім'ям шару або ім'ям об'єкта з'являється

можливість змінити їх колір. Також можливо залишити кольори шарів та об'єктів, що були встановлені за умовчанням (кнопка *Default*).

Командами *Options*→ *Pad Stacks* та *Options*→ *Via Stacks* задаємо параметри стеків контактних площадок (*Pad Stacks*) і перехідних отворів (*Via Stacks*).

Для формування (редагування) стеків виконується команда *Options/Pad Style*. В області *Current Style* на початку роботи завжди є лише один стек контактної площадки – *Default* (рисунок 2.4).

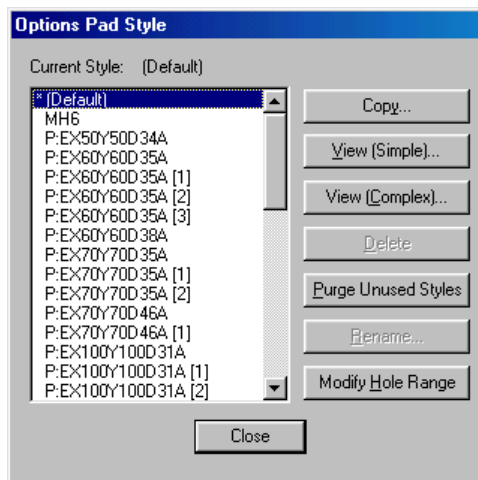


Рисунок 2.4 – Вікно *Options Pad Style*

Для створення нового монтажного отвору в діалоговому вікні *Options Pad Style* вибираємо стиль *Default* і опцію *Copy*. У діалоговому вікні *Copy Pad Style*, що з'явилося, вказуємо ім'я створюваного отвору, яке повинне містити коротку інформацію про розміри і структуру об'єкта, що дозволить його легко знайти в бібліотеці. Для корпусу *DIP14* задаємо ім'я монтажного отвору у вигляді *Kp08/1.15*, де *Kp* – кругла форма контактної площадки; *08* - діаметр отвору (без крапки чи коми, тому що діаметр менше 1 мм); *1.15* – діаметр контактної площадки. Діаметри отворів і відповідних контактних площадок для штиревого виводу для 4-го класу точності наведені в таблиці 2.1.

Таблиця 2.1 – Діаметри отворів (d) і контактних площадок (D) для штиревого виводу

Діаметр виводу, не більше	0.4	0.5	0.7		0.8	1.0	1.2	1.5
d, мм	0.6	0.8	1.0	1.2	1.3	1.5	1.8	2.0
D, мм	1.0	1.15	1.4	1.65	1.8	2.0	2.3	2.5

Наступні дії залежать від складності розв'язуваної задачі. Якщо розробляємо монтажні отвори для двошарових (ДДП) і багатошарових (БДП) ДП з однаковими на всіх шарах розмірами і конструкцією контактних площадок чи створюємо контактні площадки поверхневого монтажу (КПМ), то вибираємо кнопку *Modify (Simple)*. Після виділення імені стека і натискання на кнопку *Modify (Simple)* відкриваємо меню редагування простих стеків контактних площадок (рисунок 2.5). Якщо формуємо монтажні отвори БПП із контактними площадками різних типів і розмірів по шарах, то вибираємо *Modify (Complex)*.

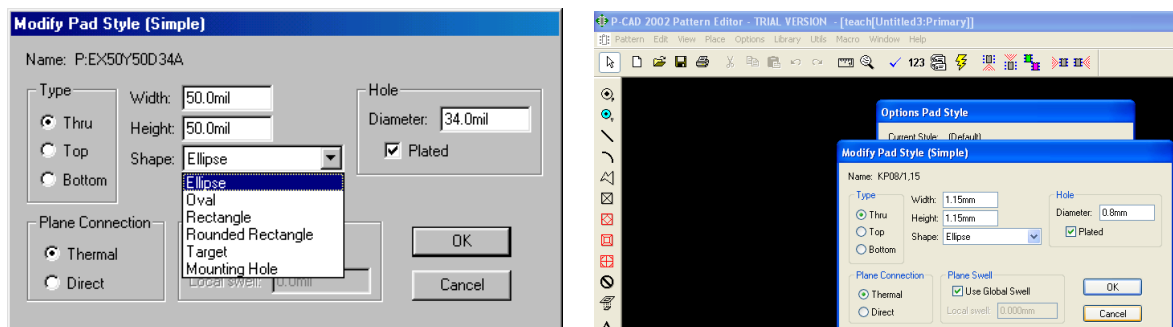


Рисунок 2.5 – Меню редагування простих стеків контактних площадок

У даному випадку вибираємо *Modify (Simple)*. У діалоговому вікні *Modify Pad Style (Simple)*, що відкрилося, у зоні *Type* вибираємо тип контактної площадки:

- варіант наскрізного отвору *Thru*;
- еліптична форма (*Shape*) контактної площадки *Ellipse*, для якої у вікнах *Width* і *Height* задаємо два однакових розміри 1.15 мм (у цьому випадку контактна площадка перетворюється в коло).

У зоні *Hole* указуємо діаметр отвору 0.8 мм. Встановлюємо прапорець *Platted*, який показує, що отвір металізований. У зоні *Plane Connection* задаємо підключення до провідника через

спеціалізовану контактну площадку з вузькими температурними затворами (*Thermal*). В області *Plane Connection* указується тип контактних площадок при підключенні їх до суцільних шарів металізації:

- *Thermal* – контактна площадка з тепловим бар'єром;
- *Direct* – суцільна контактна площадка, напряму підключена до шару металізації.

У списку вікна *Shape* встановлюється форма контактної площадки: *Ellipse* – еліптична (коло); *Oval* – овальна; *Rectangle* – прямокутна; *Rounded Rectangle* – прямокутна зі скругленими кутами; *Target* — мітка для свердлення; *Mounting Hole* – монтажний отвір.

У зоні *Plane Swell* прапорцем *Use Global Swell* (використовувати єдиний зазор) визначаємо використання типового зазора, що був заданий командою *Options*→*Configure*.

У результаті всіх цих дій після натискання клавіші ОК монтажний отвір буде створений і записаний до пам'яті. На екрані з'явиться вікно *Options Pad Style*, у якому можна формувати черговий металізований отвір, КПМ чи кріпильний отвір.

Перехідні отвори ДП схожі на металізовані монтажні отвори, але виконуються звичайно з мінімальним діаметром для прийнятого класу точності, розташовуються на друкованих провідниках і забезпечують перехід траси з одного шару друкованої плати на інший. Як правило, у проекті використовується тільки один типорозмір перехідного отвору (рисунок 2.6).

Таким чином створюємо та редагуємо стиль для прямокутної контактної площадки *PP08/1,15*, але в полі *Shape* у вікні *Modify Pad Style (Simple)* встановлюємо значення *Rectangle* (прямокутна).

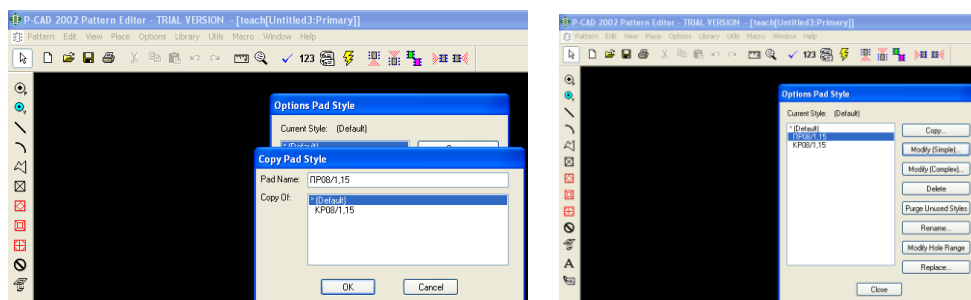


Рисунок 2.6 – Створення перехідного отвору



Прямокутну контактну площадку будемо використовувати в подальшому в якості ключа.

Потім у полі *Styles* обирають ім'я стеку та продивляються зображення його перерізів за всіма встановленими для нього раніше шарами друкованої плати.

Стеки перехідних отворів формуються після виконання команди *Options/Via Style*, подібної до формування стеків контактних площадок. Ім'я стеків перехідних отворів проекту задаються командою *Pattern/Design Technology Parameters*. Встановлення первинних параметрів перехідних отворів виконується командою *Options→Via Style*. За замовчуванням діє тільки стиль *Default* з отвором діаметром 0.457 мм і круглою контактною площадкою, діаметр якої 1.016 мм. Такий нестандартний отвір виконати дуже складно. Тому зручніше створити свій варіант. Варто пам'ятати, що стиль *Default* видалити чи змінити не можна.

Розроблення свого перехідного отвору виконуємо в такій самій послідовності, як і розроблення металізованого монтажного отвору, тільки діаметр отвору 0.4 мм і діаметр контактної площадки 0.7 мм (рисунок 2.7).

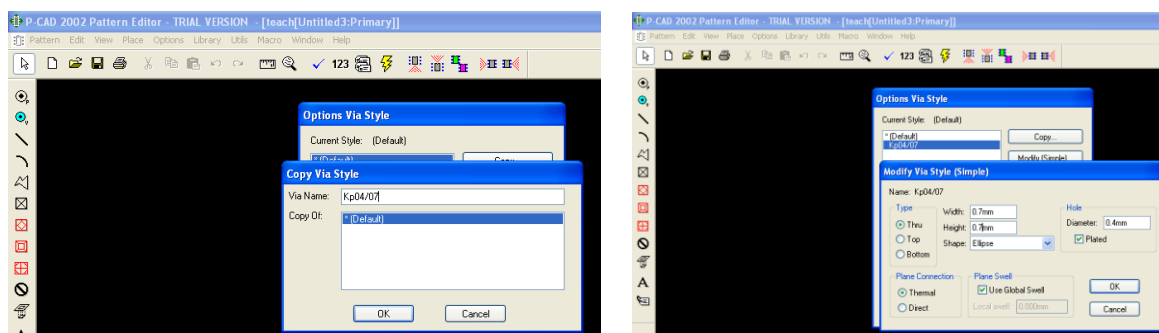


Рисунок 2.7– Створення перехідного отвору

Командою *Options→Text Style* встановлюємо шрифт необхідного розміру так само, як і для редактора *Pattern Editor* (рисунок 2.8).



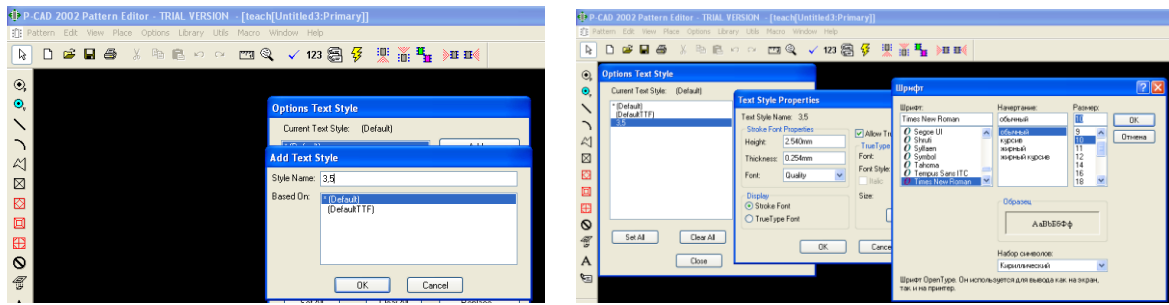


Рисунок 2.8 – Створення текстового стилю

Виконані дії з настроювання конфігурації редактора можна записати командою *Save to File As* у файл як шаблон, завантаження якого при запуску редактора *Pattern Editor* дозволяє спростити процедуру настроювання його параметрів.

Після цього починаємо створення встановлювального місця зі штиревыми контактами. Для встановлення зручного зображення використовуємо команди *View→Zoom in* і *View→Zoom out* або клавіші "плюс" (+) і "мінус" (-).

Командою *Options/Layers* або в нижньому меню *шари* встановлюємо шар *Top* (червоного кольору). Потім обираємо команду *Options/Pad Style*, обираємо потрібний стиль стеку і натискаємо кнопку *Close*. На панелі *Placement Toolbar* натискаємо кнопку *Place Pad* та встановлюємо перший контакт у потрібній точці робочого поля.

Розміщуємо чотирнадцять контактних площадок необхідного розміру у двох стовпцях по сім (команда *Place→Pad*) із кроком 2.5 мм по вертикалі і відстанню 7.5 мм між стовпцями (рисунок 2.9).

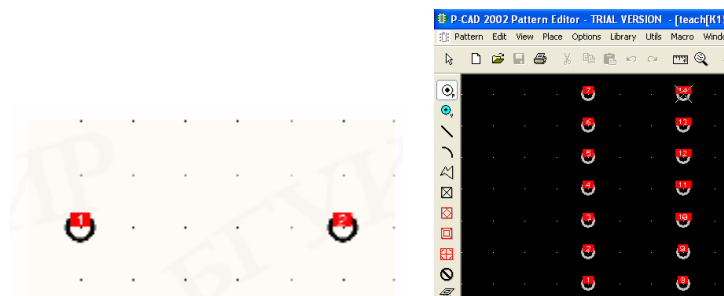


Рисунок 2.9 – Розміщення контактних площадок

Повторити команду *Options/Pad Style* та, послідовно обираючи стиль всіх інших контактів компонента, розташувати їх, користуючись кресленням встановлювального місця конкретного компонента. У нашому випадку відстань між контактами у вертикальному ряду – 2.5 мм, а відстань між двома вертикальними рядами – 7.5 мм. Усі контакти будуть автоматично пронумеровані в заданій послідовності. Збільшити зображення, якщо номери контактів не видно на екрані. Для інших компонентів відстань між контактними площадками (розмір посадкового місця) визначається розмірами корпусу елемента і кроком координатної сітки.

Можна ввести перший вивід компонента командою *Place->Pad*. Потім вибрати його і виконати команду *Edit->Copy Matrix*. За запитом вводять:

- кількість стовпців *Number of Columns* – 2;
- відстань між стовпцями *Column Spacing* – 7.5;
- кількість рядків *Number of Rows* – 7;
- відстань між виводами *Row Spacing* – 2.5.

При цьому всі виводи одержують порядковий номер “1” і для автоматичної нумерації використовується команда *Utils->Renumber*.

Графічні елементи складального креслення створюємо в шарі *Top Silk*, який встановлюємо командою *Options/Layers*. Обираємо команду *Place Line* або *Place Arc* та зображуємо корпус компонента і ключа (як цього вимагають нормативні документи (рисунок 2.10)).

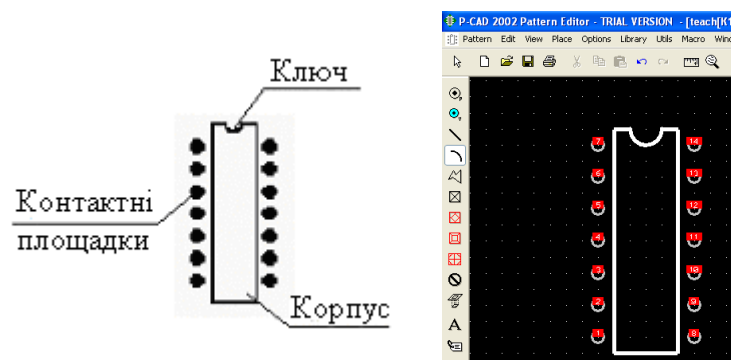


Рисунок 2.10 – Графічні елементи корпусу

За командою *Place*→*Attribute* розміщуємо атрибути *Type* на шарі *Top Silk* і *RefDes* на шарі *Top Assy*. Обидва атрибути розташовуємо на зображенні корпусу компонента (рисунок 2.11). Слід зазначити, що на корпусах усіх компонентів, у тому числі резисторів і конденсаторів, розміщують тільки атрибути *Type* і *RefDes*.

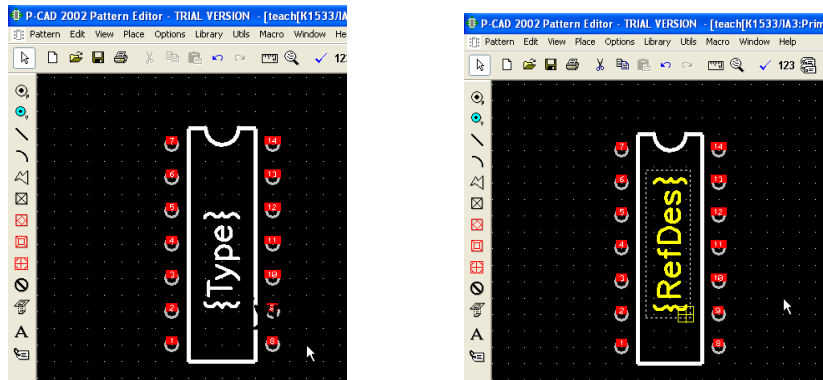


Рисунок 2.11 – Розміщення атрибутів

Щоб перенумерувати контактні площадки, використовуємо команду *Utils*→*Renumber* (рисунок 2.12). При цьому необхідно знаходитися в шарі *Top*.

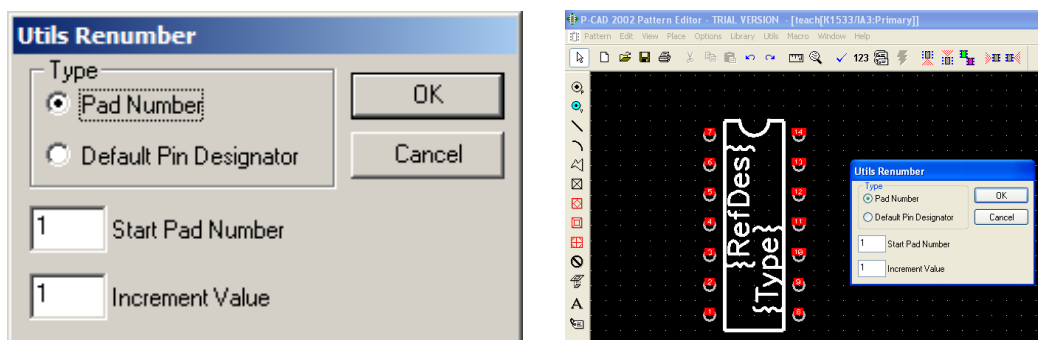


Рисунок 2.12 – Діалогове вікно команди *Utils Renumber*

У діалоговому вікні встановлюємо перемикач *Pad Num* у розділі *Type*, задаємо “1” для послідовності в *Start Pad Number* і *Increment Value*, натискаємо ОК і потім вказуємо контактні площадки підряд, призначаючи їм числа від 1 до 14 (рисунок 2.13).

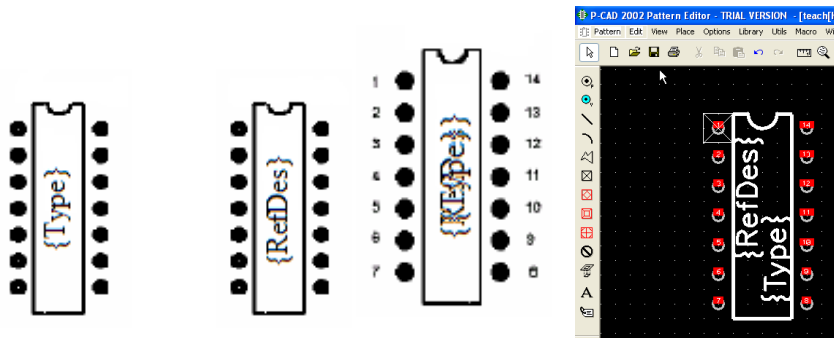


Рисунок 2.13 – Посадкове місце *DIP14*

Використовуючи команду *Place*→*Ref Point*, розміщуємо точку прив'язки на лівій верхній контактній площадці корпусу (рисунок 2.14).

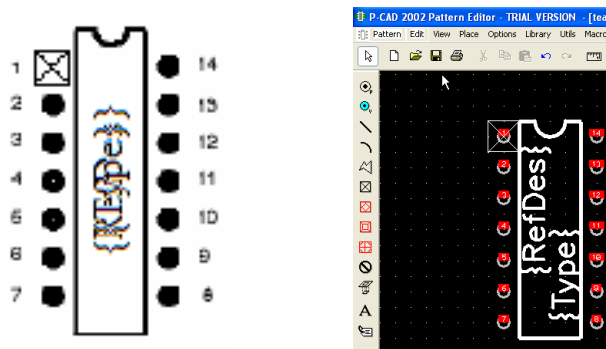


Рисунок 2.14 – Розміщення точки прив'язки

Перевіряємо правильність створення файла командою *Utils/Validate*. Результат – формування встановлювального місця компонента зі штиревыми выводами.

Зберігаємо корпус у бібліотеці проекту з назвою *DIP14*, використовуючи команду *Pattern*→*Save As* (рисунок 2.15).

Перемикач *Create Component* у вікні *Pattern Save To Library* не встановлюємо, оскільки компонент буде створений у *Library Executive*.

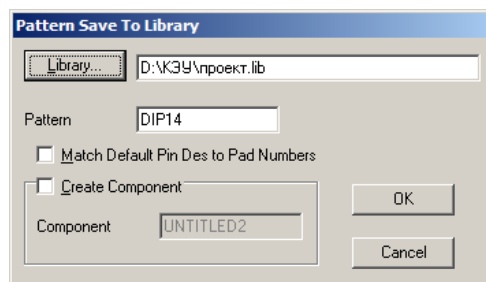


Рисунок 2.15 – Діалогове вікно *Pattern Save To Library*

Аналогічно необхідно створити корпус мікросхем К555ТВ6, КР1533ЛП5, КР1533ЛЛ1 і К561ЛА7.

### **Індивідуальне завдання**

Самостійно створити корпуси (посадкові місця) для символів, створених у першій лабораторній роботі: резистора, конденсатора, діода, транзистора, індуктивності, тригера, конектора, заземлення та реле.

### **Зміст звіту**

- 1 Титульний аркуш.
- 2 Мета роботи.
- 3 Порядок створення посадкового місця.
- 4 Стислий опис виконуваних дій із наведенням вигляду посадкового місця, отриманого в результаті кожної дії.
- 5 Висновки.

### **Контрольні питання і завдання**

- 1 Що таке корпус, якими засобами Р-САД його можна створити?
- 2 Що являє собою конструкторсько-технологічний образ?
- 3 Наведіть розміри корпусу компонента 7400.
- 4 Яка послідовність дій при створенні посадкового місця?
- 5 З якою метою створюється конструкторсько-технологічний образ РЕК?
- 6 За допомогою якого редактора створюється корпус компонента 7400?
- 7 Які дії виконуються при настроюванні конфігурації редактора?
- 8 Назвіть відмінності в настроюванні конфігурації редакторів Symbol Editor і Pattern Editor
- 9 Які бувають контактні площадки, у чому їх різниця?
- 10 У якій підпрограмі створюється конструкторсько-технологічний образ РЕК? Як створюється контактна площадка?
- 11 Де має бути збережений створений корпус?

- 12 Яке призначення перехідного отвору, як він створюється?
- 13 Навіщо рекомендують записувати встановлену конфігурацію редактора у файл?
- 14 Як перевірити правильність встановлення сітки в робочому вікні?
- 15 Команди якого меню використовують для одержання графічного зображення посадкового місця?
- 16 Що таке «ключ»? Опишіть послідовність дій зі створення корпусу компонента.
- 17 Що таке шари у P-CAD і для чого вони призначені?
- 18 У яких шарах створюється конструкторсько-технологічний образ?
- 19 Чому елементи посадкового місця розташовують у різних шарах?
- 20 Які шари використовувалися для корпусу DIP14?
- 21 Де розміщують атрибути посадкових місць?
- 22 Для чого використовується команда *Utils>Renumber*?
- 23 Для яких компонентів при записі встановлюють перемикач *Create Component*?

## **Лабораторна робота 3. Створення бібліотеки компонента**

### **3.1 Мета роботи**

Вивчення структури інтегрованих бібліотек САПР і порядку роботи з бібліотечними компонентами. Отримання практичних навичок створення нових компонентів інтегрованих бібліотек.

### **3.2 Завдання**

- створити бібліотечний компонент на прикладі компонента 7400; вивчити особливості створення інших бібліотечних компонентів;
- для кожного РЕК обрати відповідну інформацію про символ і типовий корпус і ознайомитися з призначенням РЕК;

- ввести пакувальну інформацію (заповнити таблиці *Component Information* та *Pins View*).
- зберегти описання РЕК як бібліотечного елемента (у файл *.lib*).
- підготувати шаблон звіту.

### 3.3 Домашнє завдання

При підготованні до лабораторної роботи студент зобов'язаний:

- вивчити теоретичний матеріал, наведений у методичних вказівках, конспекті лекцій і рекомендованій літературі [1-4];
- підготувати відповіді на контрольні питання;
- вивчити програму і методику лабораторних досліджень за інформацією та підготувати шаблон звіту.

### 3.4 Короткі теоретичні положення

**Створення компонента 7400 (DIP14) K155LA3.** Після створення символу і посадкового місця створюємо цілком інтегрований компонент, призначений для використання в редакторах *Schematic* і *PCB*.

Для створення компонентів і ведення бібліотек призначена програма *Library Executive*, бібліотеки якої містять три типи об'єктів – це компоненти (*components*), посадкові місця або патерни (*patterns*) та умовні графічні позначення або символи (*symbols*). Інтегровані компоненти бібліотеки містять у собі всі три типи об'єктів. Інтегровані бібліотеки дозволяють зберегти пам'ять на диску за рахунок того, що компоненти мають однакові патерни або символи, посилаються на один і той самий бібліотечний елемент компонента *Pattern* або *Symbol*. Редагування сумісного символу або патерни означає сумісне внесення змін в усі компоненти, які містять даний символ або патерну.

У двох попередніх роботах створювалися лише графічні образи майбутніх компонентів. Самі бібліотечні компоненти створюються за допомогою програми роботи з бібліотеками *Library Executive*. Ця програма не є графічним редактором. Вона

зв'язує уведену раніше графічну інформацію в єдину систему – бібліотечний компонент (БК), у якому з'єднуються декілька образів: символ – подання елемента на схемі електричній принциповій, патерна – образ посадкового місця та пакувальна інформація.

Створення нового компонента передбачає таку послідовність дій:

- запустити програму *Library Executive*;
- підключити і відкрити бібліотеку проекту;
- приєднати корпус і символ до компонента;
- заповнити таблицю виводів;
- перевірити правильність створення компонента;
- зберегти компонент у бібліотеці проекту.

Компонент повинен містити інформацію про відповідність позначень виводів логічних елементів контактним площадкам корпусу. Для компонента 7400 ця відповідність подана на рисунку 3.1. Компонент 7400 має два схованих виводи живлення 7 і 14, що не мають ніякого схематичного подання.

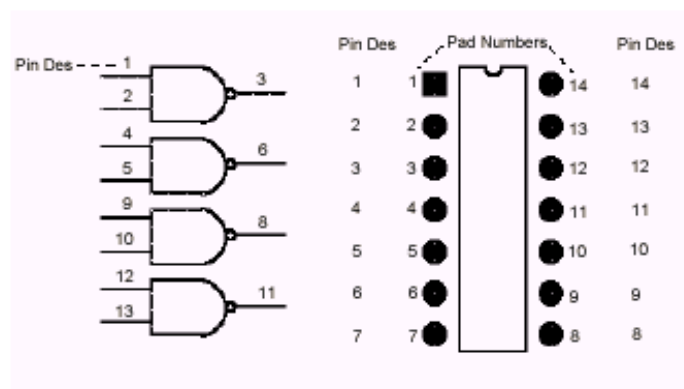


Рисунок 3.1 – Відповідність позначень виводів логічних елементів контактним площадкам корпусу

### Порядок виконання роботи:

1 Ознайомитися з можливостями графічного редактора принципівих схем САПР конструкторсько-технологічного призначення.



2 Засобами САПР конструкторсько-технологічного призначення сформувати графічне зображення схеми електричної принципової для заданого варіанта.

3 Виконати верифікацію проекту.

4 Оформити звіт.

### 3.5 Програма та методика досліджень

Для створення компонента 7400 запускаємо програму *Library Executive*. Командою *Library*→*Setup* підключаємо бібліотеку проекту, у якій буде збережений новий компонент і в якій вже містяться символ компонента і корпус. Якщо символ і корпус були збережені не в бібліотеці, необхідно перенести їх у свою бібліотеку.

Вибираємо команду *Component*→*New* та вказуємо свою бібліотеку (рисунк 3.2).

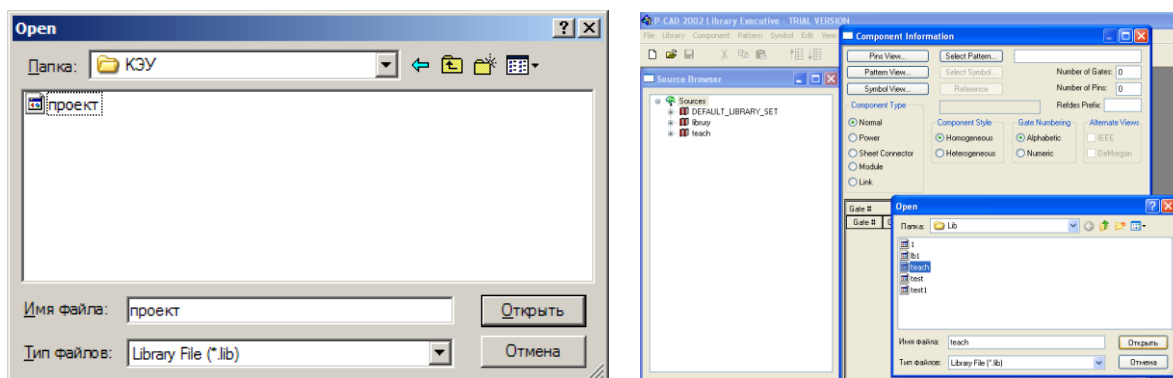


Рисунок 3.2 – Діалогове вікно *Open*

При приєднанні корпусу до компонента встановлюємо тип і стиль компонента, кількість логічних елементів, стиль нумерації логічних елементів, префікс позиційного позначення, додаткові види подання компонента. Загальна кількість виводів вказується автоматично і залежить від кількості виводів підключеного корпусу.

Для цього в діалоговому вікні *Component Information* кнопкою *Select Pattern* відкриваємо вікно *Library Browse* (рисунк 3.3) і в ньому вибираємо потрібне посадкове місце (*DIP14*). Ім'я обраного посадкового місця з'явиться у вікні *Component Information* (рисунк 3.4).

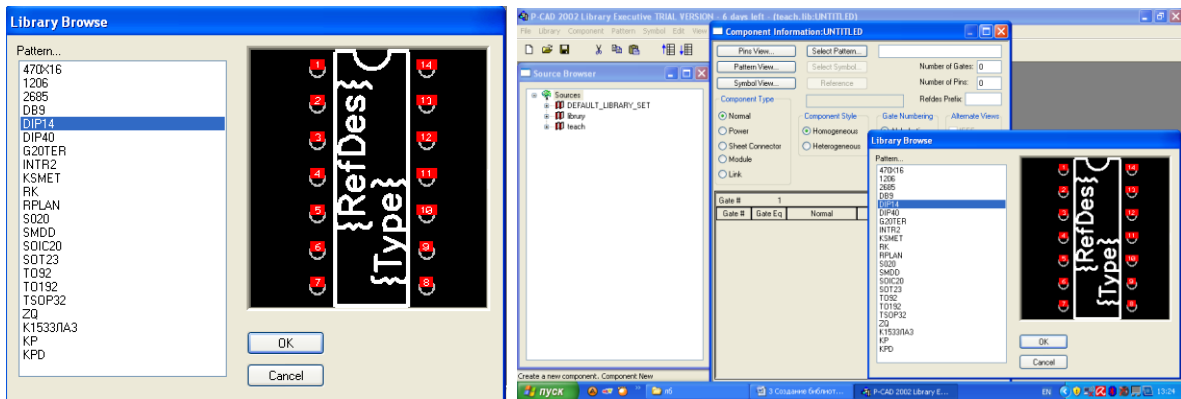


Рисунок 3.3 – Діалогове вікно *Library Browse* підключення корпусу

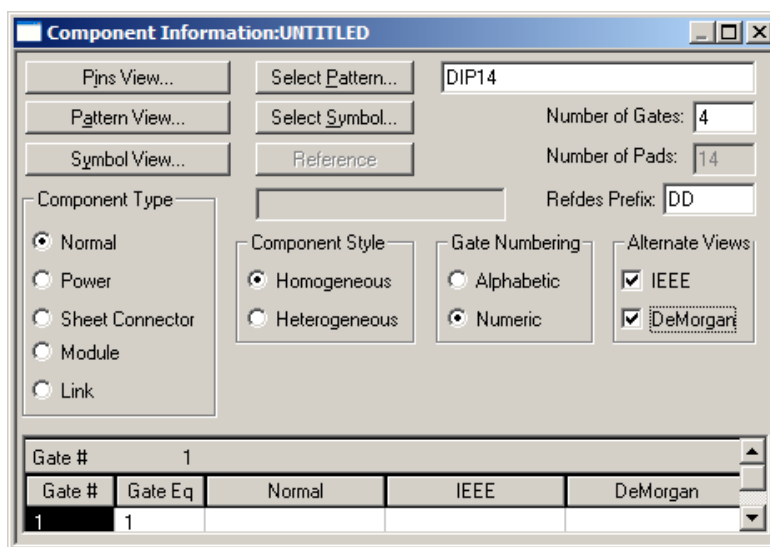


Рисунок 3.4 – Діалогове вікно *Component Information*

У діалоговому вікні, що з'явилося, редагувати форми, що до нього входять:

У формі *Component Information* заповнюємо такі поля:

-*Number of Gates* – кількість секцій (вентилів).

Оскільки мікросхема 7400 містить чотири незалежних 2-входових логічних елементи І-НІ, вводимо кількість логічних секцій *Number of Gates* – 4;

-*Number of Pads* – автоматичне відображення кількості виводів РЕК при обраному типі корпусу.

У полі *Refdes Prefix* заноситься інформація про буквене позначення РЕК. *Refdes Prefix* – *DD* (для цифрової мікросхеми), що використовується, щоб автоматично забезпечувати

унікальним позиційним позначенням кожен компонент, поміщений у *P-CAD Schematic* чи в *P-CAD PCB* (рисунок 3.4).

У зоні *Component Type* встановлюємо тип компонента – для звичайного *Normal*, а для компонента живлення (значок «землі», корпусу) – *Power*, вибираючи його з запропонованих типів:

- *Normal* – для більшості використовуваних елементів;
- *Power* – для умовних компонентів, призначених для позначення у схемі контактів і виводів, що з'єднуються з колами живлення;

- *Sheet Connector* – для умовних знаків, що вводяться в розрив електричного кола, щоб «не тягнути» його через весь лист. Такий об'єкт не відображається ні серед компонентів, ні в списку кіл.

У зоні *Component Style* – стиль компонента - вибираємо однорідний елемент (*Homogeneous*). Це означає, що всі чотири логічних елементи в цьому компоненті використовують той самий символ. Існує і неоднорідний (*Heterogeneous*) (що включає різні секції в один корпус).

*Gate Numbering* – спосіб іменування логічних секцій або вентилів (не має принципового значення).

У зоні *Gate Numbering* визначаємо спосіб позначення складових частин: буквений (*Alphabetic*) чи цифровий (*Numeric*) (рекомендується). Відповідно до вимог ДСТ встановлюємо *Numeric*, що забезпечує позначення логічних елементів на принциповій електричній схемі у вигляді *DD1:1*, *DD1:2* та інше. За необхідності додаємо додаткове подання компонента, вибираючи *IEEE* і *DeMorgan* у блоці *Alternate Views*.

Приєднуємо символ, для чого натискаємо кнопку *Select Symbol* або двічі натискаємо на клітинку електронної таблиці вікна *Component Information*, що показує тип символу, який буде приєднаний для кожного логічного елемента. У вікні *Library Browse*, що з'явилося, вибираємо *NAND2IN1OUT* у списку символів (рисунок 3.5). Оскільки це однорідний компонент, символ автоматично заповнить місце трьох логічних елементів, що залишилися.

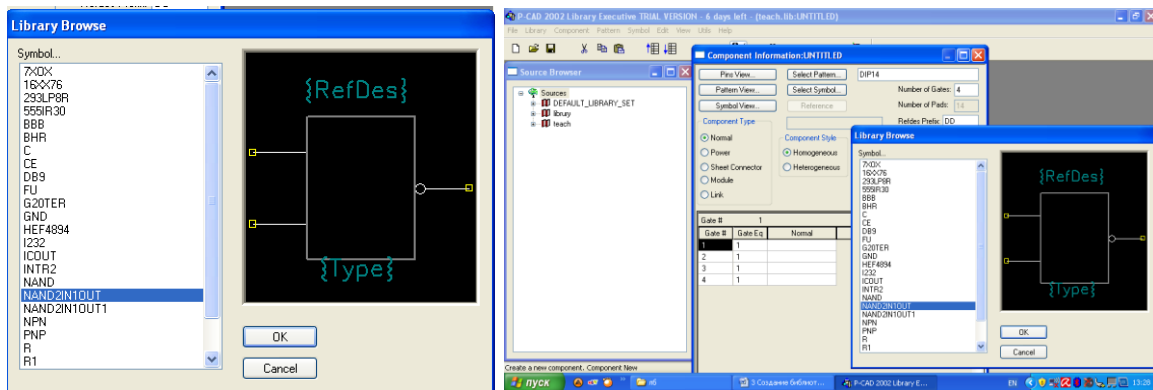


Рисунок 3.5 – Діалогове вікно *Library Browse* підключення символу

Якщо необхідно створити додаткове подання компонента *IEEE* і *DeMorgan*, символи для них привласнюємо так само, як і символ для нормального подання. Для цього розміщуємо курсор у клітинку *IEEE* для логічного елемента «1», двічі натискаємо і вибираємо *NAND2IN1OUT* зі списку символів. Те саме виконуємо для подання компонента *DeMorgan*.

У нижній частині вікна *Component Information* на рисунку 3.6 відображається таблиця з іменами (у відповідності зі встановленням *Gate Numbering*) логічних секцій (*Gate #*), кодами логічної еквівалентності секцій (*Gate Eq*) та іменами символів (*Normal*), що відповідають символному зображенню даної секції.

Спочатку необхідно встановити еквівалентність у полі редагування послідовністю встановлення курсора у стовпець *Gate Eq*.

Еквівалентність – це електрична взаємозамінюваність. Еквівалентність є поцифровою, тобто якщо секції «А» і «В» з еквівалентністю «1» еквівалентні між собою, а секції «С» і «D» з еквівалентністю «2» – між собою, то секції «А» (або «В») і «С» (або «D») не еквівалентні між собою. Однорідні РЕК з декількома логічними секціями мають код логічної еквівалентності усіх секцій «1» (наприклад, вентиля МС), РЕК з однією секцією має будь-яку еквівалентність, крім «0». Якщо стиль компонента – однорідний, то еквівалентність автоматично буде однаковою для всіх секцій компонента.

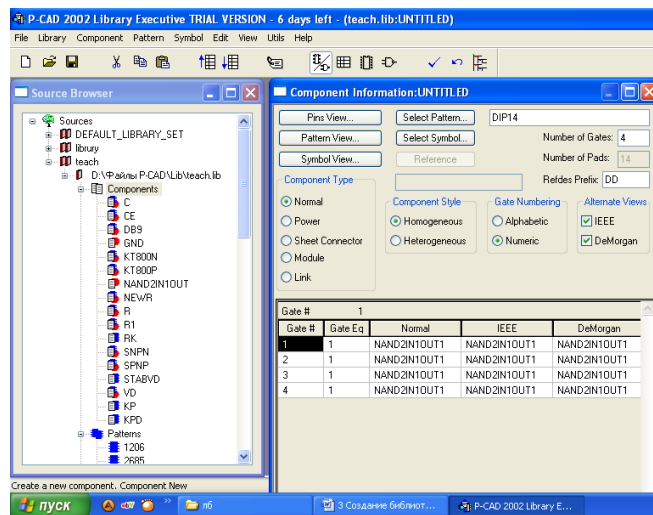


Рисунок 3.6– Діалогове вікно *Component Information*

Потім потрібно натиснути кнопку *Select Pattern* та обрати конструкторсько-технологічний образ РЕК. У правому верхньому полі вікна *Component Information* автоматично виводить найменування конструкторсько-технологічного образу. Після цього потрібно натиснути кнопку *Select Symbol* та обрати символ РЕК.

За допомогою кнопок *Pattern View* та *Symbol View* можна відредагувати файли *.sym* та *.pat* (при такому редагуванні автоматично встановлюється дюймовий крок координатної сітки, який необхідно змінити на міліметровий).

Завершуємо створення компонента заповненням таблиці виводів, що викликаємо натисканням клавіші *Pins View*.

Зміст обраної комірки відображається у службовому рядку, у верхній частині таблиці, де є можливість редагування (подібно до електронної таблиці *Microsoft Excel*).

У першу чергу треба заповнити останні три стовбці: *Gate #*, *Gate Eq.*, *Pin Eq*, *Elec. Type*. У випадку якщо імена виводів не повинні відображатися у принциповій електричній схемі, то стовпець *Pin Name* необхідно почистити. Якщо в МС є живлячі виводи («земля», живлення), то у стовпці *Pin Name* необхідно ввести імена кіл (*GND*, *+5V* і т. д.). Цих операцій достатньо для заповнення таблиці виводів простих РЕК, тому з'являється можливість перейти до наступної таблиці.

Кількість рядків у таблиці відповідає кількості виводів. Таблиця містить такі стовпчики:

– *Pad#* – номер виводу корпусу. У нашому випадку мікросхема має корпус типу DIP-14 з 14 виводами від 1 до 14;

– *PinDes* – позначення виводу (звичайно відповідає номеру виводу). Вводимо значення від 1 до 14;

– *Gate#* – номер логічної секції. Задається для компонентів, що містять декілька секцій. Усім виводам кожної секції, незалежно від їхнього функціонального призначення, присвоюється одна й та сама цифра. Для мікросхеми K1533LA3, що має чотири логічних елементи 2І-НІ для виводів 1, 2, 3, вводимо значення 1 (перша секція), для виводів 4, 5, 6 – значення 2 (друга секція), для виводів 8, 9, 10 – значення 3, для виводів 11, 12, 13 – значення 4, для виводів живлення 7 та 14 на данному етапі нічого не заносимо;

– *Sim Pin#* – номер виводу в символі (нумерація в межах символу). Усі однорідні секції у границях однієї мікросхеми мають однакову нумерацію виводів. Для мікросхеми K1533LA3 одна секція має три виводи з номерами 1, 2, 3. Тому з виводами кожної секції (усі виводи у границях одного вентиля мають однаковий номер *Gate#*) співставимо виводи символу 1, 2, 3 і т. д.;

– *Pin Name* – ім'я виводу, що може бути буквеним, цифровим чи змішаним. Варто пам'ятати, що імена повинні бути однаковими для всіх логічних частин мікросхеми. Вводимо імена виводів першої та останньої секції. Імена виводів у секціях для багатосекційних компонентів будуть повторюватися (наприклад, для LA3 це А, В, С та знов А, В, С і т. д.);

– *Gate Eq* – еквівалентність логічних взаємозамінних секцій (для взаємозамінних – 1, для невзаємозамінних – 0). Для однорідних багатосекційних компонентів секції взаємозамінні. Для неоднорідних мікросхем – невзаємозамінні. У нашому випадку у використаній мікросхемі K1533LA3 усі секції еквівалентні (на принциповій схемі їх можливо поміняти місцями), тобто для кожної секції вводимо значення 1;

– *Pin Eq* – еквівалентність виводів. У границях секції можуть бути еквівалентні виводи, які при проектуванні друкованої плати можуть мінятися місцями, виходячи з міркувань зручності трасування за критерієм мінімуму довжини зв'язків. Таким виводам необхідно присвоїти однакові коди

еквівалентності. Для використання логічного елемента 2I-НІ (мікросхема *K1533ЛАЗ*) входи можна міняти місцями один з одним у межах одного логічного вентиля, тобто для входів вводимо значення 1, для виходів нічого не ставимо (вихід один, і міняти його зі входами неможна);

– *Elec Type* – електричний тип виводу (електричне і функціональне призначення виводу) (Unknown: нетиповий, Passive: пасивний, Input: вхідний, Output: вихідний, Bidirectional: двуспрямований, Power: живлення). Використовується при пошуку помилок у принципових електричних схемах.

Логічна еквівалентність виводів задається аналогічно еквівалентності секцій, тобто взаємозамінні виводи є еквівалентними (наприклад, вхідні виводи в логічних елементах I, I-НІ, АБО, АБО-НІ виводи програмованих МС та ін.).

Для заповнення стовпця *Elec. Type* необхідно:

- виділити одну з комірок;
- натиснути на кнопку в правій частині службового рядка (з широкою стрілкою вниз);
- зі списку, що з'явився, обрати запис і натиснути на ньому мишкою, потім натиснути Enter. Цей текст з'явиться в комірці стовпця *Elec. Type*, а символічний запис (наприклад, для Power – PWR) автоматично внесеться в стовпець Gate # (якщо комірка вільна).

Використовують такі типи виводів: вхідний, вихідний, живлячий, пасивний. Якщо виводи в символі розташовані зліва, вони є вхідними, якщо справа, то вихідними.

Під живленням розуміють усі живлячі кола: «землю» (GND), +5 В, -5 В, +60 В, -60 В і т. д., включаючи і аналогові, і цифрові. Після заповнення таблиці виводів виконується команда перевірки Component Validate, при знаходженні помилок може виникнути необхідність редагування (таблиці виводів, символічного зображення, конструкторсько-технологічного образу, полів у вікні Component Information).

Таблиця редагується за допомогою трьох основних способів:

- спосіб прямого введення, який складається з переходу в потрібне поле таблиці та набору на клавіатурі значення;

- спосіб копіювання та вставлення, який використовує *Windows* для виділення, копіювання та вставлення інформації;
- спосіб переміщення інформації, який складається з виділення області та перетягування її нагору або вниз.

Після привласнення значень корпусу і символам електронна таблиця *Pins View* виглядає як на рисунку 3.7.

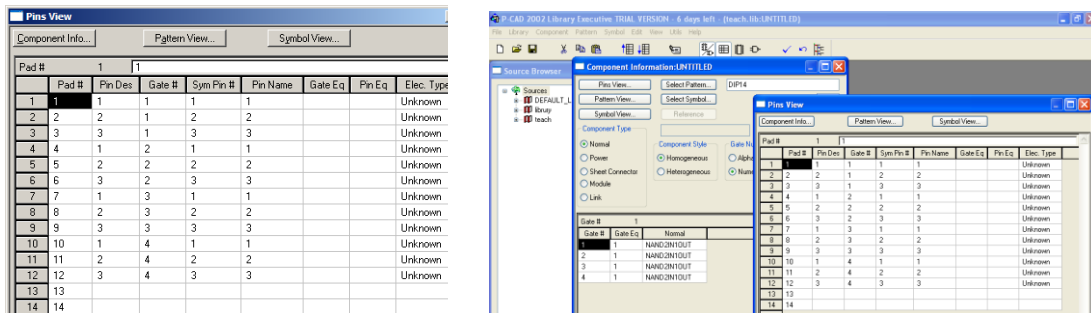


Рисунок 3.7 – Готова електронна таблиця *Pins View*

Упорядкуємо інформацію про виводи так, щоб вона відповідала контактним площадкам компонента 7400. Оскільки позначення виводів збігаються з номерами контактних площадок, то, інформація в стовпцях *Pad#* і *PinDes* повинна збігатися. Для цього можна скопіювати стовпець *Pad#* у стовпець *PinDes* або пронумерувати рядки стовпця *PinDes*, вибравши команду *Enumerate Down* у меню, що з'являється при натисканні правої кнопки миші при виділеному стовпці *PinDes*. Ця команда нумерує рядки в стовпці *PinDes* від 1 до 14, починаючи з верхнього рядка.

Зверніть увагу, що рядки 13 і 14 (рисунок 3.7) не містять інформації в стовпцях *Gate #*, *Sym Pin #* і *Pin Name*. Це тому, що у 4 символах I-НІ знаходяться тільки 12 виводів, зв'язаних з корпусом, а корпус *DIP14* має 14 контактних площадок. Ці два додаткових рядки будуть використані для визначення схованих виводів живлення і «землі», що зв'язані з контактними площадками 7 і 14 відповідно.

Відредагуємо інформацію в стовпці *Gate #*. Для цього виберемо клітинки в рядках 7 - 12 і зрушимо інформацію про виводи в цих рядках униз на один рядок, використовуючи поєднання клавіш «*Ctrl + ↓*». У результаті створюється місце для даних виводу живлення, що буде заповнено пізніше.



Зверніть увагу, що інформація про виводи логічних елементів 3 і 4 у стовпці *Sym Pin #* не відповідає логічній схемі компонента 7400. Інформація про виводи для виводу 3 логічних елементів 3 і 4 повинна бути зв'язана з контактними площадками 8 і 11 відповідно.

У стовбці *Pin Name* привласнюємо імена виводів для кожного виводу так, щоб вони відповідали іменам виводів у специфікації компонента. Для компонента 7400 вхідні виводи логічного елемента позначають як *A* і *B*, а вихідний вивід – *Y*. Сховані виводи живлення 14 і землі 7 позначають відповідно *VCC* (чи *+5V*) і *GND* (інформація *PWR* у стовпці *Gate#* для цих виводів з'являється автоматично).

У стовпці *Gate Eq* привласнити значення еквівалентності логічних елементів для компонента. В однорідному компоненті всі логічні елементи еквівалентні, отже, необхідно ввести “1” у першу клітинку стовпця *Gate Eq*. При цьому інша частина клітинок у стовпці заповнюється автоматично (крім рядків 7 і 14).

У стовпці *Pin Eq* привласнити значення еквівалентності виводів компонента. Оскільки в компоненті 7400 спарені вхідні виводи еквівалентні, необхідно привласнити кожній парі вхідних виводів однакові значення. Еквівалентність виводів встановлюється в межах логічного елемента, тому для всіх вхідних виводів необхідно ввести “1”. В останньому стовпці таблиці привласнюємо електричний тип для кожного виводу. У доступному списку електричних типів виводів наведено такі типи:

- *Unknown* – виводи, що не мають спеціально привласненого типу виводу (задається за замовчуванням);
- *Passive* – пасивний вивід, що з'єднується з пасивним пристроєм;
- *Input* – вхідний вивід, на який надходить сигнал;
- *Output* – вихідний вивід, з якого знімається сигнал;
- *Bidirectional* – двоспрямований вивід, що є або входом, або виходом;
- *Open-H* – вивід з відкритим емітером;
- *Open-L* – вивід з відкритим колектором;

– *Passive-H* – пасивний компонент (звичайно резистор), який підключається до джерела живлення, що відповідає високому логічному рівню;

– *Passive-L* – пасивний компонент (звичайно резистор), який підключається до «землі», що відповідає низькому логічному рівню;

– *3-State* – вивід із трьома станами, що має високий і низький логічні рівні і рівень високого імпедансу;

– *Power* – вивід живлення, що має на увазі підключення живлення або «землі». При цьому електричним колам, приєднаним до цього виводу, автоматично привласнюється ім'я, зазначене в стовпці *Pin Name*.

Електричні типи виводів можуть бути введені декількома способами:

– вибір клітинок і вибір команди *Electrical Types* у меню правої кнопки миші. У вікні *Electrical Types* знаходиться список усіх електричних типів, з якого можна вибрати потрібний;

– набір із клавіатури першого символу назви електричного типу виводу.

У компоненті 7400 використовуються три електричні типи виводів: вхідний, вихідний і живлення. Стовпець *Elec Type* можна швидко заповнити, набираючи у відповідних клітинках *I* – для *Enter*, *O* – для *Output*, *PPP* – для *Power*.

Для виводів 1 і 2 задаємо тип виводу *Input*, для виходів – тип *Output*, для виводів живлення обираємо *Power*. При цьому у стовпець *Gate#* автоматично буде поставлено *PWR*. При редагуванні таблиці це значення треба буде встановити вручну. *Імена виводів живлення повинні співпадати з іменами кіл живлення та схемної землі.*

Остаточний вигляд електронної таблиці наведено на рисунку 3.8.

Pad #	Pin Des	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec. Type
1	1	1	1	A	1	1	Input
2	2	1	2	B	1	1	Input
3	3	1	3	Y	1		Output
4	4	2	1	A	1	1	Input
5	5	2	2	B	1	1	Input
6	6	2	3	Y	1		Output
7	7	PWR		GND			Power
8	8	3	3	Y	1		Output
9	9	3	1	A	1	1	Input
10	10	3	2	B	1	1	Input
11	11	4	3	Y	1		Output
12	12	4	1	A	1	1	Input
13	13	4	2	B	1	1	Input
14	14	PWR		VCC			Power

Pin Eq	Pad #	Pin Des	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec. Type
1	1	1	1	1	A	1	1	Input
2	2	2	1	2	B	1	1	Input
3	3	3	1	3	C	1		Output
4	4	4	2	1	A	1	1	Input
5	5	5	2	2	B	1	1	Input
6	6	6	2	3	C	1		Output
7	7	7	PWR		GND			Power
8	8	8	3	3	C	1		Output
9	9	9	3	1	A	1	1	Input
10	10	10	3	2	B	1	1	Input
11	11	11	4	3	C	1		Output
12	12	12	4	1	A	1	1	Input
13	13	13	4	2	B	1	1	Input
14	14	14	PWR		+5v			Power

Рисунок 3.8 – Остаточний вигляд електронної таблиці *Pins View*

### Зауваження:

– для вільних виводів (*Open Ends*) мікросхем усі стовпчики, крім *Pin Des* і *Elec Type*, повинні залишатися порожніми. У стовпці *Elec Type* варто задати *Unknown*;

– для об'єднаних виводів мікросхем у колонку *Gate#* потрібно ввести *CMN* (від *Common*). Інші клітинки таблиці заповнюються як звичайно. Стовпчики *Gate Eq* і *Pin Eq* залишаються порожніми для виводів *Common*;

– для переміщення інформації в стовпці на рядок нагору можна використовувати поєднання клавіш *Ctrl + ↑*, на рядок вниз - *Ctrl + ↓*;

– для створення неоднорідного компонента в зоні *Component Style* вибираємо неоднорідний елемент (*Heterogeneous*). Це означає, що компонент включає різні логічні елементи (наприклад, реле). Вибір символу кожної секції виконується при відмітці в електронній таблиці відповідної клітинки у графі *Normal*.

Правильність створення компонента перевіряємо, вибираючи команду *Component→Validate*. Після вибору цієї команди має з'явитися повідомлення “Помилки не знайдені” (рисунок 3.9).

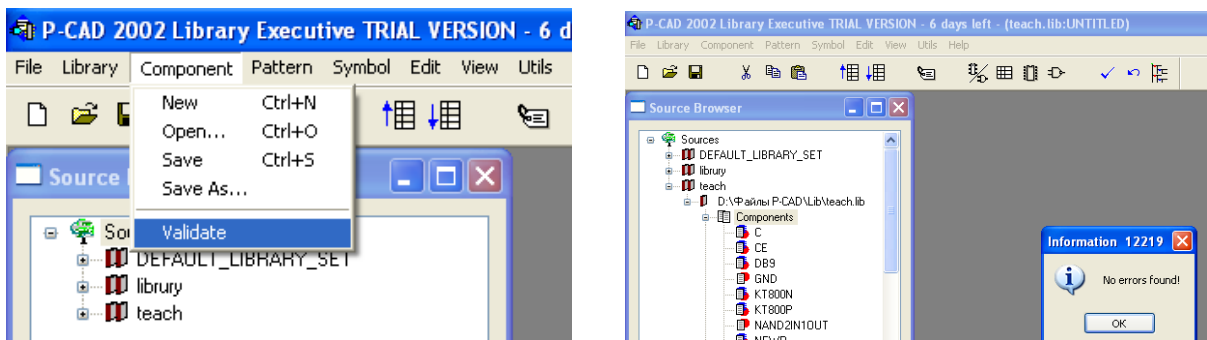


Рисунок 3.9 – Вікно перевірки

Після виправлення помилок створений компонент записуємо в бібліотеку проекту командою *Component*→*Save As* – *KA155LA3* (рисунок 3.10).

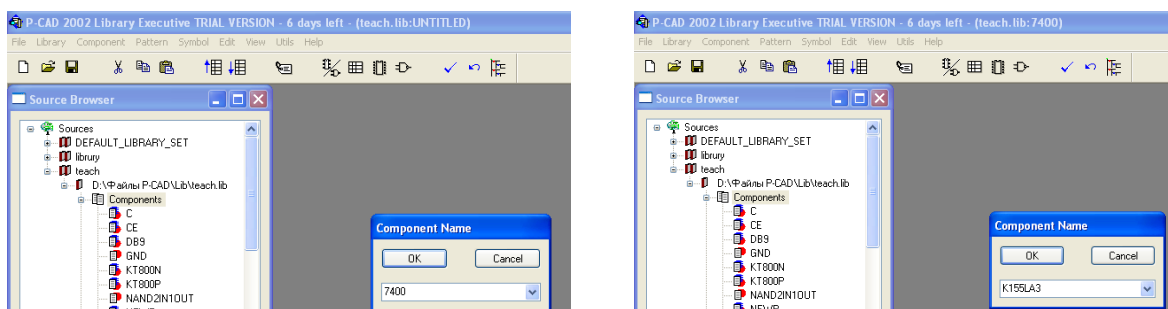


Рисунок 3.10 – Вікно збереження компонента

Отриманий компонент тепер може бути використаний при створенні принципів електричних схем у *P-CAD Schematic* і при розробленні конструкції друкованих плат у *P-CAD PCB*.

Аналогічно необхідно створити бібліотечний компонент K555ТВ6 та КР1533ЛП5.

### Завдання на самостійну роботу

Самостійно створити бібліотечні компоненти для всіх символів і корпусів з лабораторних робіт 1 і 2.

### Зміст звіту

- 1 Титульний аркуш.
- 2 Мета роботи.

- 3 Порядок створення компонента.
- 4 Стислий опис виконуваних дій.
- 5 Таблиця Pins View і коментарі до неї.
- 6 Висновки.

### **Контрольні питання і завдання**

- 1 Що входить до складу компонента?
- 2 У якій підпрограмі створюється бібліотека?
- 3 Які бувають стилі РЕК, у чому їх відмінність?
- 4 Якими засобами P-CAD можна створити компонент?
- 5 Які параметри встановлюють при приєднанні корпусу до компонента? Що таке еквівалентність?
- 6 Що входить до складу бібліотечного компонента?
- 7 З яким розширенням зберігаються файли бібліотек, символічних зображень і конструкторсько-технологічних образів?
- 8 Після описання РЕК у бібліотеці чи потрібні ще файли .sym та .prt?
- 9 Що повинна містити бібліотека, використовувана при створенні компонента? Як приєднується символ?
- 10 Що таке позиційне позначення? Які бувають типи компонентів?
- 11 Як позначаються складові частини компонента при цифровому способі? Який елемент називається однорідним?
- 12 Від чого залежить кількість рядків у таблиці Pins View?
- 13 У яких стовпцях таблиці Pins View інформація повинна бути однаковою?
- 14 Чому в невідредагованій електронній таблиці Pins View відсутня інформація в останніх двох рядках?
- 15 Яку інформацію вносять у стовпці Gate #, Sym Pin # і Pin Name?
- 16 Що таке еквівалентність логічних елементів і виводів?
- 17 Що таке електричний тип виводу?
- 18 До якого електричного типу належать виводи живлення і «землі»?
- 19 Якими способами можуть бути введені електричні типи виводів?
- 20 Що таке неоднорідний компонент?
- 21 Як перевірити правильність створення компонента?

## Лабораторна робота 4. Формування принципової електричної схеми

### 4.1 Мета роботи

Вивчення структури принципової електричної схеми з іменованими колами, вивчити особливості створення шин. Оформити принципову електричну схему в графічному редакторі *Schematic* і сформувати список компонентів ланцюгів (зв'язків), використований у топології друкованої плати.

### 4.2 Завдання на лабораторну роботу

- створити принципову електричну схему з іменованими колами, вивчити особливості створення шин;
- розмістити і задати імена символів РЕК на робочому полі;
- ввести електричні зв'язки та задати імена кіл і шин;
- задати імена кіл, що входять до джгута (шини);
- ввести кола живлення (+5V, gnd тощо);
- зберегти принципову електричну схему у вигляді файла з розширенням *.sch* (проект *.sch*).

### 4.3 Домашнє завдання

При підготованні до лабораторної роботи студент зобов'язаний:

- вивчити теоретичний матеріал, наведений у методичних вказівках, конспекті лекцій і рекомендованої літературі [1-4];
- підготувати відповіді на контрольні питання;
- вивчити програму і методику лабораторних досліджень.

### 4.4 Короткі теоретичні положення

Принципову електричну схему створюють у редакторі *P-CAD Schematic*. При цьому необхідно виконати таку послідовність дій:

- запустити редактор *P-CAD Schematic*;
- настроїти конфігурацію редактора;

- зберегти проект під новим іменем;
- підключити бібліотеки;
- розмістити компоненти на робочому полі;
- розмістити електричні кола;
- привласнити колам імена;
- розмістити шини;
- відредагувати схему;
- ввести позиційні позначення компонентів;
- перевірити правильність створення схеми;
- зберегти схему;
- створити список кіл схеми.

У якості прикладу для демонстрування етапів розроблення друкованого вузла розглянемо пристрій, принципова схема якого наведена на рисунку 4.1.

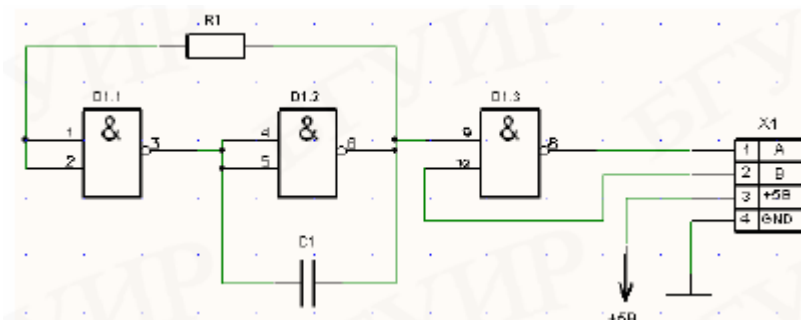


Рисунок 4.1 – Принципова схема

Передбачається, що ми маємо створені в попередніх лабораторних роботах бібліотечні компоненти. Необхідно перевірити, чи для всіх компонентів були створені корпуси. Далі завдяки *Schematic* та *PCB* отримати графічне описання схеми електричної принципової та ввести її в базу даних, виконавши трасування цієї друкованої плати в автоматичному режимі.

У САПР *PCAD* є два графічних редактори *Schematic* – схемний графічний редактор і *PCB* – технологічний графічний редактор. Графічні редактори мають інтерфейс Windows, що дозволяє використовувати стандартні системи команд випадних меню, типові піктограми для прискореного виклику команд і всі засоби Windows для забезпечення налаштувань периферійного обладнання.

## 4.5 Програма та методика досліджень

Графічний редактор *P-CAD Schematic* запускаємо автономно або з будь-якого редактора за відповідною командою меню *Utils*.

При оформленні принципової електричної схеми необхідно домагатися мінімальної довжини з'єднань і мінімальної кількості переламів. Параметри шрифтів, що рекомендуються:

– позиційні позначення: *Font* – *Quality*, *Height* – 2 мм, *Thickness* – 0.2 мм, без галочки *Allow True Type*.

– атрибути об'єктів: *Font* – *Quality*, *Height* – 2.5 мм, *Thickness* – 0.25 мм, без галочки *Allow True Type*.

– найменування портів: *Font* – *Quality*, *Height* – 1.5 мм, *Thickness* – 0.1 мм, без галочки *Allow True Type*.

Настроювання конфігурації виконуємо так само, як і для редактора *Symbol Editor*. Відмінність полягає в тому, що в діалоговому вікні *Options Configure* включаємо необхідність автозбереження *Enable Autosave*, тому що створення схеми вимагає набагато більше часу, ніж створення символу. Якщо шаблон настроювання редактора *Schematic* був раніше створений, його завантажуюмо командою *File*→*Open*. Перш ніж починаємо працювати, записуємо свій проект під новим іменем. Установити *Options / Configure* – *Units*: розмір робочої області формату А4, установити прапорець *Display Sheet* і включити *mm* як основну систему одиниць. Натиснути *OK*.

Викликати команду *Options Grid*. У діалоговому вікні *Options Grid*, що відкрилося, встановити нову сітку графічного редактора з кроком 1.0 мм і 0.5 мм. Натиснути *OK*. Прикріпити курсор до вузлів сітки графічного редактора, обравши команду *View*→*Snap Grid*. За допомогою команди *Option* →*Wire* встановлюємо ширину лінії 0.2 мм для викреслення ліній зв'язку.

Обрати команду *File*→*Design Info* на закладці *Fields* та заповнити інформаційні області діалогового вікна. Для лабораторної роботи просто подивитися всі вкладки (рисунок 4.2).



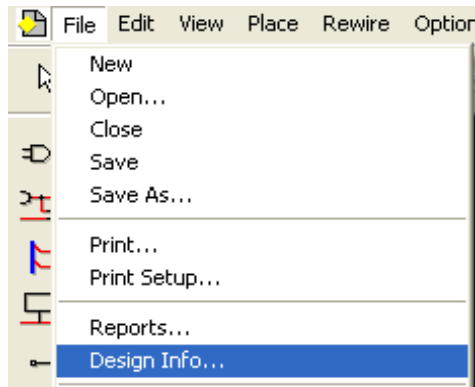


Рисунок 4.2 – Конфігурація графічного редактора

Конфігурація графічного редактора принципів схем *Schematic* закінчується підключенням бібліотек, що містять у собі символи компонентів, за допомогою команди *Library*→*Setup*. Клавіша *Add* додає імена бібліотек до списку відкритих бібліотек (*Open Libraries*). Клавіша *Delete* видаляє бібліотеки з цього списку, щоб звільнити місце для інших бібліотек (рисунки 4.3 та 4.4).

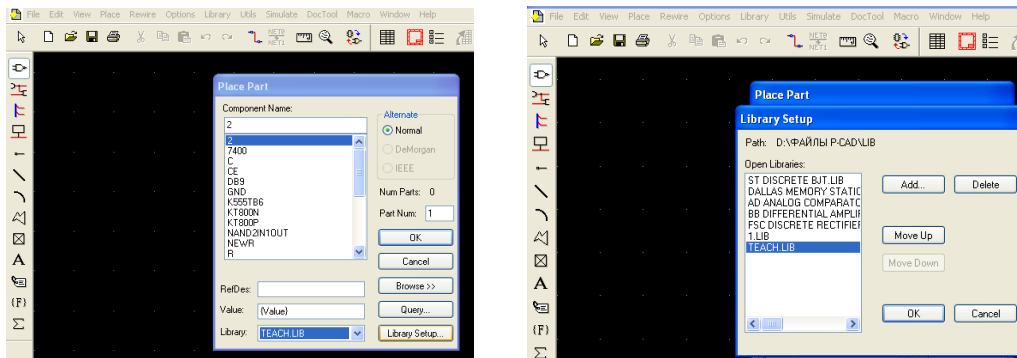


Рисунок 4.3 – Створення бібліотеки

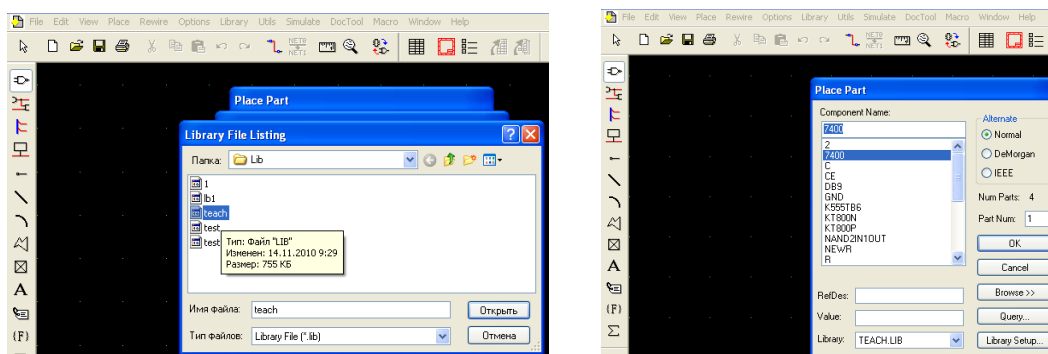



Рисунок 4.4 – Підключення бібліотеки

Розміщення умовних графічних зазначень компонентів на схемі виконуємо за командою *Place*→*Part* або за допомогою піктограми . У вікні цієї команди в полі *Component Name* відображається список елементів, що входять до відкритої бібліотеки. Ім'я бібліотеки відображається в полі *Library*. За необхідності в цьому полі є можливість перейти до другої бібліотеки. Тут у графі *Alternate* можна задати альтернативне зображення символу компонента: *Normal*, *DeMorgan* чи *IEEE* (стандарт Інституту інженерів з електротехніки й електроніки). Кількість логічних секцій, що входять до компонента, відображається в полі *Num Parts*. Номер секції, що вводиться, – у полі *Part Num*. Натискання клавіші *Browse* у діалоговому вікні *Place Part* дозволяє переглянути графічне зображення символу компонента.

Перш ніж вивести компонент на робоче поле, можна замінити вільне поле *{RefDes}* і *{Value}* символу конкретними значеннями. Для цього необхідно:

- ввести буквенний код елемента *RefDes*, якщо його ще немає;
- змінити буквенний код, введений у символ раніше;
- додати буквенний код і початкову цифру для позиційного позначення;
- указати номінальне значення для елемента.

Розташовуємо перший логічний елемент мікросхеми K1533ЛА3. Для цього у вікні *Place Part* обираємо зі списку елемент K1533ЛА3 та у полі *Part Num* вводимо номер логічного елемента (рисунок 4.5).

При введенні компонента розташування символу в полі екрана виконується після натискання лівої кнопки миші в обраній точці робочого простору. Поки ліва кнопка миші ще не натиснена, можна перетягувати символ по екрану. Обернення з кроком 90° відбувається шляхом натискання клавіші *R*, дзеркальне відображення – клавіші *F*. Якщо до кола під'єднати компонент заземлення *GND* або *+5V*, або інший компонент типу *Power*, то воно автоматично отримає ім'я компонента, наприклад *GND*.

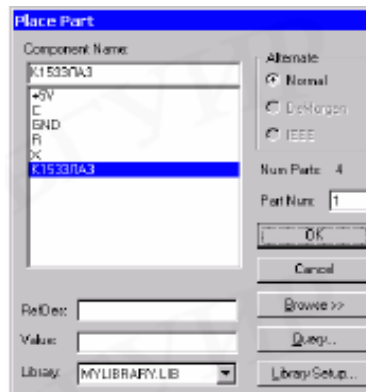


Рисунок 4.5 – Вікно *Place Part*

Аналогічно розміщуємо інші компоненти. Позиційні позначення при розміщенні компонентів проставляються автоматично. Якщо при створенні компонента був зазначений буквенний код елемента RefDes, то позиційне позначення починається з цього коду, а цифровий код позиційного позначення визначається порядковим номером розміщення компонента на робочому полі. Якщо буквенний код не був зазначений, то система використовує свої коди (наприклад, для мікросхеми – U). На рисунку 4.6 наведені результати привласнення позиційних позначень для мікросхеми 7400 з використанням цифрових позначень секцій.

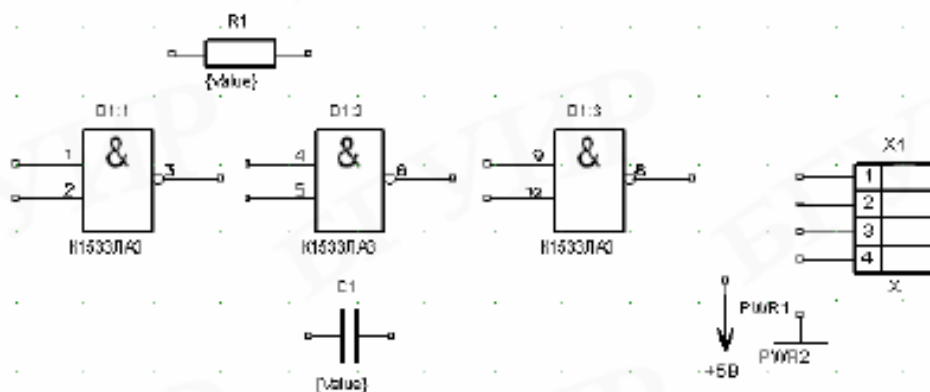



Рисунок 4.6 – Привласнення позиційних позначень для секцій мікросхеми

За DST секції компонентів повинні бути позначені DD1.1, тобто номер секції повинний бути відділений не двокрапкою, а крапкою. Для того щоб позначення відповідали DST, необхідно

параметри RefDes у властивостях компонента (вікно Part Properties) зробити невидимими (вимкнути кнопку Visibility) і позиційне позначення ввести як атрибут користувача (user-defined) вручну. Для цього виділяємо компонент Л1533ЛА3 на схемі та виконуємо команду Edit – Part Properties та у вікні, що відкрилося, Part Properties зкидуємо прапорці видимості атрибутів RefDes, Value і Type у розділі Visibility. Аналогічно редагуємо всі інші компоненти.

Для корекції розташування окремих елементів символу (виводу, елемента графіки, позиційного позначення та інше) виділяють їх натисканням *Shift* + ЛКМ, а потім переміщують у потрібне місце.

Далі вводимо позиційні позначення та інші необхідні написи (ідентифікатори виводів на рознімачи) за допомогою команди *Place*→*Text*  або згідно з рисунком 4.7.

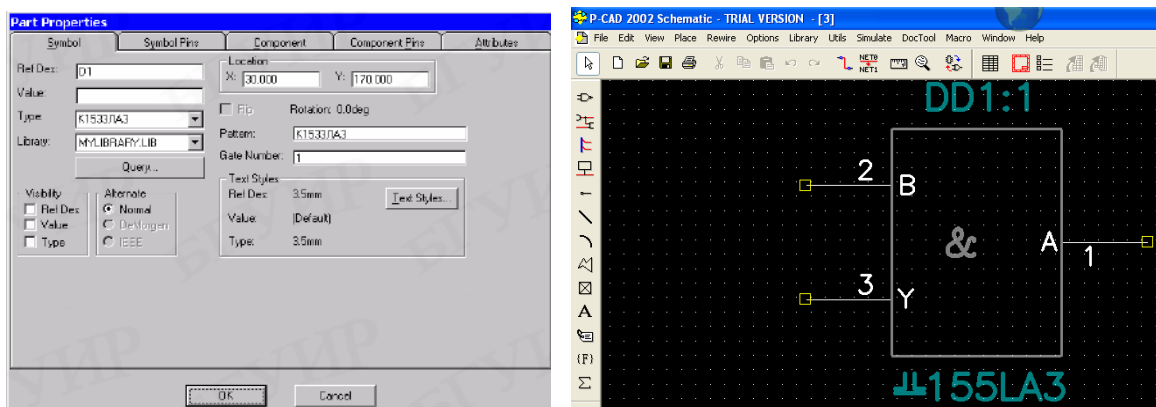




Рисунок 4.7 – Редагування компонентів

**Введення з'єднувальних провідників електричних кіл.** Розміщення електричних кіл виконуємо за допомогою команди *Place*→*Wire* або за допомогою піктограми . Товщина з'єднань 0.2 мм, її можливо встановити за допомогою команди *Option* / *Current Wire* (*Uset*). Натисканням лівої кнопки миші вибираємо початкову точку кола. Точка переламу задається наступним натисканням лівої кнопки миші в потрібному місці робочого поля. Натискання клавіші *O* до відпускання лівої кнопки миші змінює кут уведення лінії з числа дозволених, натискання клавіші *F* змінює орієнтацію першого сегмента лінії. Оскільки на схемі звичайно переважають горизонтальні і

вертикальні кола, у діалоговому вікні *Options Configure* можна включити режим *90/90 Line-Line*. Ширина кіл установлюється за командою *Options>Current Wire*. Завершення введення провідника – натискання правої кнопки миші або клавіші Esc.

Неприєднані виводи компонентів і кіл відзначаються квадратами, що після приєднання гаснуть (рисунок 4.2). Зіткнення двох виводів компонентів рівноцінно введенню електричного з'єднання. Додаткові точки переламу включаються в коло за командою *Rewire>Manual* або . Приклад принципової електричної схеми наведено на рисунку 4.8.

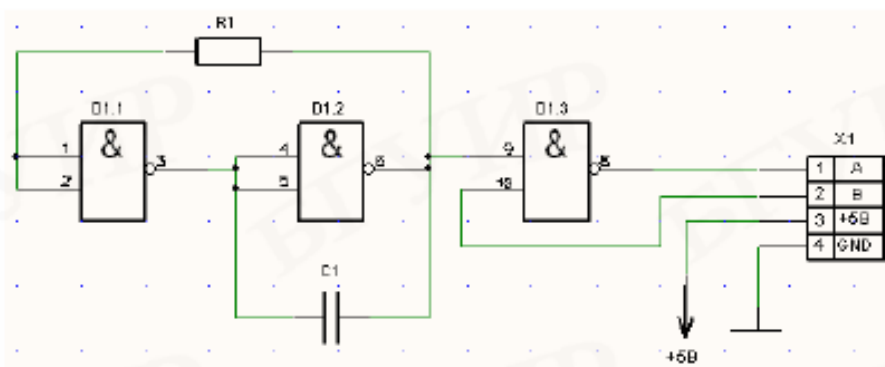


Рисунок 4.8 – Приклад принципових електричних схем

У рядку інформації виводиться ім'я кола, що привласнюється автоматично, NET00003 і відстані по осях X і Y до попередньої точки переламу  $d=2.50$ ,  $d=0.00$ .

Інше ім'я кола можна привласнити двома способами. По-перше, індивідуально вибрати коло, натисканням правої кнопки миші викликати меню редагування й у ньому вибрати пункт *Properties*, що має дві закладки *Wire* і *Net* (рисунок 4.9). На закладці *Net* у рядку *Net Name* замінюємо ім'я кола на інше, наприклад 1. Це ім'я можна зробити видимим, якщо на закладці *Wire* включити перемикач *Display*. Тип і розмір шрифту імені змінюються клавішею *Text Styles* на закладці *Net*. Натиснувши на кнопку *Net Attrs*, можна задати значення різним атрибутам кола.

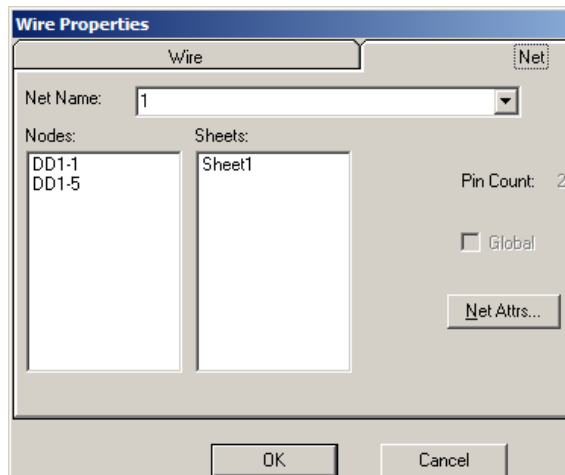


Рисунок 4.9 – Діалогове вікно Wire Properties

По-друге, можна спростити введення імен і перейменування груп кіл, що мають однорідні імена типу A1, A2 та інші. Для цього необхідно вибрати команду *Utils>Rename Net*, у меню, що з'явиться, на рядку Net Name ввести префікс імені (наприклад In) і номер першого кола 1 і задати параметр Increment Name. Потім, закривши меню, натисканням курсора послідовно перейменовувати кола визначеної групи, привласнюючи їм імена In1, In2, In3 та інші. Якщо на рядку Net Name ввести тільки префікс In без номера, то ім'я першого кола буде In0. Щоб почати нумерацію не з одиниці, потрібно початкове ім'я ввести в явному виді, наприклад DATA5. Тоді перше коло одержить ім'я DATA5, а ім'я другого кола буде DATA6 і т. д.

Приєднання компонента заземлення GND автоматично привласнює це ж ім'я колу, тому що тип Power забезпечує автоматичну зміну імені кола на ім'я цього компонента.


Ім'я кола можна переміщати окремо від кола, якщо його виділити з натиснутою клавішею Shift.

Точка електричного з'єднання пересічних кіл Junction з'являється при фіксації курсора на колі, яке вже існувало при побудові наступного.

В іменах кіл, шин, позиційних позначеннях та інших текстових змінних допускаються символи кирилиці.

Розміщення ліній групового зв'язку (шин, джгутів). *Шиною* називається умовне графічне зображення на принциповій електричній схемі групи рівнобіжних кіл, що застосовується для спрощення креслення схеми. Кола, об'єднані в шину, повинні

мати імена, що відрізняються від імен інших кіл схеми. Входи і виходи одного кола, включеного в шину, повинні мати однакові імена. Це дозволить при трасуванні кожне коло шини прокласти на друкованій платі як окрему трасу.

Шини на принциповій електричній схемі розміщуємо за командою *Place>Bus*  (шина рисується потовщеною лінією 0.76 мм) (рисунок 4.11, а). Далі будуються вхідні вихідні шини за допомогою команди *Place>Wire* (рисунок 4.10, б), розміщуємо кола, початок чи кінець яких повинні розташовуватися в будь-якій точці шини. При цьому при підключенні до шини автоматично зображується перелам кола під кутом 45° (стиль цього зображення встановлюють у меню команди *Options>Display*). Приклад зображення шини наведено на рисунку 4.10.

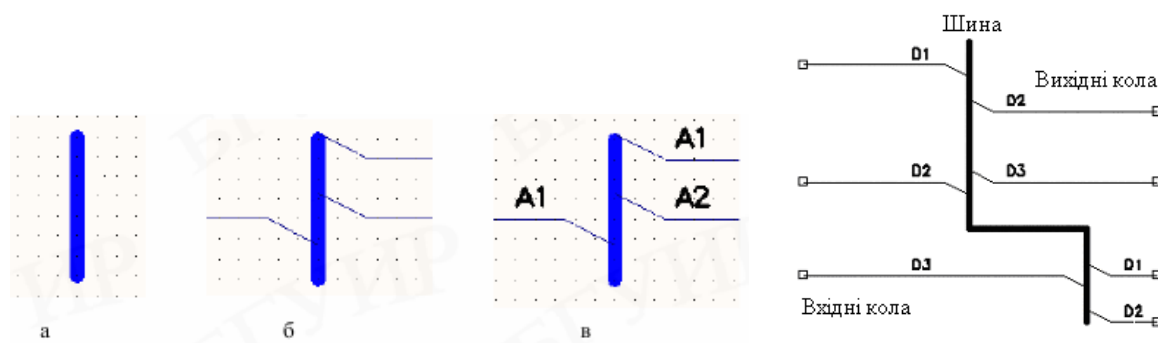


Рисунок 4.10 – Приклад зображення шини

При під'єднанні провідника до шини відбувається автоматичне підключення до шини, а при веденні шини вздовж провідників з'єднання відбувається тільки після йменування кіл (рисунок 4.11). При підключенні провідника до шини автоматично додається перелам під кутом у 45°, стиль якого змінюється у вікні конфігурації параметрів дисплея *Options/Display*. Також його можливо відредагувати за командою *Edit Propeties*.



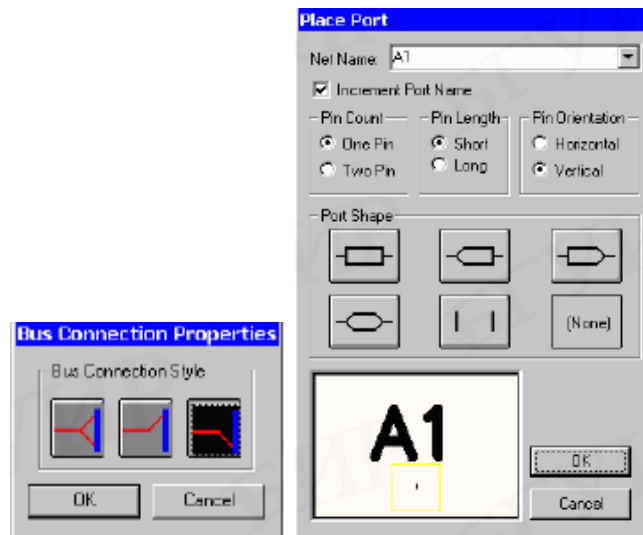



Рисунок 4.11– Зазначення портів

**Редагування провідника.** Введення додаткової точки переламу створюється за допомогою команди *Rewire Manual* на системній панелі («взяти» мишкою кола, розташувати точку переламу в потрібному місці, можна ввести поряд декілька точок переламу, для відміни натиснути Esc). Перемістити або видалити точку переламу можливо так: виділити провідник, «взяти» мишкою точку переламу та пересунути її на інше місце або до іншої точки зламу. Незадіяні виводи РЕК та недоведені зв'язки позначаються жовтими квадратами. Необхідно перевірити, щоб у місцях з'єднання двох або більше зв'язків провідника та контакту РЕК не було жовтих квадратів. За необхідності змінити крок (у випадку непотрапляння у точку з'єднання).

Шина зображується на схемі лінією шириною 30 мілів = 0.76 мм і змінити її ширину не можна. Однак за необхідності можна поверх шини нарисувати лінію потрібної ширини за командою *Place>Line*.

Імена кіл, що утворюють шину, задаємо підключенням до кіл спеціальних портів за командою *Place>Port* або . У діалоговому вікні *Place Port* (рисунок 4.12) вказуємо ім'я (Net Name) першого кола, наприклад A1 чи D1, і включаємо перемикач *Increment Port Name*, що дозволяє при розміщенні портів автоматично одержувати імена D1, D2, D3 та інші.

Є декілька варіантів виконання йменування порту, однак наказам ДСТУ відповідає лише один: *Pin Count – One Pin*,



Pin Length – Long, Pin Orientation – Vertical/Horizontal, Port Shape – (None). У графі Net Name задається ім'я кола, прапорцем Increment Net Name включається автоматичне збільшення номера кола, що вводиться, на одиницю.

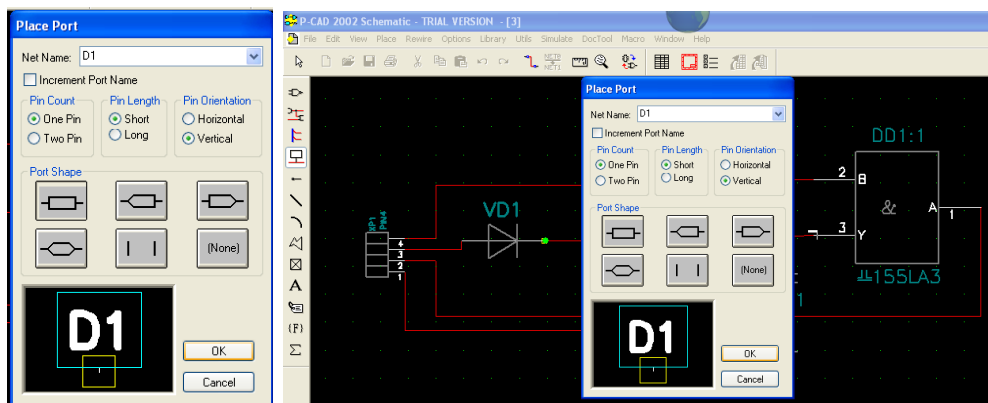


Рисунок 4.12 – Діалогове вікно Place Port

Для розташування імені кола (порту) над колом у розділі Pin Count вибираємо порт з одним виводом (One Pin), у розділі Pin Length вибирається довжина виводів Short. У розділі Pin Orientation задається вертикальна орієнтація виводів порту (Vertical) і в розділі Port Shape встановлюється порт без рамки (None).

Для визначення кіл живлення необхідно створити компонент бібліотеки типу Power (рисунок 4.13). Для позначення кіл живлення дозволяється також використання порту з параметрами One Pin, Short, Port Shape.

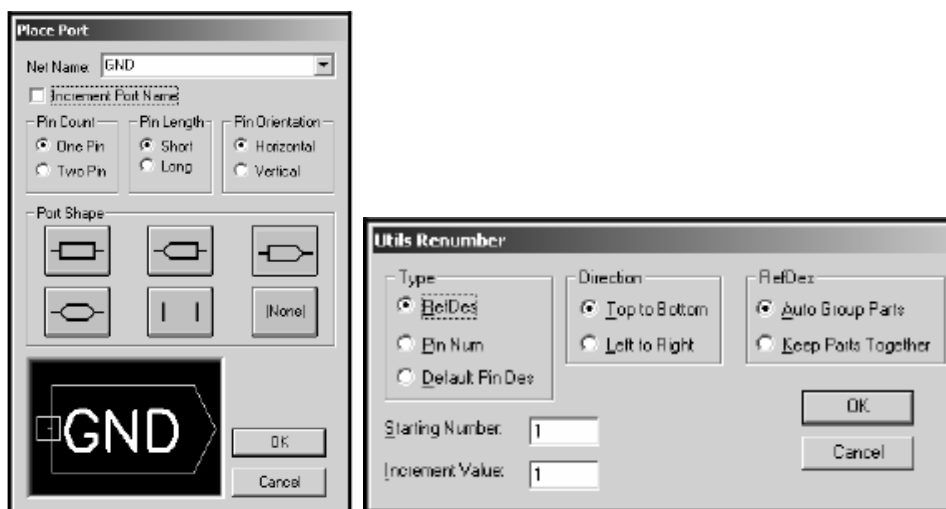


Рисунок 4.13 – Визначення кіл живлення

Послідовна нумерація позиційних позначень виконується за допомогою команди *Utils Renumber*, де необхідно встановити такі параметри: *Type – RefDes*, *Direction – Top to Bottom*, *RefDes – Auto GroupParts*, *Starting Number – 1*, *Increment Value – 1*. За ДСТУ нумерація повинна бути зверху униз і зліва направо, тому необхідно ще раз обрати команду *Utils/Renumber* і встановити ті самі параметри, за виключенням *Direction – Left to Right*. Далі потрібно розташувати позиційні позначення справа або над РЕК. Виділення позиційного позначення можливо при натисненій клавіші *Shift*.

Потім порти підключаємо до іменованих кіл натисканням миші. Іменовані в такий спосіб кола є глобальними (*Global*) і їх можна перейменовувати за командами *Edit>Nets i Utils>Rename Net*. Видимість імені шини встановлюється в меню *Bus Properties* перемикачем *Display*. Після закриття вікна кнопкою *OK* порти підключаються до необхідних провідників. Для збереження схеми використовують команди *File Save* або *File Save As*.

Для всіх МС треба вивести номери виводів, підключених до живлення (у вигляді таблиці), для цього використовується команда *Place Table* на панелі документів. У вікні *Place Table* вказати: *Table Type – Power Table*, у зоні *Pins to Include* відмітити *Hidden pins only*, у зоні *Component to Include* обрати *All components*, натиснути *OK* (рисунок 4.14). Потім розташувати таблицю на вільному місці.

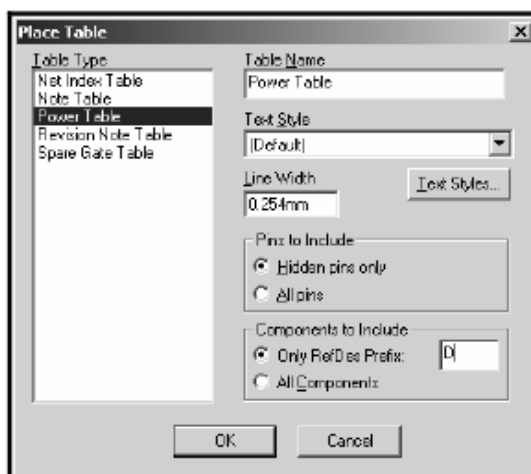


Рисунок 4.14 – Введення номерів виводів

При редагуванні принципової електричної схеми може знадобитися виконання таких операцій:

- переміщення, копіювання, видалення одного об'єкта чи групи об'єктів (компонентів і кіл);
- відновлення компонентів;
- пошук визначених компонентів і кіл на схемі;
- додавання атрибутів кіл і компонентів;
- переміщення написів на схемі.

Перед виконанням дій з компонентами вони повинні бути виділені: командою *Edit->Select* – одиничний компонент, командою *Edit->Select* з натиснутою клавішею Ctrl – група об'єктів. Перед переміщенням групи корисно натисканням правої кнопки миші вибрати команду *Select Point* і ввести точку прив'язки. Скопіювати об'єкти можна послідовним виконанням команд *Edit->Copy*, *Edit>Past* або, що більш зручно, утриманням клавіші Alt при переміщенні миші.

Видалення однотипних компонентів виконують у такий спосіб. У меню команди *Options>Block Selection* натискають клавішу Clear All (очистити все) і подвійним натисканням по вимикачу панелі Part змінюють його на сірий колір. Потім натискають на кнопку Part і в меню, що з'явиться, на рядку Type вводять ім'я компонента, наприклад КМ6, і натискають ОК. Потім у графі Select Mode вибирають варіант Outside Block (поза блоком). Повернувшись у робоче вікно, створюють прямокутний блок курсором на будь-якому вільному місці і натискають Delete. Обрані в такий спосіб компоненти будуть вилучені.

Заміна одного компонента чи групи однотипних компонентів виконується командою *Utils->Force Update*.

Для того щоб переглянути всі кола, підключені до компонента, необхідно вибрати компонент і в меню, що спливає (ПК миші), указати команду Highlight Attached Nets – у результаті кола висвітяться.

Для пошуку компонента за схемою виконують команду *Edit>Parts*. У меню, що з'являється, зі списком усіх компонентів курсором вказують ім'я компонента і після натискання на кнопку Jump цей компонент яскраво висвітлюється, навіть якщо він знаходиться на іншому листі схеми. Для вибору кола виконують команду *Edit>Nets*. У списку кіл можна вивести імена всіх кіл

(All Nets) чи тільки глобальних (Global Nets Only), а також імена шин (Bus). За командою *Jump to Node* курсор указує на схемі вузол даного кола, попередньо обраний у списку Nodes, у якому прийняті позначення: U6-9 – вивід 9 компонента U6.

Для додавання атрибута кола або компонента вибираємо коло або компонент і правою клавішею миші відкриваємо меню редагування. Потім вказуємо в ньому пункт Properties і за командою Add додаємо атрибути. За допомогою вимикача Visible кожен атрибут може бути зроблений видимим чи невидимим на схемі. Для керування видимістю всім однотипним атрибутам можна призначити індивідуальний колір за командою *Options>Display*.

При створенні бібліотек компонентів за допомогою атрибутів, що задаються користувачем (user-defined), указують найменування технічних умов, місткість дорогоцінних металів та інші дані, що будуть занесені у файли звіту про проект за додатковими вказівками. Однакові атрибути для групи об'єктів вводять після виділення групи так само, як і для одного об'єкта.

Відповідно до ДСТУ усі написи на принциповій електричній схемі повинні бути розташовані горизонтально, вертикальне розташування допускається тільки для типу компонента {Type}. Вибір для редагування елемента складного об'єкта (наприклад, позиційного позначення компонента) виконується при натиснутій клавіші Shift.

У створеній схемі можна перейменувати позиційні позначення компонентів за командою *Utils>Renumber*. У меню цієї команди вибирають об'єкт перенумерації RefDes і порядок постановки позиційних позначень зверху вниз Top to Bottom чи зліва направо Left to Right. Після натискання на клавішу ОК перенумерація виконується автоматично. Відповідно до ДСТУ позиційні позначення в межах кожного виду компонентів (мікросхеми, резистори, конденсатори і т. д.) повинні нумеруватися зверху вниз і зліва на право. Перейменування за командою *Utils>Renumber* не відповідає вимогам ДСТ, тому перенумерація відповідно до ДСТУ виконується вручну.

*Перевірка електричної принципової схеми.* Після створення принципової електричної схеми необхідно виявити синтаксичні помилки, виправити їх і тільки після цього перейти до

розроблення друкованої плати. Перевірку схеми виконують за командою *Utils*→*ERC* (Electrical Rules Check). В основному меню задають перелік перевірок, результати яких будуть відображені в текстовому звіті. Елементи управління у вікні команди мають такі значення. Розділ *Design Rule Checks*:

- *Single Node Nets* – перевірка кіл, що мають єдиний вузол;
- *No Node Nets* – перевірка кіл, що не мають вузлів;
- *Electrical Rules* – перевірка електричних помилок, коли з'єднуються виводи несумісних типів (наприклад, два вихідних виводи або вихідний вивід підключається до виводу джерела живлення);

- *Unconnected Pins* – перевірка непідключених виводів компонентів;

- *Unconnected Wires* – перевірка непідключених кіл;

- *Bus/Net Errors* – перевірка кіл, що входять до складу шини і зустрічаються тільки один раз;

- *Component Rules* – перевірка компонентів, розташованих поверх інших компонентів;

- *Net Connectivity Rules* – перевірка правильного підключення колів «землі» і «живлення», що може бути викликано однієї з трьох причин:

- а) символ джерела живлення підключений до кола, що має інше ім'я;

- б) прихований глобальний вивід компонента приєднаний до кола, ім'я якого не збігається з ім'ям за замовчуванням;

- в) два кола А і В об'єднані під ім'ям А, але при цьому коло В існує окремо. З появою цього попередження необхідно за допомогою команди *Edit*>*Nets* перейменувати кола;

- *Hierarchy Rules* – перевірка помилок ієрархічних структур.

Опція *View Report* дозволяє переглянути звіт з повідомленнями про помилки, а опція *Annotate Errors* дає можливість позначити помилки у схемі у вигляді маркерів-кіл (рисунок 4.15).

Після перевірки потрібно обрати команду *Utils* – *Find Errors* та, перебираючи по одній помилки в полі *Error Number* і натискаючи кнопку “*Jump To*”, виправити всі помилки. Після виправлень перевірку запустити знову. Якщо встановити галочку *View Report*, то після перевірки з'явиться звіт.

У цьому ж меню вказується ім'я файлу звіту (Filename), необхідність перегляду файла повідомлень про помилки по закінченні верифікації (View Report) і включається колірне виділення помилок (Annotate Errors). Після вибору клавiші Severity Level задають ступінь серйозності окремих помилок (Error, Warning або Ignored).

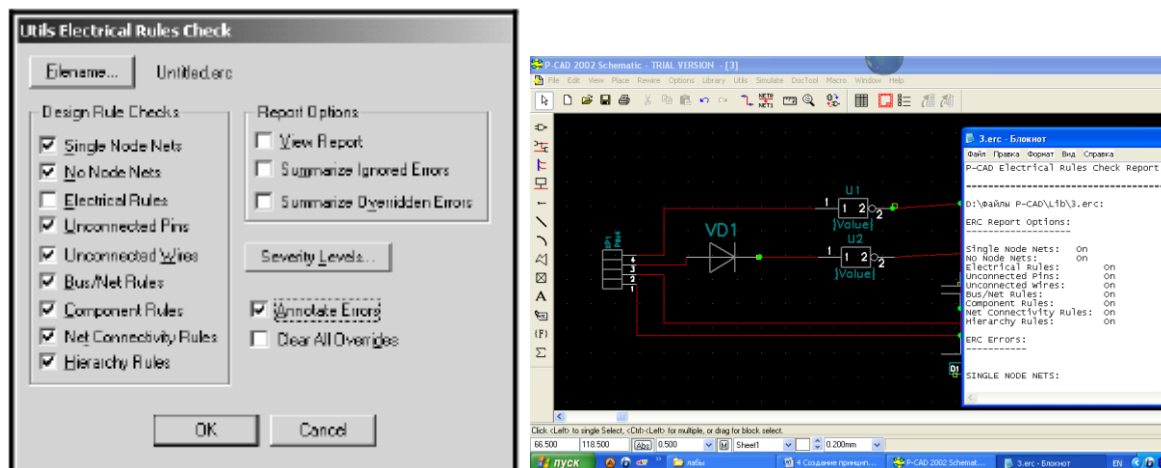


Рисунок 4.15 – Опція View Report

Після виправлення помилок створена схема за командою *File>Save* зберігається у вихідному файлі, за командою *File>Save As* вона зберігається в іншому файлі, причому попередньо можна вибрати його формат:

- Binary Files – бінарний файл (розширення \*.SCH);
- ASCII Files – текстовий файл (розширення \*.SCH).

Обидва файли мають одне і те саме розширення. Бінарний формат більш компактний і є основним. Текстовий формат використовується для обміну даними з іншими програмами.

*Створення списку з'єднань.* Список з'єднань містить у собі список компонентів і кіл із зазначенням номерів виводів компонентів, до яких вони підключені. Він використовується для упакування схеми на друковану плату, тобто для розміщення на полі друкованої плати корпусів компонентів із зазначенням їхніх електричних зв'язків відповідно до принципової схеми. За командою *Utils>Generate Netlist* відкриваємо вікно налаштування параметрів (рисунок 4.16).

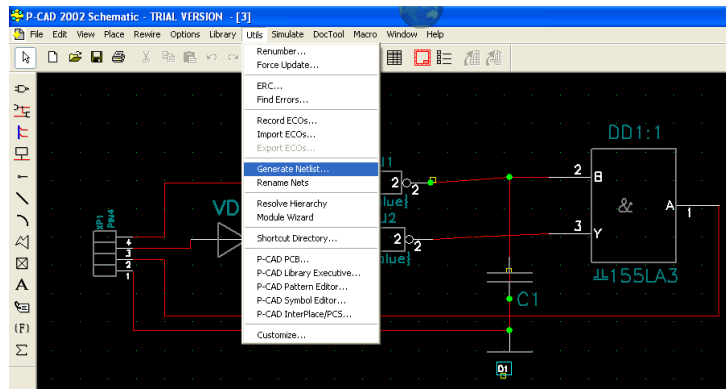


Рисунок 4.16 – Створення списку з'єднань

У списку Netlist Format діалогового вікна команди обираємо формат списку з'єднань ASCII для PCB та кнопкою Netlist Filename задаємо ім'я файла списку кіл. Формат списку кіл (Netlist Format) необхідно задати P-CAD ASCII, задаємо ім'я списку з'єднань і включаємо у файл списку з'єднань (тільки для формату ASCII) інформацію про компоненти (Include Library Information), необхідну для складання за допомогою Library Manager бібліотеки символів компонентів, що знаходяться в даній схемі. Прапорець Include Library Information рекомендовано встановити для того, щоб у файлі була ввімкнена інформація для менеджера бібліотек (рисунок 4.17).

Зберегти файл у форматі даних *Binary*.

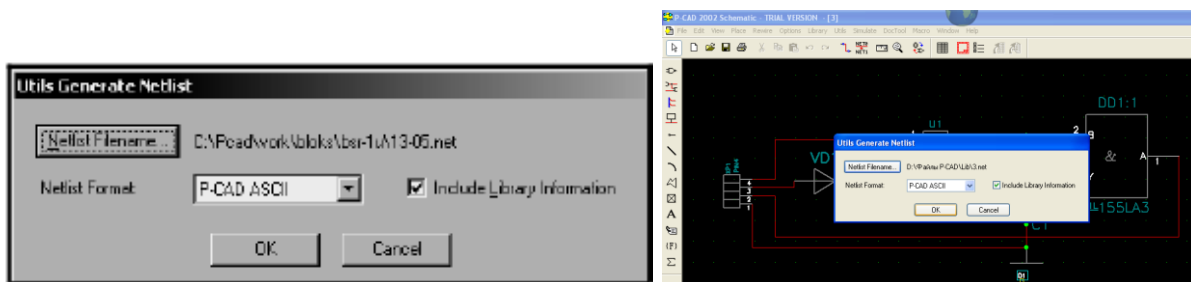


Рисунок 4.17 – Збереження файла

У результаті вихідний файл стає повним і не залежить від бібліотеки. За допомогою кнопки Netlist Filename можна задати ім'я списку з'єднань (рисунок 4.18). Файл списку з'єднань проекту має розширення \*.NET, наприклад Mynetlist.net.

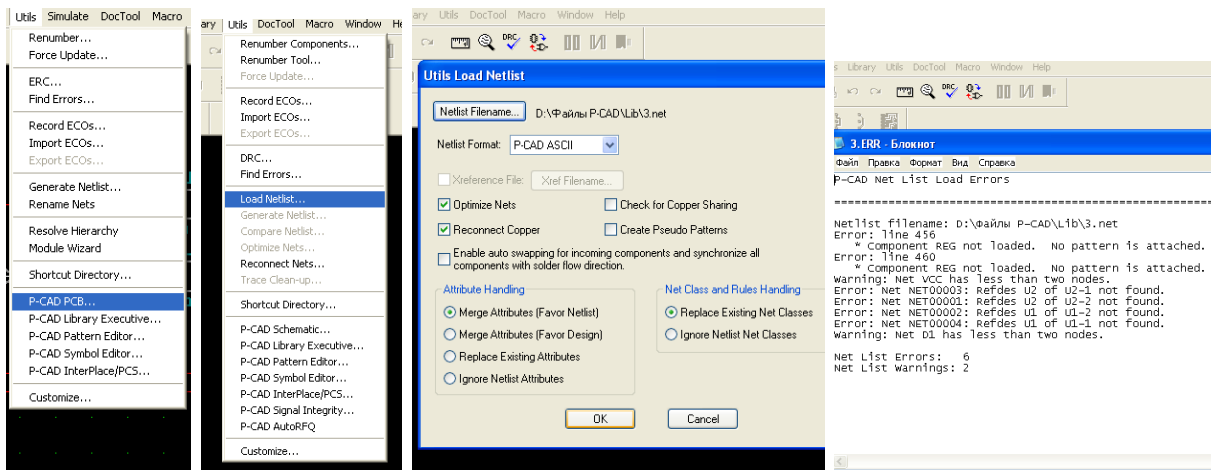


Рисунок 4.18 – Задавання імені списку з'єднань

## Завдання на самостійну роботу

Самостійно розробити принципову схему друкованого вузла.

### 4.6 Порядок виконання роботи

- 1 Ознайомитися з можливостями графічного редактора принципових схем.
- 2 Сформувати графічне зображення схеми електричної принципової для заданого варіанта.
- 3 Виконати верифікацію проекту.
- 4 Оформити звіт.

### 4.7 Зміст звіту

- 1 Титульний аркуш.
- 2 Мета роботи.
- 3 Порядок створення принципової електричної схеми, рисунок принципової електричної схеми, лістинг результатів перевірки схеми Electrical Rules Check, список з'єднань.
- 4 Стислий опис виконуваних дій із наведенням вигляду схеми, отриманої в результаті кожної дії.
- 5 Висновки.



## 4.8 Контрольні питання

- 1 Які дані необхідні для оформлення схеми?
- 2 Для чого на схемі використовуються шини, чи можуть вони перехрещуватися?
- 3 У якій підпрограмі створюється принципова електрична схема?
- 4 Які команди використовуються при оформленні схеми?
- 5 За допомогою якої команди розміщують компоненти на схемі?
- 6 Яку інформацію про компонент можна задати при розміщенні його на робочому полі?
- 7 Як ввести інформацію у вільне поле {RefDes}?
- 8 Який формат за ДСТ повинні мати позиційні позначення секцій мікросхем? Як його ввести у схему?
- 9 Як керувати видимістю атрибутів?
- 10 Як виділяють окремі елементи складного компонента?
- 11 За якою командою розміщують електричні кола?
- 12 Яке ім'я система автоматично привласнює колу?
- 13 Як перейменувати коло?
- 14 Що забезпечує компонент типу Power при приєднанні його до кола?
- 15 Як одержати точку електричного з'єднання перетятих кіл?
- 16 Що таке шина? Як формуються лінії групового зв'язку (шини)?
- 17 Як за необхідності збільшити ширину лінії, що зображує шину?
- 18 Як задають імена кіл, що утворюють шину?
- 19 Які операції виконують при редагуванні принципової електричної схеми?
- 20 Як виділити групу об'єктів? Як видалити однотипні компоненти?
- 21 Якою командою виконується заміна одного компонента чи групи однотипних компонентів у схемі?
- 22 Як переглянути всі кола, підключені до компонента?
- 23 Як знайти компонент або коло у схемі?
- 24 Як у схемі додати атрибути кола чи компонента?

25 Як повинні бути розташовані за ДСТ написи на принциповій електричній схемі?

26 Як можна перейменувати позиційні позначення компонентів у схемі?

27 Що таке перевірка схеми?

28 У якому форматі необхідно зберігати схему?

29 Що таке упакування?

30 Як створюється список з'єднань схеми і де він використовується?

## **Лабораторна робота 5. Створення конструктиву друкованої плати, пакування даних і розміщення на нею компонента**

### **5.1 Мета роботи**

Вивчення можливостей графічного редактора друкованих плат і порядку роботи з друкованими платами. Отримання практичних навичок розміщення компонентів на комутаційному полі засобами САПР конструкторсько-технологічного призначення. Розробити початкову топологію друкованої плати.

### **5.2 Завдання на лабораторну роботу**

- створити конструктив друкованої плати;
- упакувати РЕК на ДП з підключеними з'єднувачами (зв'язками);
- розмістити РЕК на друкованій платі;
- зберегти початкову топологію ДП як файл з розширенням *.pcb*.

### **5.3 Домашнє завдання**

При підготованні до лабораторної роботи студент зобов'язаний:

- вивчити теоретичний матеріал, наведений у методичних вказівках, конспекті лекцій і рекомендованої літературі [1-4];
- підготувати відповіді на контрольні питання;
- вивчити програму і методику лабораторних досліджень.

#### **5.4 Короткі теоретичні положення**

Конструкцію друкованої плати (ДП) розробляємо в редакторі *P-CAD PCB*, що запускаємо автономно або з будь-якого редактора за відповідною командою меню *Utils*.

При цьому необхідно виконати таку послідовність дій:

- настроїти конфігурацію редактора та зберегти в окремому файлі;
- підключити бібліотеки та упакувати схему на ДП;
- розмістити компоненти і нанести контур ДП;
- задати правила проектування та виконати трасування з'єднань;
- перевірити друковану плату і зберегти проект.

#### **5.5 Програма та методика досліджень**

Розроблення нової ДП починаємо з виконання команди *File>New*, що очищує вікно для створення нової ДП, і настроювання конфігурації або з завантаження шаблону, якщо настроювання конфігурація було виконано раніше і записано у файл.

Перед тим як завантажити список зв'язків у РСВ і розмістити компоненти на друкованій платі, треба виконати настроювання конфігурації редактора друкованих плат.

Для розроблення топології необхідно завантажити графічний редактор РСВ і виконати настроювання конфігурації редактора друкованих плат РСВ за допомогою команди *Options/Configure*.

Настроювання конфігурації виконуємо командами меню *Options*. Воно багато в чому збігається з настроюванням конфігурації редактора *Pattern Editor* і в той же час має ряд істотних особливостей.

Вікно цієї команди має чотири вкладки: *General*, *On-lineDRC*, *Route*, *PDM*.

### Вкладка *General*

У розділі *Units* встановити метричну систему одиниць: *Options/Configure – Units: mm*.

У розділі *Workspace size* в полях *Wigth* і *Height* вибираємо розмір робочої області 210 мм і 297 мм відповідно до формату А4 (рисунок 5.1).

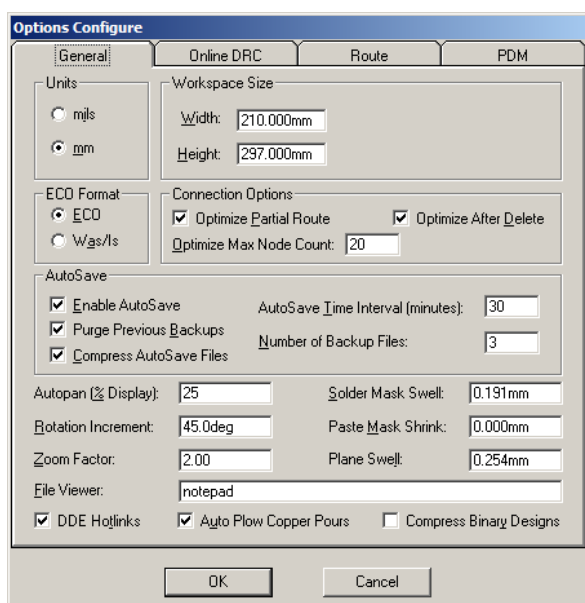


Рисунок 5.1 – Закладка *General* команди *Options> Configure*

При роботі над проектом обов'язково потрібно включити автозбереження (*Enable AutoSave*), задати період збереження (*AutoSave Time Interval (minutes)*), режим скидання всіх зроблених робочих копій при автозбереженні перед початком нового сеансу роботи (*Purge Previous Backups*), задати кількість робочих копій (від 1 до 99) (*Number of Backup Files*), установити стиск файлів автозбереження (*Compress AutoSave Files*).

У розділі *Eco Format* задаємо формат файла змін *Eco*, при установленні прапорця *Eco Format* утиліта *Eco* проводить запис змін проекту.

Встановлюємо прапорець Auto Plow Copper Pours, який дозволяє автоматичне зменшення кількості перехідних отворів при оптимізації. Область Auto Plow Copper Pours включає режим автоматичного формування каналів для трас в екранах при ручному (Manual>Route) чи напівавтоматичному (Interactive>Route) трасуванні з'єднань. Область Connection Options керує режимами оптимізації. Мітка Optimize Partial Route дозволяє в процесі ручного або інтерактивного трасування при тимчасовому припиненні процесу (клавіші «/» чи «\») за допомогою «гумки» показувати на оптимальний контакт для завершення трасування. Мітка Optimize After Delete керує оптимізацією «гумки» для вивільнюваних контактів при видаленні траси. Звичайно обидва ці режими вимкнені. Установлюється тільки ціна оптимізації *Optimize Max Node Count*: 20.

Глобальні параметри Solder Mask Swell (відступ масок паяння на шарах Top Mask і Bottom Mask від границь контактних площадок) і Paste Mask Shrink (відступ масок паяння на шарах Top Mask і Bottom Mask від границь контактних площадок) беруться до уваги при створенні масок простих планарних контактних площадок. Параметр Plane Swell встановлює зазор між областю металізації на шарі типу Plane і отвором у контактній площадці чи перехідному отворі. Інші установки на цій вкладці залишаємо без змін.

Вкладка *On-lineDRC*. На закладці Online DRC (рисунок 5.2) включаємо повідомлення про порушення зазорів (Clearance Violations), порушення з'єднань електричних провідників (Netlist Violations) і порушення обмежень на ширину провідників (Width Violations).

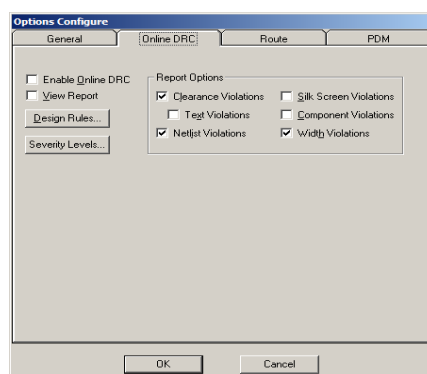


Рисунок 5.2 – Закладка Online DRC команди Options> Configure

Скидаємо прапорець Enable Online DRC для того, щоб відключити перевірку технологічних параметрів при введенні провідників і розміщенні компонентів. Використовувати режим Online утиліти DRC рекомендується при ручному трасуванні.

Вкладка *Route*. На закладці Route (рисунок 5.3) визначаємо опцію T-Route by Default для дозволу утворення T-подібних з'єднань і вмикаємо усі режими Orthogonal Modes. Інші параметри приймають значення за замовчуванням. Скидаємо прапорець T-Route Default, що відключає режим T-подібного розведення провідників.

У розділі Highlight While Routing задаємо режим підсвічування Pads, Traces and Connections, який дає можливість виділяти кольором контактні площадки, провідники і лінії з'єднань на платі.

У розділі Miter Mode вибираємо Line – режим згладжування переламів провідника під кутом  $45^{\circ}$ . Прапорець ARC включає режим згладжування дугою кола.

У полі Stub Length вказуємо мінімальну довжину провідника, який використовується, щоб організувати з'єднання з контактною площиною. Для цього вибираємо Grid Points (значення задається в точках сітки) і вводимо в поле значення 0. Інші установки вкладки залишаємо без зміни.

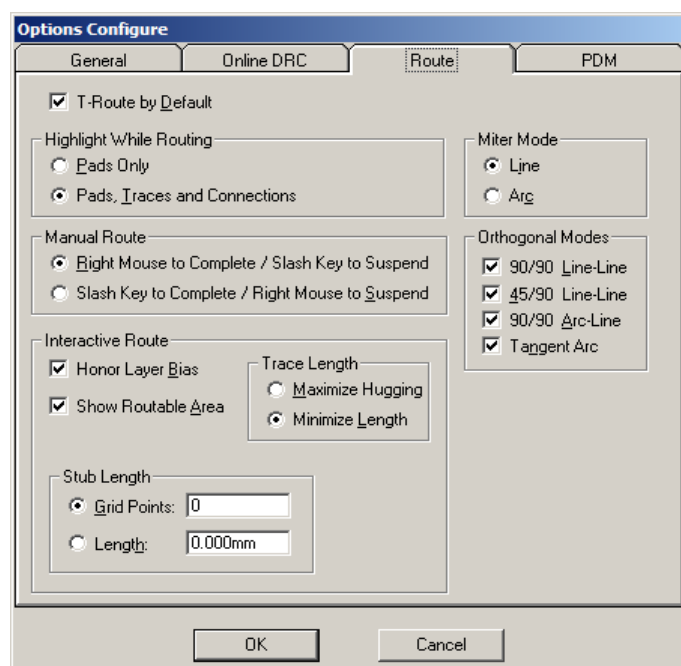


Рисунок 5.3 – Закладка Route команди Options> Configure

На закладці PDM вибираємо спосіб друкування і відображення на екрані дисплея матричних шрифтів True Type. При використанні кирилиці опції цієї закладки необхідно вимкнути, щоб не спотворювалася текстова інформація при передачі через ASCII-файли.

Налаштування параметрів дисплея виконуємо за командою *Options>Display*. Тут установлюємо кольори перехідним отворам (Via), виводам компонентів (Pad), провідникам і лініям (Line), полігонам (Poles) і тексту (Text).

Натискання на панелі клавіші Misc дозволяє настроїти додаткові параметри (рисунок 5.4).

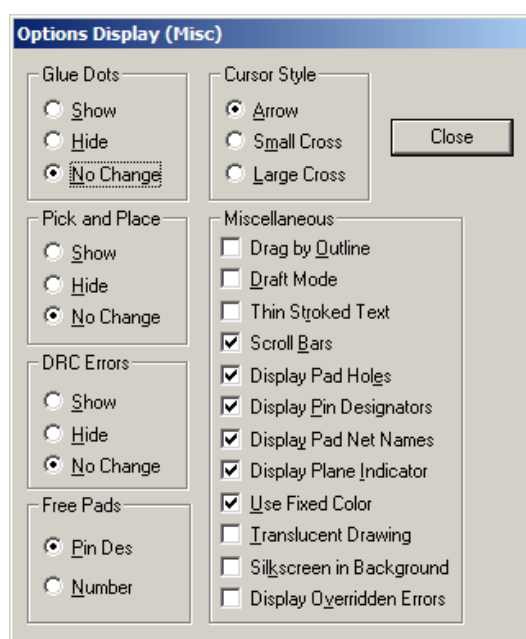


Рисунок 5.4 – Додаткові параметри зони Miscellaneous

У зонах точок з'єднань (Glue Dots), точок прив'язок компонентів для автоматичного монтажу (Pick and Place) і помилок контролю дотримання технологічних норм (DRC Errors) установлюємо параметри виводу на екран при автоматичному монтажі ДП: Show – показати на екрані; Hide – сховати; No Change – не змінювати.

У зоні Free Pads вибираємо стиль позначень неприєднаних виводів компонентів PinDes або Number, а в зоні Cursor Style – вигляд курсора.

У зоні Miscellaneous повинні бути ввімкнені параметри:

- Scroll Bars – показ на екрані лінійки прокручування;
- Display Pad Holes – зображення внутрішніх отворів у контактних площадках;
- Display Pin Designators – зображення номерів виводів компонентів;
- Display Plane Indicator – індикація ПО, що приєднані до шару металізації, за допомогою перехрестя  $\otimes$ , пофарбованого в колір цього шару;
- Display Pad Net Names – зображення імен (номерів) кіл, приєднаних до виводів компонентів;
- Use Fixed Colors – використання фіксованих кольорів.

Командами *Options>Grids* і *Options>Layers* встановлюємо сітки і шари. За допомогою *Option/Grids* встановлюємо сітку розміщення компонентів 10 (якщо розмір ПП кратний 10). Встановити прив'язку до сітки *View/Snap to Grid*.

За командою *Option/Current Line* задаємо список можливих значень ширини ліній (0.2 мм) так, як це було для P-CAD Schematic.

*Установлення структури шарів друкованої плати.* Для установлення структури шарів друкованої плати призначена команда *Option/Layers*. За замовчуванням встановлюється структура шарів друкованої плати з двома сигнальними шарами.

Нижче подана структура шарів друкованої плати, задана за замовчуванням (рисунок 5.5). Список шарів проекту виводиться на вкладці *Layers*. Призначення шарів:

- Top – верхня сторона друкованої плати;
- Bottom – нижня сторона друкованої плати (сторона паяння);
- Board – контур плати;
- Top Mask – маска паяння на верхній стороні друкованої плати;
- Bot Mask – маска паяння на нижньому боці друкованої плати;
- Top Silk – шовкографія на верхній стороні плати (контури);
- Bot Silk – шовкографія на нижній стороні плати;
- Top Paste – графіка (вставка) паяння на верхній стороні плати (зазвичай збігається за формою і розміром з контактною площадкою);



Bot Paste – графіка (вставка) паяння на нижній стороні плати;

Top Assy – допоміжні дані (атрибути) на верхній стороні плати;

Bot Assy – допоміжні дані (атрибути) на нижній стороні плати.

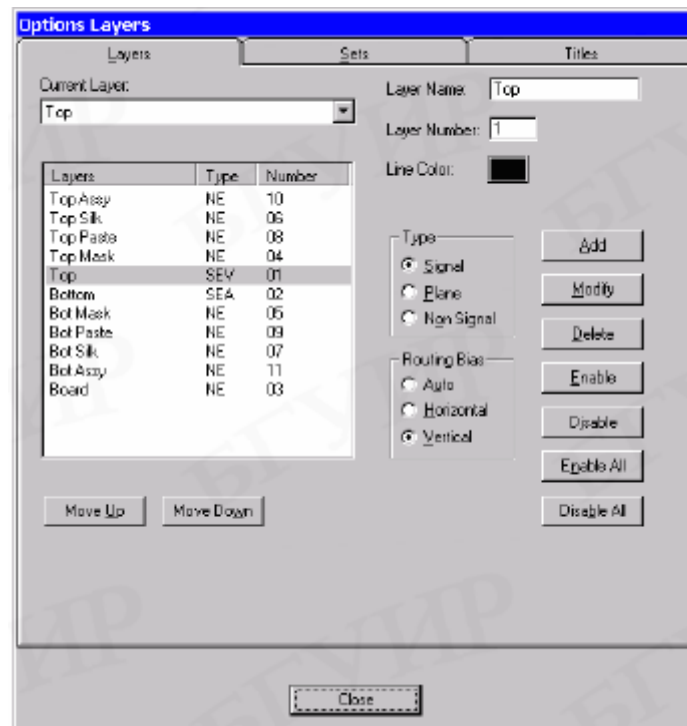


Рисунок 5.5 – Установлення структури шарів друкованої плати

У вікні команда Option/Layers на вкладці Layers в списку вибираємо шар Top, у розділі Type вибираємо сигнальний тип шару Signal, а в розділі Routing Bias вибираємо вертикальну орієнтацію провідників на цьому шарі Vertical. Після цього натискаємо кнопку Modify, щоб зберегти виконані зміни.

Для шару Bottom також встановлюється тип шару Signal, але з горизонтальною орієнтацією провідників Horizontal.

Шари вмикають і вимикають натисканням кнопки Enable, Disable. Всі шари (крім поточного) можна вимкнути натисненням Disable All, вимкнути – натисканням Enable All. Припускаємо, що використовуватися будуть всі шари, тому вмикаємо їх натисканням на кнопку Enable All.

За командою *Options>Current Line* складаємо список значень ширини провідників і геометричних ліній. Ширина провідників визначається апертурою фотоплотера.

Установлення параметрів контактних площадок і перехідних отворів. Створюємо стеки контактних площадок (*Options>Pad Style*) і перехідних отворів (*Options>Via Style*).

За командою *Options>Pad Style* редагуємо список стеків контактних площадок. Обраний курсором у цьому списку стек контактних площадок є поточним і поміщається на ПП при виконанні команди *Place/Pad*. Задаємо два типи конструктивних майданчиків (прямокутний і круглий).

За командою *Options>Via Style*) редагуємо список стеків перехідних отворів.

Вибираємо стилі текстів (*Options>Text Style*).

Рекомендується всі ці дані зберегати в окремому файлі з унікальним ім'ям як файл .PCB і завантажувати його перед створенням нової плати.

Якщо принципової схеми проекту немає, то компоненти розставляємо на ПП за командою *Place>Component* і за командою *Place>Connection* вводимо електричні зв'язки між виводами компонентів.

Якщо принципова схема є, то розроблення ДП можна виконувати в послідовності, що наведена вище. За командою *Library>Setup* підключаємо всі необхідні бібліотеки компонентів.




Нанесення контуру друкованої плати. За допомогою команди  *Place/Line* на шарі *Board* креслимо контур друкованої плати завтовшки 0.2 мм (рисунок 5.6).



Рисунок 5.6 – Пакування схеми на друковану плату

При створенні більш складних плат можна використовувати команди  *Place/Arc*,  *Place/Poligon*. Контур ДП повинен являти собою замкнуту лінію. За відсутності вимог розмір ДП вибирається необхідним і достатнім для розміщення всіх компонентів і провідників (з урахуванням зазорів). При розміщенні потрібно розташовувати РЕК так, щоб залишалось місце для провідників, але не було згодом порожнього місця на ДП (тобто необхідно економити місце на платі). Для нашої схеми розміри плати можуть відповідати формату А4 (210 мм і 297 мм).

*Розміщення компонентів на ДП.* Перевірте, чи не забули ви підключити бібліотеки за допомогою команди *Library/Setup*.

При пакуванні РЕК розміщуються в кроці сітки, тому розумніше зменшити крок сітки (наприклад 2.5 мм), щоб корпуси займали менше місця в робочому просторі.

Пакування РЕК в корпуси і підключення з'єднань здійснюється командою *Utils/Load Netlist* (рисунок 5.7), де необхідно вибрати свій файл списку з'єднань - *Netlist Format*, встановивши формат *P-CAD ASCII*. Всі прапорці рекомендується відключити. При цьому завантажувється файл списку з'єднань.

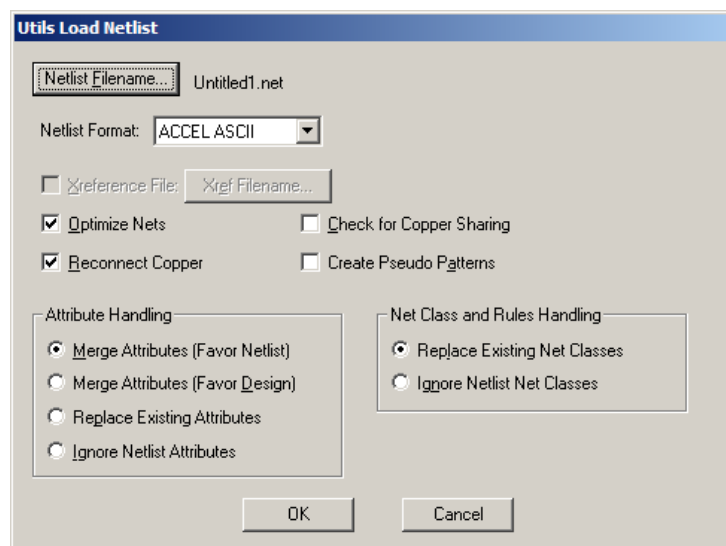


Рисунок 5.7 – Меню команди завантаження списку з'єднань

У графі *Netlist Format* вибираємо формат списку кіл. У РСВ підтримуються три формати:

- *ACCEL ASCII* – текстовий формат містить інформацію про атрибути компонентів і кіл (розширення *.NET*);

- PCAD ALT – текстовий формат (розширення .ALT);
- Tango – формат TangoPro (розширення .NET).

Якщо завантажуюємо список кіл у форматі PCAD ALT, то вибираємо файл перехресних посилань (xrf-файл) за допомогою кнопки Xref Filename. Якщо компонент не має заданого посадкового місця (Pattern), відзначаємо прапорець Create Pseudo Pattern. У цьому випадку створюється уявне посадкове місце Pseudo Pattern і видається відповідна пропозиція.

При виконанні лабораторних робіт рекомендується розміщувати компоненти у верхньому шарі плати над конструктивом ДП, і якщо конструктив знаходиться вгорі робочого простору, то з'явиться повідомлення про помилку. У цьому випадку потрібно або змістити конструктив вниз, або змінити розмір робочого простору (Workspace Size) за допомогою команди Options/Configure.

Задача розміщення РЕК на ДП полягає в тому, щоб майбутні друковані провідники були найбільш короткими (для кращого проходження сигналу), і кількість ПЗ було мінімальною. Для цього компоненти з загальними зв'язками розташовують поруч з урахуванням кількості загальних зв'язків. Спочатку розміщують великі елементи (МС, трансформатори, рознімачі тощо), а потім дрібні (конденсатори, резистори та ін.). Розміщення РЕК визначає результати трасування, тому рекомендується ретельно вивчити зв'язки і відповідно перед цим зробити оптимальне розміщення.

Попередньо необхідно натиснути кнопку Record ECOs на панелі інструментів і відкрити видимість всіх зв'язків за допомогою команди Edit/Nets. Для зручності використовується команда Edit/Nets, де спочатку треба виділити ув'язку, потім зробити будь-яку дію над нею.

Опис кнопок у вікні Edit/Nets: Show Conns - показати, Hide Conns-приховати, Highlight - підсвічування, Unhighlight – прибрати підсвічування, Select - виділити; Set All Nets – вибрати все (зв'язки зі списку), Clear All Nets-зняти виділення (зв'язок у списку), вибір окремих зв'язок виробляється безпосередньо в списку (стандартно для Windows) (рисунок 5.8).

За допомогою кнопки Netlist Filename задаємо ім'я файла списку з'єднань (у нашому випадку MyNetlist.net). Решта установлення – за замовчуванням.

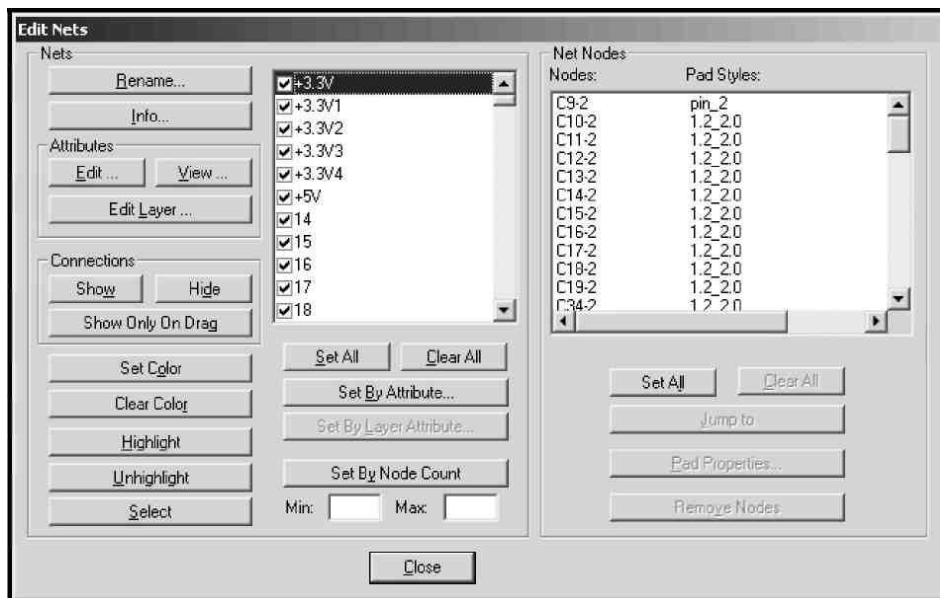


Рисунок 5.8 – Параметри електричних зв'язків

Безпосереднє завантаження здійснюється при натисканні кнопки ОК. При цьому в робочій області розміщуються компоненти й відображаються зв'язки між ними (рисунок 5.9).

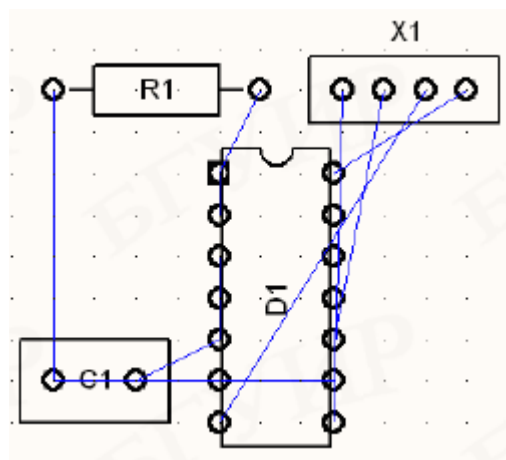


Рисунок 5.9 – Розміщення компонентів на платі

*Розміщення компонентів на платі.* P-CAD дозволяє задавати індивідуальний колір для кожного кола. При цьому такі елементи, як контактні площадки, перехідні отвори і ділянки металізації, під'єднані до цього кола, мають колір, вказаний для кола. За необхідності завжди можна перейти на «загальний» колір, вказаний у настворюваннях відображення.

Існує можливість автоматичного розміщення (в SPECCTRA), але воно абсолютно непридатне. На практиці завжди розміщення здійснюють вручну. Фільтруючі ємності (з живлення) необхідно встановлювати якомога ближче до мікросхем, при цьому довжини ланцюгів йдуть від виводів МС до конденсатора і повинні бути мінімальними.

Після упакування схеми на ДП приступають до розміщення компонентів всередині контуру друкованої плати шляхом їх перетягування. Від розміщення компонентів буде залежати успішність трасування провідників і працездатність реального пристрою.

Для переміщення будь-якого компонента необхідно виділити його лівою кнопкою миші і перетягнути на нове місце (рисунок 5.10).

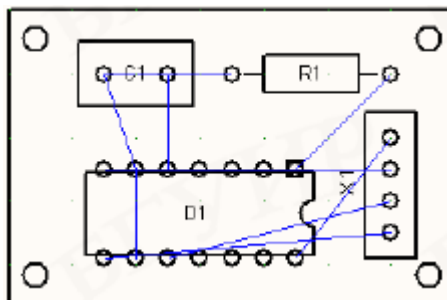


Рисунок 5.10 – Переміщення компонентів на платі

Якщо розміри плати задано, то спочатку наносимо контур плати. Для цього в шарі Board командами меню Place створюємо контур ПП з необхідними розмірами і конфігурацією. Якщо розміри плати не задано, то спочатку розміщуємо компоненти, прагнучи забезпечити найбільш щільне розміщення і виконуючи всі норми топологічного розміщення, а потім у шарі Board командами меню Place обрисовуємо контур плати.

При розміщенні можна використовувати такі клавіші:

- клавіша R повертає об'єкт на  $90^0$  проти стрілки годинника;
- поєднання клавіш Shift+R повертає об'єкт на кут, заданий у меню Options>Configure на закладці General (параметр Rotation Increment);

– клавіша F дзеркально відображує об'єкти відносно осі Y і переносить їх на протилежну сторону ДП, одночасно з цим переноситься вся інформація про об'єкт на відповідні парні шари.

При розміщенні компонентів часто потрібно змінити їхні властивості, зокрема зафіксувати компонент, змінити тип посадкового місця і т. п. Для цих цілей служить команда Edit/Properties. Вікно цієї команди містить п'ять закладок, дозволяючи редагувати і переглядати інформацію про компоненти.

Рекомендовані зазори: між елементами – 1.25 мм, від краю плати – 5 мм. У P-CAD існує можливість інтерактивного розставляння компонентів за допомогою системи VPA. Система VPA (Visual Placement Area – візуалізація розставляння компонентів) ще більше об'єдналася з оболонкою PCB і дозволяє проводити інтерактивне розставляння компонентів безпосередньо на робочому полі PCB. VPA відображує допустиму зону розміщення компонента, яка визначається встановленими взаємними зазорами, довжинами кіл і висотою компонента. VPA відстежує фізичні (Physical) і електричні (Electrical) значення атрибутів, а так само кімнати (Room).

Для кожного типу правил можливо вказати власний колір допустимої території розміщення. Після попереднього розміщення треба зберегти файл у форматі даних ASCII.

*Оптимізація електричних зв'язків.* Дана операція проводиться перед початком трасування з'єднань з метою мінімізації загальної довжини фізичних зв'язків між РЕК і мінімізації щільності зв'язків.

Натиснути кнопку Record ECOs на панелі інструментів і вімкнути видимість всіх зв'язків за допомогою команди Edit/Nets.

Установлення прапорця Reconnect Copper дозволяє підключення вже наявних на платі ділянок металізації до кіл схеми. Оскільки попереднє розведення кіл до упакування всієї схеми проводять рідко, цей прапорець варто скинути.

Опція Check for Copper Sharing (можна не вмикати) дозволяє вімкнути перевірку плати з попередньо розміщеними компонентами і попереднім розведенням частини кіл на наявність помилок. Тут перевіряється наявність перетину провідників і

перетину провідниками центрів контактних площадок і перехідних отворів.

Якщо список кіл виконаний у форматі ASCII, то можна настроїти параметри передачі атрибутів Attribute Handling і правила класів кіл Net Class and Rules Handling.

Для настроювання передачі атрибутів можливі такі параметри:

- Merge Attributes (Favor Netlist) – злиття атрибутів списку кіл з атрибутами проекту, пріоритет за атрибутами списку кіл;
- Merge Attributes (Favor Design) – злиття атрибутів списку кіл з атрибутами проекту, пріоритет за атрибутами проекту;
- Replace Existing Attributes – заміна поточних атрибутів проекту на атрибути списку кіл;
- Ignore Netlist Attributes – ігнорування атрибутів списку кіл.

Для класів кіл можливе настроювання таких правил:

- Replace Existing Net Class – замінити існуючі класи кіл проекту класами кіл зі списку кіл;
- Ignore Netlist Net Class – ігнорувати визначення класів кіл зі списку кіл.

Якщо попереднього розміщення компонентів і трасування кіл проведено не було, то ці опції несуттєві. Оскільки класи кіл, правила їхнього трасування й атрибути визначаються на етапі розроблення схеми, рекомендується залишати пріоритет за параметрами й атрибутами, переданими через список кіл.

Павутина ліній, що зображують зв'язки, переміщується разом з компонентом. Командою Edit>Nets можна керувати зображенням ліній зв'язку. У меню цієї команди в графі Nets наведено список імен усіх кіл, а в графі Nodes – імена виводів компонентів, приєднані до обраного кола. З колами можна виконувати такі дії:

- Rename – перейменувати;
- Info – одержати інформацію про коло;
- Edit Attrs – редагувати атрибути кола;
- View Attrs – переглянути атрибути кола;
- Show Conns – відкрити зображення всіх ліній зв'язку обраних кіл;
- Show Conns Only on Drag – показувати лінії зв'язку тільки в процесі переміщення компонента;



- Hide Conns – сховати відображення лінії зв'язку;
- Highlight і Unhighlight – установити або зняти колірні виділення кола;
- Set All Nets – вибрати всі кола списку;
- Set Nets by Attr – виділити кола за атрибутом (за шириною Width);
- Clear All Nets – зняти виділення всіх кіл;
- Set Nets By Node Connt – вибрати коло з заданою кількістю вузлів. Кількість вузлів задається мінімальним Min і максимальним Max значеннями;
- Jump to Node – перейти до вибраного вузла.

При розміщенні однотипних компонентів зручно їх автоматично вирівняти. Для цього вибирають групу компонентів, натискають ПК миші, у меню вибирають опцію Selection Point (точка відліку) і вказують її курсором. Знову натискають ПК миші і вибирають опцію вирівнювання Align або в меню Edit>Align Components. У вікні, що відкрилося, задають опції:

- Horizontal About Selection Point – вирівнювання по горизонталі відносно точки відліку;
- Vertical About Selection Point - вирівнювання по вертикалі відносно точки відліку;
- Onto Grid – вирівнювання в найближчі вузли сітки;
- Space Equally – вирівнювання на рівних інтервалах;
- Spacing – відстань між компонентами.

Для внесення невеликих змін у компонент на упакованій схемі служить команда Edit>Alter Component.

Для редагування інформації про компонент і заміни корпусу компонента вказують компонент і в меню, яке активізує ПК миші, вибирають Properties. Вікно цієї команди містить п'ять закладок, що дозволяють редагувати всю можливу інформацію про компонент. Для заміни компонента на закладці Pattern у графі Type вибирають зі списку інший тип компонента. Електричні зв'язки зберігаються тільки при повній ідентичності виводів компонентів.

*Оптимізація електричних з'єднань. Оптимізація зв'язків.* Після завершення розміщення компонентів на платі бажано виконати мінімізацію довжин з'єднань на платі шляхом перестановки логічно еквівалентних секцій компонентів і їхніх

выводів. Для цього використовують команду **Utils>Optimize Nets**, у вікні, що відкрилося, **Utils Optimize Nets** обирають автоматичну оптимізацію **Auto** з можливістю перестановки секцій **Gate Swar** та виводів. Прапорець **Optimize Nets** вмикає режим мінімізації довжини з'єднань на платі шляхом перестановки логічно еквівалентних вентилів і виводів **Pin Swar**. Вибрати команду **Utils/Optimize Nets**.

У меню команди вибирають метод оптимізації (рисунок 5.11):

- автоматична оптимізація (**Auto**);
- ручна перестановка еквівалентних вентилів (**Manual Gate Swar**);
- ручна перестановка еквівалентних виводів (**Manual Pin Swar**).

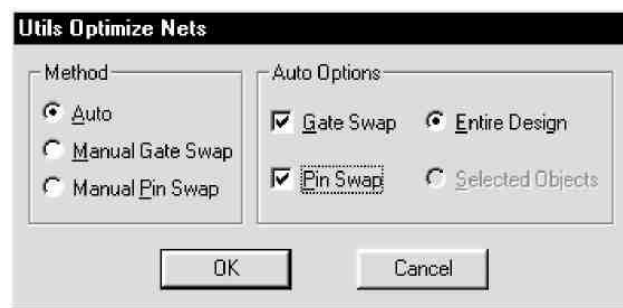


Рисунок 5.11 – Параметри оптимізації електричних зв'язків

При автоматичній оптимізації включаються такі опції:

- перестановка секцій (**Gate Swar**);
- перестановка виводів (**Pin Swar**);
- оптимізація обраних об'єктів (**Entire Design**).

По закінченні роботи утиліта видасть звіт як на рисунку 5.12. Результат роботи цієї утиліти відображено на рисунку 5.13.

Крім зазначених перестановок тут переставляються однакові мікросхеми і дискретні компоненти, що мають однаковий корпус і однакове значення параметра **Value**. Заборонити перестановку окремих компонентів можна за допомогою атрибута **NoSwar=Yes**. Вентиль і вивід не переставляються, якщо коло, приєднане до них, має атрибут **Optimize=No**. Результат оптимізації відображається у звіті.

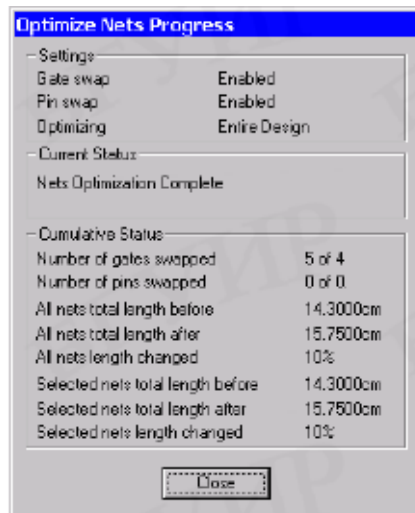


Рисунок 5.12 – Звіт параметрів оптимізації електричних зв'язків

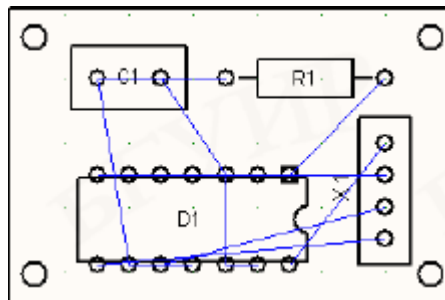


Рисунок 5.13 – Результат роботи утиліти


Після натискання кнопки ОК з'явиться повідомлення про те, що дана операція незворотна, і запит про продовження; після ствердної відповіді почнеться процес мінімізації. Коли програма виконає роботу (з'явиться напис «Net Optimize Complete»), необхідно зафіксувати для звіту такі дані, розташовані в зоні Cumulative Status:

- кількість переставлених вентилів– *Numbers of gates Swapped*;
- кількість переставлених виводів– *Numbers of pins Swapped*;
- загальна довжина кіл до оптимізації– *All net total length before*;
- загальна довжина ланцюгів після оптимізації – *All net total length after*;

– відносна зміна загальної довжини ланцюгів після оптимізації – *All net total length changed*. Потім закрити вікно з результатами.

Далі зберегти файл під іншим ім'ям; у кінці збереження відкриється вікно, у якому за допомогою кнопки ECO Filename треба задати ім'я файла змін (з розширенням .eco) і натиснути кнопку Append ECOs to File.

Тепер необхідно внести зміни у схему. Для цього треба відкрити схему. Вибрати команду Utils/Import ECOs, вибрати файл змін за допомогою кнопки ECO Filename і натиснути кнопку ОК. Зміни вносяться у схему тільки при повній відповідності sch-файла pcb-файла до змін (за типами РЕК і зв'язків).

Усі перестановки необхідно записувати у файл змін (ECO-файл) командою Utils>Record ECOs або за допомогою піктограми  – ручна перестановка еквівалентних вентилів.

При виникненні помилок треба перевірити pcb-файл (початковий файл, без оптимізації зв'язків) на відповідність схемі, використовуючи команду Utils/ Compare Netlist. У вікні Netlist Compare за допомогою кнопки Netlist Filename вказати шлях до файла списку кіл (з розширенням .net), а в зоні Attributes виділити категорії Component і Net і, натиснувши кнопку >>, перемістити їх у вікно Compare. За наявності помилок виводиться повідомлення про помилку і пропонується їх перегляд, натискання кнопки «Так» виводить звіт про помилки, які необхідно виправити. Після виправлення помилок треба зробити перевірку знову. Повідомлення «Nets are identical» говорить про відповідність списку у файлах .pcb і .sch. Після цього треба провести оптимізацію знов. При коректному внесенні змін у схему з'явиться повідомлення: Importing ECO file completes successfully. Після внесення змін треба зберегти файл .sch (рекомендується з новим ім'ям). Як правило, на даному етапі файл .sch доводиться редагувати, тому що після внесення змін на схемі з'являється безліч портів, які ускладнюють читання схеми, а також написи і порти можуть бути накладені один на одний.

## **Контрольні питання**

- 1 За допомогою якого редактора розробляється друкована плата?
- 2 Які етапи розроблення конструкції ДП?
- 3 Як можна запустити графічний редактор ACCEL PCB?
- 4 З виконання якої команди починається розроблення нової ДП?
- 5 Які дії виконуються при настроюванні конфігурації редактора?
- 6 Що включає топологія ДП?
- 7 У якій підпрограмі розробляється топологія?
- 8 Для чого необхідний список з'єднань?
- 9 Які команди використовуються для розміщення РЕК?
- 10 Для чого потрібна оптимізація електричних зв'язків?

## **Лабораторна робота 6. Розроблення друкованої плати. Автоматичне та ручне трасування міжелементних з'єднань**

### **6.1 Мета роботи**

Остаточо розробити два варіанти конструкції друкованої плати, опрацювати топологію друкованої плати – виконати трасування провідників, використовуючи ручне та інтерактивне трасування, і виконати трасування двосторонньої (ДДП) і односторонньої (ОДП) друкованої плати, використовуючи програму *Quick Route*.

### **6.2 Завдання на лабораторну роботу**

- розробити два варіанти конструкції друкованої плати, використовуючи ручне та інтерактивне трасування.
- вручну зробити трасування провідників живлення шириною 1 мм (з урахуванням орієнтації провідників);

- автоматично розвести інші провідники в системі *SPECCTRA*;
- перевірити топологію на *DRC* – помилки.

### 6.3 Домашнє завдання

При підготованні до лабораторної роботи студент зобов'язаний:

- вивчити теоретичний матеріал, наведений у методичних вказівках, конспекті лекцій і рекомендованої літературі [1-4];
- підготувати відповіді на контрольні питання;
- вивчити програму і методику лабораторних досліджень за інформацією та підготувати шаблон звіту.

### 6.4 Короткі теоретичні положення

*Трасування електричних зв'язків.* Завдання правил проектування включає такі процедури:

- задавання розміру сітки;
- установлення припустимих зазорів між елементами друкованого рисунка для кожного шару трасування;
- установлення припустимих зазорів для конструктивних елементів плати;
- визначення правил трасування.

**Трасування електричних зв'язків у разі створення наочного зображення майбутніх друкованих провідників.** При проведенні зв'язків не можна перетинати провідники в одному шарі і «чужі» (не підключені до даного кола) ПЗ і КП. Завдання трасування: провести найбільш короткі провідники з мінімальною кількістю ПО. Трасування кіл живлення здійснюють вручну, для розведення інших провідників використовують програму автотрасування (після того, як проведені провідники живлення).

При трасуванні необхідно дотримуватися орієнтації провідників у різних шарах. Щоб не коректувати параметри автотрасувальника, слід використовувати таку орієнтацію:

провідники у верхньому шарі (Top) плати спрямовані горизонтально, у нижньому (Bottom) – вертикально.

*Розглянемо на прикладі ефект дотримання орієнтації.* У прикладах суцільною лінією позначені провідники в нижньому шарі, пунктирною – у верхньому, незафарбовані кола – отвори під ніжки штиревого РЕК, зафарбовані кола – ПО. При трасуванні провідників для з'єднання шести штиревих МС в три етапи (1 етап – попарне з'єднання D2 і D5, 2 етап – D3 і D4, 3 етап – D1 і D6) можливий результат, наведений на рисунку 6.1.

У даному випадку трасування здійснювалося без дотримання орієнтації. У результаті утворилося шість ПО. При дотриманні орієнтації провідників варіант трасування наведений на рисунку 6.2.

У результаті дотримання орієнтації кількість ПО зменшилася на 4. Це дозволяє більш вільно прокладати інші провідники, зменшувати кількість операцій при виготовленні плати і економити матеріали на металізацію отворів.

Орієнтація провідників при підході до планарним КП інша: всі провідники йдуть паралельно ряду КП, проводяться з протилежного боку установлення даного компонента, для того щоб залишалось місце для виходу провідників з КП. Приклад підходу до РЕК поверхневого монтажу наведено на рисунку 6.3.

Через маленький шматочок провідника не варто збільшувати кількість ПО заради дотримання суворої орієнтації. Але на початковому етапі (при ручному розведенні живлення) краще нехай буде більше ПО, ніж виникнення труднощів при автотрасуванні, що може призвести до поганого результату роботи автотрасувальника і трудомісткості ручного «дорозведення». Перед трасуванням у меню Options>Grids задаємо необхідний розмір сітки. Крім регулярної сітки (Uniform Grid) корисне використовувати сітку нерегулярну (NonUniform Grid) (рисунок 6.4).

Якщо відстань виводів компонентів складає 10 мм, а діаметр контактної площадки 6 мм, то для того, щоб прокласти два провідники шириною 0.8 мм між сусідніми виводами при припустимій величині зазору 0.8 мм, необхідно задати сітку 4.2, 0.8, 0.8, 4.2 мм. Для додавання нерегулярної сітки в меню Options>Grids потрібно вибрати режим Relative Mode, на рядку

Grid Spacing ввести значення 4.2 0.8 0.8 4.2, розділені пробілами, і натиснути Add.

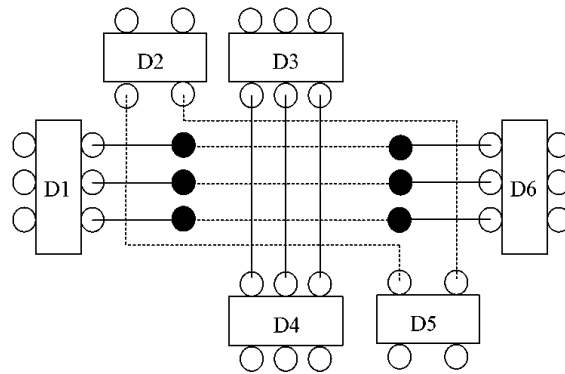


Рисунок 6.1 – Приклад трасування без дотримання орієнтації провідників

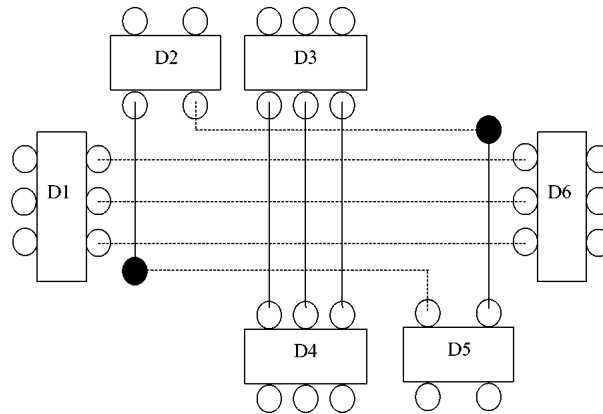


Рисунок 6.2 – Приклад трасування з орієнтацією провідників

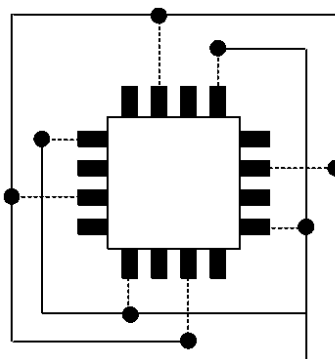


Рисунок 6.3 – Приклад трасування провідників при підході до планарних КП



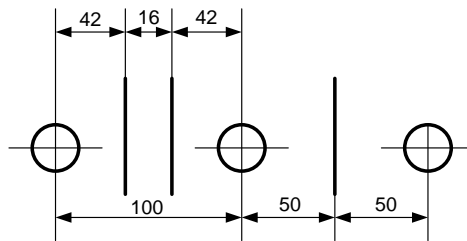


Рисунок 6.4 – Нерегулярна сітка

Необхідно, щоб режим Prompt for Origin був вимкнений, і в графі Relative Grid Origin потрібно ввести зсув нерегулярної сітки відносно початку координат по осях X і Y.

Ширина провідників живлення – 1 мм, виключаючи підходи до КП РЕК, ширина яких менше 1 мм (у цьому випадку ширина провідника визначається шириною КП). Мінімальний зазор між об'єктами (КП, провідниками, ПЗ) – 0.2 мм, зазор між будь-яким з цих об'єктів і краєм ПП – 3 мм.

Перед трасуванням необхідно ввести класи кіл. Для цього в меню Options вибирається команда Net Classes, потім у полі Class Name треба ввести ім'я класу кіл (наприклад, power) і натиснути кнопку Add. Далі в зоні Unassigned Nets зазначаються кола, які живлять і за допомогою кнопки ← Add переносяться в зону Nets in this Class (тим самим формуючи клас кіл «power»).

## 6.5 Програма та методика досліджень

### 6.5.1 Трасування друкованої плати

Трасування друкованої плати виконується у два етапи.

*Перший етап - підготовка до трасування.* За командою Option\Current Keep out (рисунок 6.5) здійснюємо налаштування конфігурації областей заборони трасування (бар'єрів). У групі параметрів Style задається стиль рисування області заборони у вигляді лінії Line і полігону Polygon. Шари, у яких заборонено проводити трасування в даній області, вибираються в меню Layers. Можна заборонити трасування або в поточному шарі Current, або у всіх шарах АП.

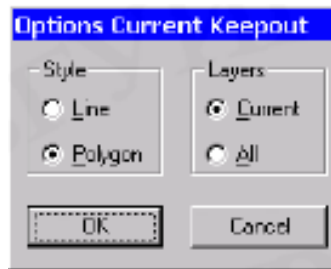


Рисунок 6.5 – Настроювання конфігурації областей

Задаємо сітку трасування за допомогою команди Options/Grids. Для розглянутого прикладу встановлюємо сітку 0.5 мм.

Встановлюємо допустимі зазори. Для цього виконуємо команду Options/ Design Rules і у вікні (рисунок 6.6) встановлюємо такі параметри.

Вкладка Design (установки для плати в цілому):

Silkscreen Clearance – зазор між шовкографією і контактними майданчиками або перехідними отворами (вводимо значення 2 мм). Для зміни значення за замовчуванням необхідно натиснути кнопку Properties, у полі Value ввести значення 2 мм і підтвердити введення натисненням кнопки ОК;

Hole to Hole Clearance – кріпильний отвір, вводимо значення 2 мм.

На вкладці Layer (установки для кожного шару трасування) вибираємо всі шари за допомогою кнопки Set All і вводимо значення 0.15 мм у всіх полях (рисунок 6.7) – орієнтуємося на четвертий клас точності:

Pad to Pad – зазор контактна площадка – контактна площадка:

Pad to Line – зазор контактна площадка – провідник;

Line to Line – зазор провідник – провідник;

Pad to Via – зазор контактна площадка – перехідний отвір;

Line to Via – зазор провідник – перехідний отвір;

Via to Via – зазор перехідний отвір – перехідний отвір.

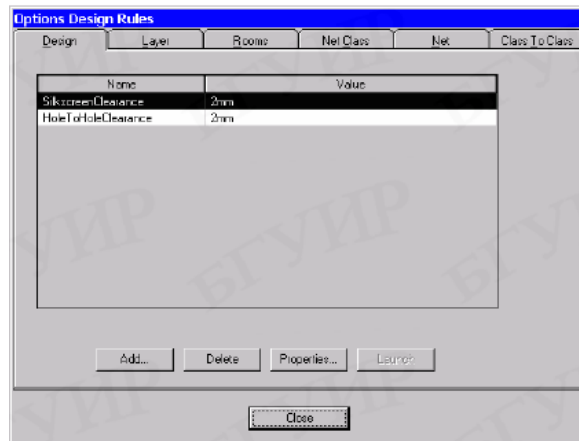


Рисунок 6.6 – Допустимі зазори

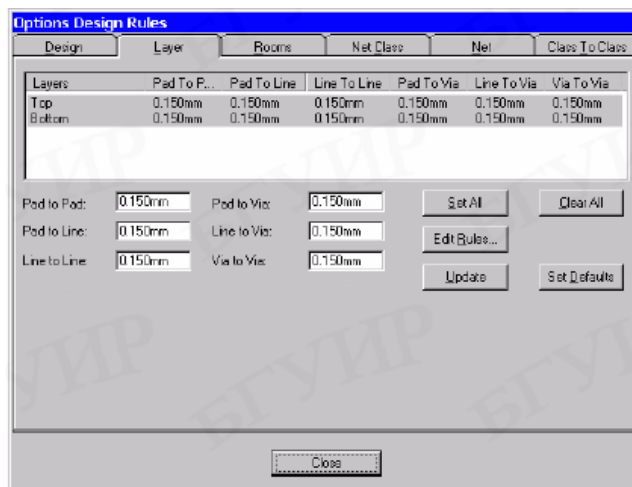


Рисунок 6.7 – Установки для кожного шару трасування

Підготовку до трасування виконуємо командою Options>Design Rules. На закладці Layers встановлюємо припустимі зазори для кожного шару трасування (рисунок 6.8).

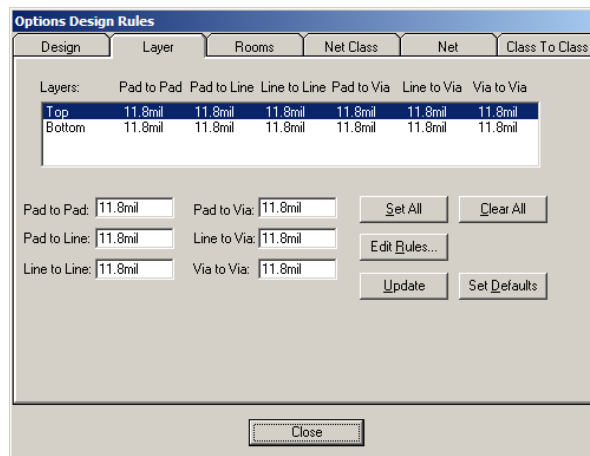



Рисунок 6.8 – Задавання припустимих зазорів трасування для ДДП

Клавішею Set All вибирають усі шари або курсором вказують групу шарів, що характеризуються однаковими зазорами. Значення зазорів вводять у відповідні графи і потім натисканням клавіші Update вони переносяться на обрані шари.

Крім того, для плати в цілому на закладці Design задають такі зазори:

- Silkscreen Clearance – зазор між шовкографією і контактними площадками чи перехідними отворами (порушення зазора може погіршити якість паяння);

- Hole to Hole Clearance – зазор між кріпильними отворами.

Перед початком ручного трасування треба відкрити режим поточної перевірки припустимих зазорів у меню команди Options>Configure на рядку Enable Online DRC (закладка Online DRC) чи натиснути піктограму .

Крім закладок Design і Layer використовуються ще п'ять закладок: Rooms, Net Class, Net, Class to Class, Global на кожній з яких встановлюються правила трасування, що мають різний пріоритет. Наведемо їх у порядку зменшення пріоритету:

- Class to Class – правила клас-клас, що діють для пари класів (вищий пріоритет);

- Net – правила для індивідуальних кіл, що задаються атрибутами кіл;

- Net Class – правила для класів кіл, визначених за командою Options>Net Classes;

- Rooms – правила розміщення компонентів в окремих областях (кімнатах) друкованої плати, попередньо нанесених на несигнальних шарах за командою Place>Room;

- Global – глобальні правила (нижчий пріоритет).

Три закладки Net Class, Net і Class to Class можуть бути встановлені в Schematic за командою Options>Design Rules.

Трасування друкованої плати може бути проведено трьома способами: ручне трасування; інтерактивне трасування; автоматичне трасування.

Припустимо, що для провідників живлення і «землі» необхідно встановити ширину 1.0 мм. Для цього у вікні закладки Net в списку Nets вибираємо коло +5 V і GND і в розділі Net Rules клацаємо по кнопці Edit. У вікні Attributes клацаємо по кнопці Add і у вікні Place Attribute в розділі Attribute Category

вибираємо значення Net (атрибут кола), у розділі Name вибираємо ім'я атрибута Width, а в розділі Value вводимо значення 1.0 мм. Після натискання на кнопку ОК у вікні Options Design Rules відобразиться атрибут і його величина Width = 1.0 мм (рисунок 6.9). Установлення необхідної ширини провідників можна було зробити при установленні параметрів автотрасувальника.

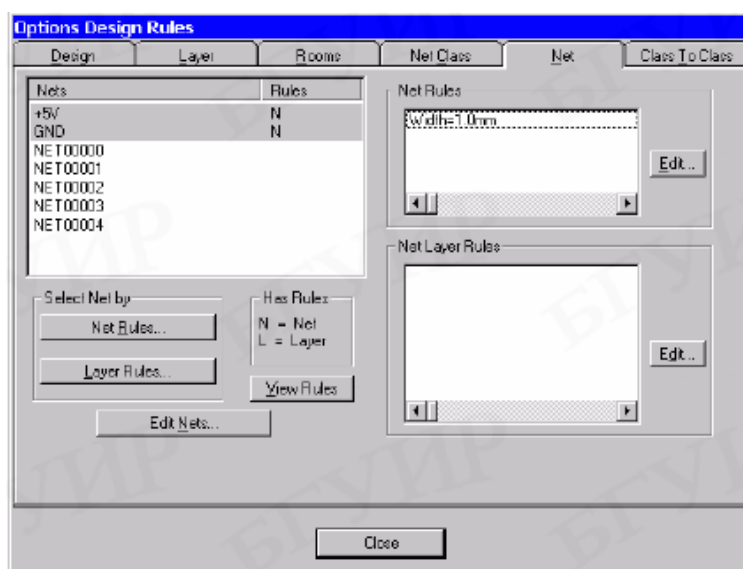



Рисунок 6.9 – Задавання параметрів автотрасувальника

За командою  Place/Keerout наносимо необхідні бар'єри – місце для маркування друкованої плати, кріпильні отвори (рисунок 6.10).

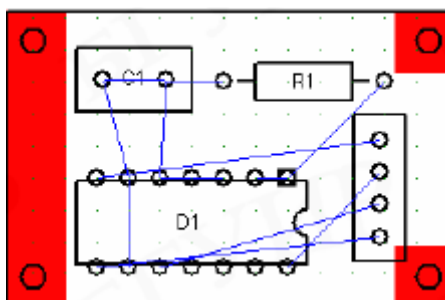


Рисунок 6.10 – Місце для маркування друкованої плати

*Другий етап – трасування.* Плата може бути розтрасована в ручному і автоматичному режимі. Розглянемо автоматичне трасування за допомогою автотрасувальника *P-CAD Shape Route*.

Виконуємо команду Route/Autorouters і у вікні в розділі Autoroter вибираємо PCAD Shape Route. Утиліта запускається після натискання кнопки Start. У вікні PCAD Shape Route відображується друкована плата (рисунок 6.11).

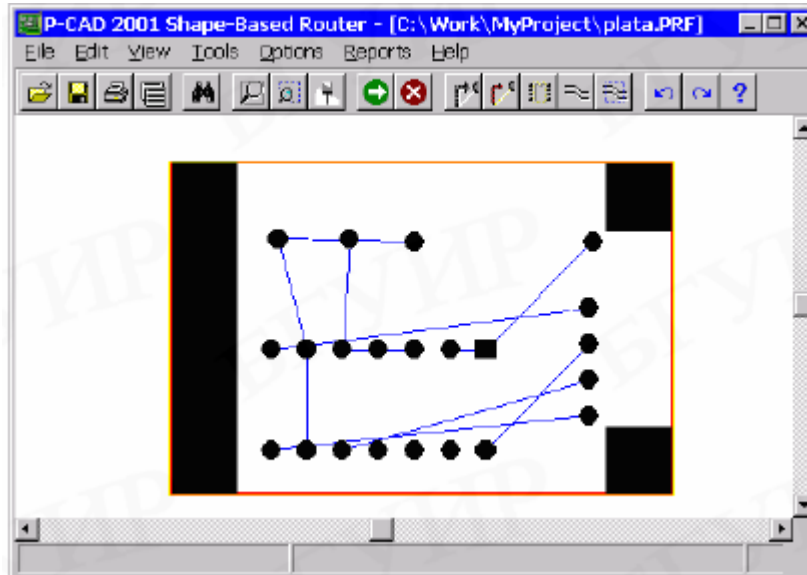


Рисунок 6.11 – Відображення друкованої плати

Для конфігурування трасувальника необхідно виконати команду Options/Auto-Routers. Вкладка Routing Passes дозволяє вибрати проходи автотрасувальника (у розділі Router Passes) і виробничі проходи (розділ Manufacturing Passes). Призначення проходів:

Memory – трасування колінеарних виводів (виводів, що мають однакову координату);

Fan Out Used SMD Pins – постановка для планарних компонентів fan-out (коротких трас від поверхневої контактної площадки з наскрізним отвором, перехідним на іншому кінці);

Pattern – дозволяє автоматично вибрати алгоритм трасування, найбільш придатний для даного посадкового місця (розробники пакета рекомендують цей прохід використовувати завжди);

Push And Shove – алгоритм трасування, що дозволяє "розпаралелити" зв'язки;

Rip Up – дозволяє перепрокладати ув'язку в місцях виникнення конфліктів;

Clean During Routing, Clean After Routing – вирівнюють провідники, зменшуючи кількість кутів;

Evenly Space Traces – центрує доріжки між двома контактними майданчиками, коли між ними можна провести більше однієї доріжки, але проведена одна.

Вкладка Parameters дозволяє змінити такі параметри трасування:

Layer – у стовпці відображаються допустимі шари трасування;

Route Direction – у стовпці вказати напрямок трасування для даного шару;

Units – поле зі списком для вибору системи одиниць;

Via Type – дозволяє використовувати перехідні отвори;

Channel – розмір каналу трасування;

Vias Under SMD – дозволяє розташовувати перехідні отвори під майданчиком компонента для поверхневого монтажу;

Primary Pad Size, Primary Via Width, Primary Trace Width, Primary Clearance – розміри контактної площадки, перехідного отвора, ширини траси і зазора для більшості об'єктів плати.

Параметри провідників і зазорів беруться з P-CAD PCB, проте за допомогою команди Edit/Net Attributes можна змінити параметри кіл. У діалоговому вікні команди для кожного кола в стовпці Priority можна вказати пріоритет (черговість) трасування. Коло з пріоритетом 1 трасується першим, 2 – другим і т. д.

Стовпець Length Minimize задає необхідність і вид мінімізації кола (None – не мінімізується, Min Dist – з'єднання створюється за мінімумом сумарної довжини, Horizontal і Vertical – переважний напрямок трас, Daisy - коло з'єднання).

Стовпець Route Action задає для кола одну з таких дій:

Default – трасування за замовчуванням (fan-out проставляються для кількості шарів плати більше двох);

No Route – коло не трасується;

Locked – попередньо розведене коло блокується від трасування;

Fan Out/Route – для кола спочатку ставиться fan-out, після чого коло трасується;

Fan Out/Plane – fan-out ставиться для потенційних шарів. Для запуску процесу автоматичного трасування виконуємо

команду Tools/Start Autorouter. Розтрасована друкована плата показана на рисунку 6.12.

Після закінчення для повернення в PCAD 20П1 PCB необхідно виконати команду File/Save and Return з меню PCAD Shape Route.

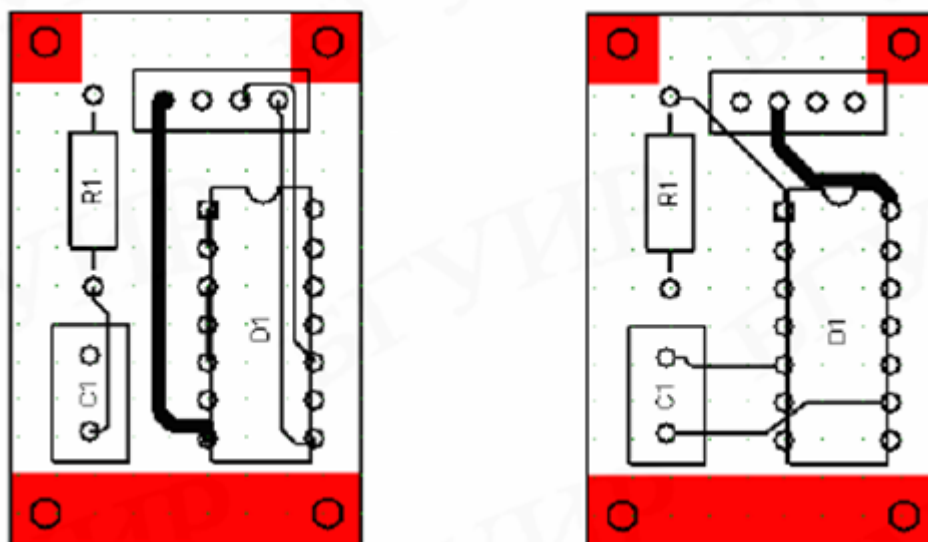







Рисунок 6.12 – Розтрасована друкована плата

*Доопрацювання друкованої плати.* У ряді випадків після автоматичного трасування друкована плата вимагає додаткового доопрацювання. Елементи друкованого монтажу редагуються за допомогою команд Edit/Delete (видалити), Edit/Properties (редагувати властивості) та ін. За необхідності використовують команди розміщення нових елементів  Place Connection (розмістити з'єднання),  Place Via (розмістити перехідний отвір) та ін. Після додавання нових елементів зручно використовувати ручне трасування – команда  Route/Manual. Введення додаткових текстових написів (позиційні позначення елементів, маркування друкованої плати і т. п.) виконується за командою  Place text. Доопрацьована плата зберігається командою Save.

*Ручне трасування друкованої плати.* Ручне трасування з'єднань виконується за командою Route>Manual або натисканням піктограми . У деяких випадках зручно




користуватися клавішами керування курсором при натиснутій ЛК миші (курсор переміщується на один крок сітки). Для зміни характеру переламу використовується клавіша O, а натисканням клавіші F змінюють розташування точки переламу.

Іноді зручно використовувати метод click-and-drag при прокладанні траси. У цьому випадку початкову точку траси відзначають натисканням лівої кнопки миші при натиснутій клавіші Alt. Тоді кожне наступне натискання миші призводить до завершення чергового сегмента провідника і вставляння точки переламу.

Якщо ввімкнений режим Online DRC, то при порушенні заданих технологічних норм відбувається сигналізація за допомогою звукового сигналу й індикації помилки в шарі DRC.

Клавіші Slash («/» і «\») дозволяють перервати розведення кола, не завершуючи його.

Перехід із шару на шар здійснюють натисканням L чи Shift+L чи піктограмою в рядку статусу. При цьому автоматично вставляється перехідний отвір, визначений в Options>Via Style.

Трасу можна починати тільки від контактної площадки, що має з'єднання. Якщо до площадки не підведений жоден провідник, то електричне з'єднання вводиться командою Place>Connection чи піктограмою .

Ширина траси і потрібний шар повинні бути встановлені в рядку статусу перед початком трасування.

Клавіша Backspace дозволяє видалити послідовно сегменти незавершеної траси, починаючи з останнього. Команда Edit>Undo стирає цілком всю останню трасу після завершення її прокладання.

*Ручне трасування кіл живлення.* Спочатку необхідно задати ширину провідників і мінімальні зазори для класу живлячих кіл. Для цього в меню Rules треба вибрати команду Class, підкоманду Clearance. У полі Wire Width встановити значення 1, а в полі All – 0.2, натиснути кнопку Apply та ОК.

Далі необхідно розвести (прокласти) кола живлення. Для цього використовують набір команд для інтерактивного трасування, розташований на панелі інструментів Tools:

Edit Route – створення і редагування провідників;

Move – переміщення провідників;

Delete Segment – видалення сегмента провідника та інші команди [1, 3].


Наближення зображення у вікні здійснюється виділенням необхідної області: позначити нижній кут уявного прямокутника і, утримуючи середню кнопку миші, перемістити мишу у верхній протилежний кут прямокутника, а віддалення зображення проводиться за допомогою переміщення миші при натиснутій середній кнопці в напрямку зверху вниз. У меню View/Zoom команди In і Out також призначені для наближення і віддалення зображення. Для цих (та інших) команд можна призначити гарячі клавіші в меню Define/Keys. За допомогою натискання на «+» (у лівій колонці) додається новий рядок. У полі Key необхідно ввести гарячу клавішу.

Для прикладу можна натиснути клавішу «+», при цьому в полі Key з'явиться «+», а в полі Modifier з'явиться напис None. Потім ввести команду в полі This key`s definitoin – zoom in. Таким чином призначається гаряча клавіша «+» для наближення зображення. Аналогічно призначається гаряча клавіша «-» для команди zoom out.

Провідник починають вести від будь-якої КП (у даному випадку з тієї, яка підключена до gnd або +5 V), і закінчують на іншій КП, підключеній до цього ж кола. При цьому можна виділити коло за допомогою команди Select/Nets/ By list, де вибирається необхідний зв'язок (наприклад, gnd) і натискається кнопка ОК. Вибравши команду Edit Route, треба натиснути ліву кнопку миші по КП і вказувати за допомогою миші напрям провідника, у точках переламу теж натискати ліву кнопку миші, а для завершення позначити натисканням кінцевої КП (підключеної до того ж кола, що і перша КП). Для переходу з одного шару на інший треба двічі натиснути провідник в одній точці (або натиснути праву кнопку миші і, натиснувши Add Via, вибрати інший шар).

При створенні провідників натискання правої кнопки миші дозволяє: довести автоматично провідник (за допомогою команди Finish Route), скасувати дію (Undo), змінити ширину провідника (Use Width), скасувати створення провідника (Cancel). Після закінчення розведення кіл живлення необхідно перевірити, чи всі КП підключені до кіл живлення, з'єднані між собою


провідниками. Для цього треба вибрати команду Select Net, розташовану на панелі інструментів Tools, позначити коло і, наближаючи окремі фрагменти, переглянути всю плату на з'єднання (якщо таким чином не вдається знайти розрив провідників, то місця розриву визначають у системі P-CAD за допомогою команди DRC). На даному етапі рекомендується зберегти файл. Для цього необхідно вийти з системи SPECCTRA, зберігаючи файл (Save and Quit), у результаті файл відкриється в P-CAD з новим ім'ям (автоматично до початкового імені файла додається буква R). Далі треба зберегти файл (у форматі даних ASCII).

*Інтерактивне трасування друкованої плати.* Інтерактивне трасування з'єднань виконується за командою Route>Interactive чи натисканням піктограми . Трасування починають натисканням курсора на виводі компонента або на раніше прокладеній трасі. Рухом курсора при натиснутій ЛК миші прокладають трасу, при цьому автоматично огинають перешкоди (провідники, виводи компонентів, перехідні отвори й області металізації), дотримуються припустимих зазорів. Відпустивши ліву кнопку миші, фіксують прокладений сегмент траси. Натисканням ПК миші в процесі прокладання траси відкривають таке меню:

- Complete – завершує прокладання поточної траси за заданими правилами проектування;
- Push Traces – вмикає режим розпаралелювання провідників;
- Suspend – припиняє прокладання траси, залишаючи її незавершеною;
- Cancel (Esc) – скасовує останній введений сегмент і припиняє трасування провідника;
- Layers – запускає команду Options>Layers;
- Via Style – запускає команду Options>Via Style;
- Unwind (Backspace) – скасовує прокладання останнього сегмента провідника.

Клавіші O, F і Slash («/», «\») використовуються так само, як і при ручному трасуванні.

Згладжування прямокутних вигинів провідників виконується за командою Route>Miter чи натисканням

піктограми . Режим згладжування встановлюють на закладці Route команди Route>Configure. Згладжування починають у точці переламу і, не відпускаючи ЛК миші, переміщують курсор, встановлюючи необхідні розміри вигину провідника.

Згладжування по дузі значно сповільнює роботу фотоплотера, тому його рекомендується виконувати винятково в пристроях ПВЧ.

Після завершення ручного трасування кіл рекомендується виконати команду Utils>Trace Clean-up для видалення накладених один на одного сегментів трас і зайвих точок переламу.

Перед випуском фотошаблонів необхідно за командою Utils>DRC (Design Rule Check) перевірити ПП на відповідність принципів схемі і на дотримання технологічних обмежень. У меню цієї команди (рисунок 6.13) вибирають правила перевірок:

- Netlist Compare – порівняння списку з'єднань ПП із принциповою схемою чи іншою ПП, список з'єднань якої задають за додатковим запитом;
- Clearance Violations – порушення зазорів;
- Text Violations – порушення зазорів між текстом, розташованим на сигнальних шарах, і металізованими об'єктами;
- Netlist Violations – перевірка відповідності електричних з'єднань провідників поточної ПП вихідному списку кіл проекту;
- Width Violations – перевірка виконання обмежень на ширину трас, заданих за допомогою атрибутів Width;
- Unrouted Nets – перевірка на наявність нерозведених зв'язків;
- Unconnected Pins – перевірка на наявність неприєднаних виводів;
- Net Length – перевірка виконання обмежень на довжину кіл, заданих за допомогою атрибутів MaxNetLength і MinNetLength;
- Silk Screen Violations – порушення зазорів між контактними площадками і перехідними отворами в шарі шовкографії;
- Copper Pour Violations – перевірка правильності виконання областей металізації в сигнальних шарах на величину зазорів, наявність «острівців» та інше;

- Plane Violations – перевірка порушень областей металізації у внутрішніх шарах типу «земля» або живлення;
- Component Violations – виявлення помилок розміщення компонентів у кімнаті;
- Drilling Violations – перевірка правильності свердлення отворів.

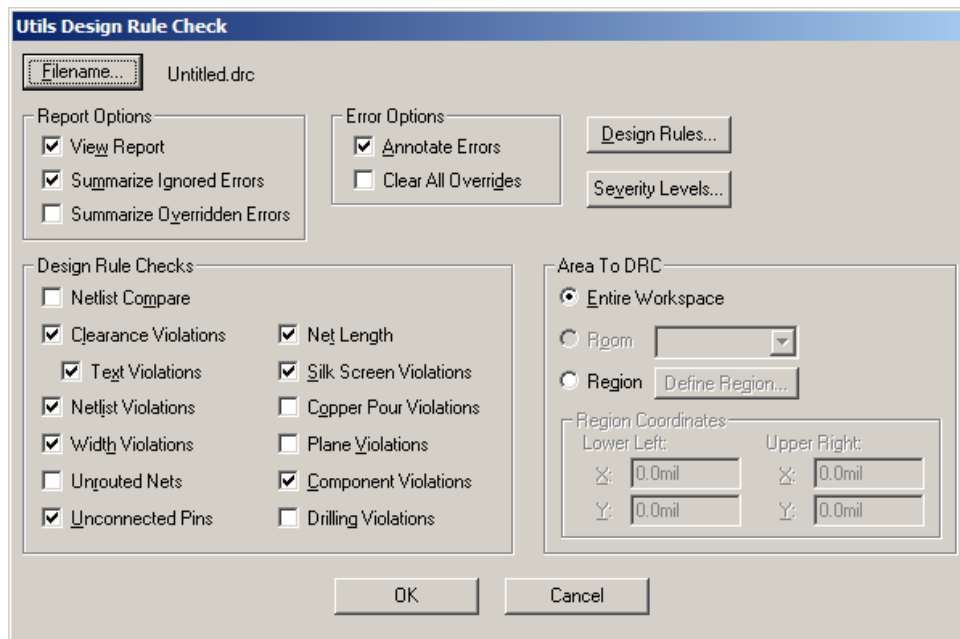


Рисунок 6.13 – Меню правил перевірок друкованої плати

Правила проектування задаються за командою Options>Design Rules чи з вікна команди Utils>DRC після натискання на кнопку Design Rules. Прапорець View Report дозволяє вивести текст звіту на екран. Опція Annotate Errors дозволяє виділити помилки на платі. Кнопкою Filename вибирається ім'я файла звіту .DRC з інформацією про помилки.

Відредагований проект зберігається за командами File>Save і File>Save As. Для останньої команди можна вибрати формат збереження:

- Binary Files - бінарний формат (розширення імені .PCB);
- ASCII Files – текстовий формат (розширення імені .PCB).

Бінарний формат більш компактний і є основним, текстовий формат використовується для обміну даними з іншими програмами.

*Розставлення позиційних позначень.* Виділення позиційного позначення проводиться при натиснутій клавіші Shift. Розташовувати позначення всередині РЕК або справа (шрифт: Font – Quality, Height – 2 мм, Thickness – 0.2 мм, без галочки Allow True Type).

*Перевірка дотримання конструкторсько-технологічних обмежень.* Розроблена плата повинна бути перевірена на відповідність конструкторсько-технологічним обмеженням за допомогою команди Utils/ DRC. У діалоговому вікні цієї команди в розділі Design Rule Checks вибирають правила перевірок:

Net list Compare – порівняння списку з'єднання поточної ПП з принциповою схемою;

Clearance Violations – порушення зазорів;

Test Violations – порушення зазорів між текстом, розташованим на сигнальних шарах, і металізованими об'єктами;

Netlist Violations – перевірка відповідності електричних з'єднань провідників поточної ПП з вихідним списком електричних зв'язків проекту;

Width Violations – перевірка ширини провідників;

Unrouted Nets – перевірка нерозведених кіл;

Unconnected Pin – перевірка непідключених виводів;

Net Length – перевірка довжини кіл;

Silk Screen Violations – перевірка зазорів у шарі шовкографії;

Copper Pour Violations – перевірка зазорів між областями металізації;

Plane Violations – перевірка шарів металізації;

Component Violations – перевірка помилок розміщення компонентів (наприклад висоти);

Drilling Violations – перевірка правильності виконання отворів штиревих виводів і перехідних отворів.

Кнопка Filename дозволяє змінити ім'я текстового файлу звіту про перевірку. Для виведення звіту на екран потрібно відкрити прапорець View Report. Прапорець Annotate Errors дозволяє визначити місця помилок маркерами-колами.

*Перевірка на DRC-помилки.* Вибрати команду Utils/DRC і задати наступні параметри (рисунок 6.14).

Натиснути кнопку Design Rules. У вкладці Design за допомогою кнопки Properties змінити властивості: Silkscreen Clearance – 1.25 мм; Hole To Hole Clearance – 0.2 мм; Board Edge Clearance – 3 мм. У вкладці Layer: у всіх полях (Pad to Pad, Pad to Line, Line to Line, Pad to Via, Line to Via, Via to Via) встановити зазори 0.2 мм, потім натиснути кнопку Update. Встановити зазори для обох шарів (Top і Bottom). У вкладці NetClass задати значення ширини провідників для кіл живлення: у зоні Net Class Rules натиснути кнопку Edit; у новому вікні натиснути кнопку Add; виділити Attribute Category – Net, Name – Width і ввести значення ширини провідників у полі Value через Enter (1 мм; «Enter», 0.5 мм; «Enter», 0.3 мм і т. д.). Закриваючи всі вікна, повернутися у вихідне вікно Utils Design Rule Check, де натиснути кнопку ОК. У вікні Netlist Compare за допомогою кнопки Netlist Filename вказати шлях до файла списку кіл (з розширенням .net), а в області Attributes виділити категорії Component і Net і, натиснувши кнопку >>, перемістити їх в область Compare.

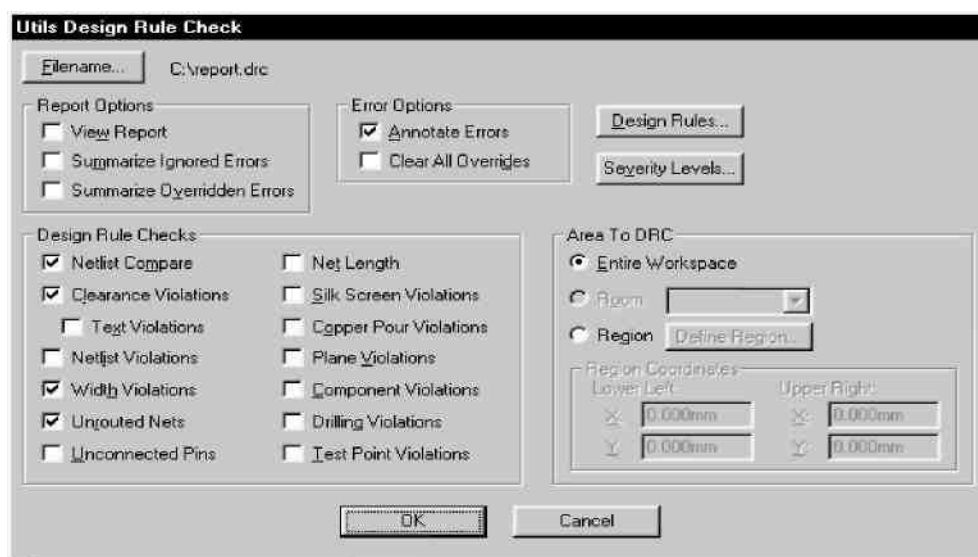


Рисунок 6.14 – Перевірка на DRC

Після закінчення перевірки необхідно відкрити вікно помилок за допомогою команди Utils/Find Errors. За допомогою натискання кнопки «Jump To» курсор переміщується на конкретне місце розташування помилки. Необхідно виправити всі помилки, вибираючи їх по черзі в полі Error Number. Помилки

можуть бути такими: невідповідність схемі (електричні з'єднання), вузькі місця (зазори менше від встановлених), нерозведені зв'язки. Всі помилки відзначені спеціальними маркерами, які зникнуть тільки після повторної перевірки. Для зручності виправлення деяких помилок зручно відкрити в текстовому редакторі файл звіту report.drc (який розташований у робочій директорії). Виправити помилки можна безпосередньо в P-CAD, використовуючи набір команд для інтерактивного трасування. При редагуванні в P-CAD рекомендується ввімкнути перевірку Online DRC за допомогою команди Options/Configure, де необхідно задати параметри і властивості подібно до звичайної перевірки DRC, описаної вище. Крок координатної сітки рекомендується вибрати 0.25 мм. Для доведення зв'язків необхідно ввімкнути панель Route Toolbar (якщо вона не ввімкнена).

Для звичайного трасування використовуються дві команди: Route Manual – ручне трасування і Route Interactive – інтерактивне трасування з використанням автоматичного обгинування перешкод і автоматичним завершенням траси. Додавання точок вигину проводиться за допомогою цих же команд. Проводити провідники можна тільки при активації якого-небудь сигнального шару (у рядку станів).

При переході на іншу сторону плати необхідно при проведенні зв'язку переключити шар (Top або Bottom), ПО при цьому з'являються автоматично. Перемістити або видалити точку вигину можна так: виділити провідник, «взяти» мишкою точку переламу і посунути її на конкретне місце або до іншої точки переламу. Після виправлення помилок необхідно знову перевірити ДП на DRC. Після закінчення роботи зберегти файл.

### **Контрольні питання**

- 1 За допомогою якого редактора розробляється друкована плата?
- 2 Які етапи розроблення конструкції ДП?
- 3 Як можна запустити графічний редактор ACCEL PCB?
- 4 З виконання якої команди починається розроблення нової ДП?



- 5 Які дії виконуються при настроюванні конфігурації редактора?
- 6 Що таке орієнтація провідників?
- 7 Для чого призначена система SPECSTRA?
- 8 Як запустити систему SPECSTRA?
- 9 Які помилки бувають при трасуванні провідників?
- 10 Яка інформація необхідна для виготовлення ДП?
- 11 З яким розширенням зберігається кінцевий файл топології ДП?

## Список літератури

1 Мірошник М.А. Системи автоматизації проектування пристроїв і систем автоматики: Конспект лекцій. – Харків: УкрДАЗТ, 2013. – 80 с.

2 Паэрланд Ю.Э. Основы конструирования и надежность электронных устройств: Учеб. пособие. – Алчевск: ДГТУ, 2008. – 155 с.

3 Автоматизированное проектирование систем автоматического управления: Учеб. пособие. – М.: Факультет Информатики и Радиоэлектроники, 2007. – 83 с.

4 Невлюдов Ш.І., Бережна М.А. Комп'ютерні технології автоматизованного виробництва: Навч. посібник. – Харків: ТОВ «Компанія СМІТ», 2007. – 368 с.

5 Болдин А.Н., Задиранов А.Н. Основы автоматизированного проектирования: Учеб. пособие. – М.: МГИУ, 2006. – 104 с.

6 Чуриков А.А. Проектирование систем автоматизации технологических процессов: метод. указания / Сост. А.А. Чуриков, Г.В. Шишкина, Л.Л. Антонова. – Тамбов: изд-во ТГТУ, 2005. – 40 с.

7 Павлов Е.П., Санникова И.Т. Основы проектирования электронных средств: Конспект лекций. – Йошкар-Ола: МарГТУ, 2004. – 342 с.

8 Ли К. Основы САПР (CAD, CAM, CAE). – СПб.: Питер, 2004. – 560 с.

9 Резевиг В.Д. Система P-CAD 2001. – М.: Издательство «СОЛОН-Р», 2003. – 557 с.

10 Норенков И. П. Основы автоматизированного проектирования: Учебник. – М.: Издательство МГТУ им. Н.Э. Баумана, 2002. – с.

11 Лопаткин А.В. Проектирование печатных плат в системе P-CAD 2001: Учеб. пособие для практ. занятий. – Нижний Новгород: НГТУ, 2002. – 190 с.

12 Уваров А. P-CAD 2000, ACCEL EDA. Конструирование печатных плат. Учеб. курс. - СПб.: Питер, 2001.- 320 с.

13 Разевиг В.Д. Система проектирования печатных плат ACCEL EDA (P-CAD 2000). – М.: «Салон- Р», 2001. – 557 с.

14 Стешенко В.Б. ACCEL EDA. Технология проектирования печатных плат. - М.: «Нолидж», 2000. – 512 с.