

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНА АКАДЕМІЯ НАУК УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ
"ХАРКІВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ"
ОДЕСЬКА НАЦІОНАЛЬНА АКАДЕМІЯ
ЗВ'ЯЗКУ ІМ. О.С. ПОПОВА**

**ПРОБЛЕМИ
ІНФОРМАТИКИ ТА МОДЕЛЮВАННЯ
(ПІМ-2018)**

**ТЕЗИ ВІСІМНАДЦЯТОЇ МІЖНАРОДНОЇ
НАУКОВО-ТЕХНІЧНОЇ КОНФЕРЕНЦІЇ
(15 – 19 вересня 2018 року)**

Харків – Одеса

2018

ОРГАНИЗАТОРЫ КОНФЕРЕНЦИИ:

- Министерство образования и науки Украины
- Национальная Академия наук Украины
- Институт проблем моделирования в энергетике им. Г.Е. Пухова НАНУ
- Национальный технический университет "ХПИ"
- Одесская национальная академия связи им. А.С. Попова
- Национальный аэрокосмический университет "ХАИ"
- Институт радиофизики и электроники НАНУ
- Харьковский национальный университет радиоэлектроники
- Государственное предприятие "Центральный научно-исследовательский институт навигации и управления"

ИССЛЕДОВАНИЕ МЕТОДОВ АВТОМАТИЗАЦИИ ПРОЕКТИРОВАНИЯ ЛЕГКОТЕСТИРУЕМЫХ ЦИФРОВЫХ УСТРОЙСТВ И СИСТЕМ

д-р техн. наук, проф. М. А. Мирошник, УкрГУЖТ, асс.

Ю. Н. Салфетникова, студ. А. Н. Мирошник, НТУ "ХПИ", г. Харьков

Обоснована необходимость разработки и совершенствования методов автоматизации проектирования легко тестируемых цифровых автоматов. Актуальность работы состоит в обеспечении минимальных дополнительных аппаратурных затрат при автоматизированном проектировании легко тестируемых цифровых устройств, представленных моделями конечных управляющих автоматов на языках описания аппаратуры [1].

Получены новые решения задачи автоматизированного проектирования тестопригодных управляющих автоматов на основе применения методов установки автоматов в заданное состояние. Оптимальным с точки зрения аппаратурных затрат способом организации установки в произвольное состояние управляющих автоматов является расширение таблицы переходов-выходов, которое повышает управляемость состояний автомата и приводит к преобразованию структуры их HDL-моделей в легко тестируемые. Приведены примеры, подтверждающие теоретические результаты авторов [1 – 3].

В современном цикле автоматизированного проектирования цифровых устройств (ЦУ) спецификация на проектируемое устройство задается, как правило, в виде алгоритма функционирования, представленного на одном из языков описания аппаратуры (HDL). Для такого способа представления ЦУ применение структурных методов диагностирования, ориентированных на обнаружение константных неисправностей, становится мало эффективным. С другой стороны, применять функциональные методы достаточно сложно ввиду размерности современных проектируемых устройств.

Одним из распространенных способов исходного описания специализированных ЦУ обработки данных и управления является конечный автомат, а формой его представления – таблица переходов-выходов (ТПВ) и построенный на ее основе граф переходов автомата. Ввиду сложности диагностических экспериментов (ДЭ) с автоматами, были предложены различные методы обеспечения тестопригодности, т.е. модификации автоматных моделей ЦУ, предусматривающие введение аппаратурной избыточности, как на структурном уровне путем введения дополнительных входов и выходов для обеспечения простоты проведения ДЭ, так и на функциональном уровне за счет внесения дополнений и изменений в функциональное описание автомата, а именно, в его ТПВ.

Такой подход позволяет сделать тестопригодный автомат легкотестируемым, т.е. таким, для которого задачи обеспечения тестового диагностирования решаются максимально просто в пределах установленных затрат на проектирование. Сделать объект легкотестируемым можно путем сокращения стоимости одного или нескольких главных факторов, определяющих трудоемкость тестового диагностирования или стоимость дополнительных аппаратурных затрат [4].

При высокоуровневом проектировании цифровых устройств управления на основе конечных автоматов формой представления спецификации проектируемого устройства является таблица переходов-выходов (state table) или граф переходов автомата (state diagram). Одним из способов описания моделей ЦУ в форме конечных автоматов на языке VHDL является автоматный шаблон, т.е. способ описания моделей управляющих конечных автоматов, спецификация на которые задана в виде ТПВ или графа переходов. Это специальная структура VHDL-модели, в которой функции переходов и выходов выделены в отдельные процессы (процесс), а назначение нового состояния осуществляется в специальном процессе, связанном с синхронизацией. При проектировании тестопригодных управляющих автоматов аппаратурную избыточность, обеспечивающую легкотестируемость, целесообразно вносить еще на начальном этапе проектирования, т.е. при построении HDL-моделей проектируемых устройств. Легкотестируемым будем называть конечный автомат, для которого можно построить диагностический эксперимент минимальной длины путем обеспечения установки автомата в любое состояние за минимальное число тактов.

Таким образом, дана функциональная модель абстрактного автомата в виде ТПВ или графа переходов и на его основе строится VHDL-модель в форме автоматного шаблона. Необходимо рассмотреть различные способы внесения аппаратурной избыточности в VHDL-модель для обеспечения легкотестируемости, и выбрать оптимальный способ с точки зрения дополнительных аппаратурных затрат. Аппаратурная избыточность в VHDL-моделях обеспечивается путем внесения в HDL-код дополнительных условных операторов, обеспечивающих построение сканируемого пути в запоминающей части автомата, что подтверждается результатами автоматизированного синтеза. Оптимальным с точки зрения внесения дополнительных аппаратурных затрат будем считать тот способ, который обеспечивает минимальные дополнительные аппаратурные затраты при оценке по Квайну вентильного эквивалента схемы, синтезируемой в кристаллы ПЛИС в автоматическом режиме инструментальными средствами систем автоматизированного проектирования (САПР) ЦУ.

В работе представлен метод автоматизированного проектирования легкотестируемых управляющих автоматов путем внесения аппаратной избыточности. Модель автомата представлена на языке VHDL в форме автоматного шаблона. Способом решения является внесение дополнительных фрагментов VHDL-кода, обеспечивающих принудительную установку автомата в произвольное состояние без использования синхронизирующих последовательностей. Рассмотрено использование сдвигового регистра в запоминающей части управляющего автомата для организации сканирования пути. Предложен метод расширения таблицы переходов-выходов автомата, который обеспечивает режим обхода всех вершин графа переходов автомата (состояний) в режиме диагностирования. Указанный подход повышает управляемость состояний автомата, что значительно улучшает его тестопригодность. Моделирование расширенных VHDL-моделей автомата средствами Active-HDL подтвердило работоспособность данного подхода. Синтез данных моделей средствами САПР XILINX ISE подтвердил получение тестопригодных структур и показал минимальные аппаратные затраты для метода, связанного с расширением таблицы переходов-выходов, по сравнению с организацией сдвигового регистра в режиме Scan Path [5].

Список литературы: 1. *Мирошник М. А.* Проектирование диагностической инфраструктуры вычислительных систем и устройств на ПЛИС: монография / *М. А. Мирошник*. – Х.: ХУПС, 2012. – 188 с. 2. *Miroshnyk M. A.* Design automation of testable finite state machines / *M. A. Miroshnyk, D. E. Kucherenko, Yu. V. Pakhomov, E. E. German, A. S. Shkil, E. N. Kulak* // 15th IEEE EAST-WEST DESIGN & TEST SYMPOSIUM (EWDTS-2017). Харьковский национальный университет радиоэлектроники – 2017. – P. 203-208. 3. *Miroshnik M. A.* Practical Methods for de Bruijn sequences Generation using Non-Linear Feedback Shift Registers / *Maryna Miroschnyk, Olexandr Demihev, Dmitriy Karaman, Filippenko Inna, Krylova Viktoria, Tetyana Korytchinko* // 14th IEEE International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering, Lviv-Slavske, Ukraine, 2018/2, p. 35. 4. *Мирошник М. А.* Методы синтеза легкотестируемых цифровых автоматов / *М.А. Мирошник, Ю. В. Пахомов, А. С. Гребенюк, И. В. Филиппенко* // Інформаційно-керуючі системи на залізничному транспорті. – 2016. – № 5. – С. 28-39. 5. *Miroshnik M. A.* Synchronizing Sequences For Verification Of Finite State Machines / *M. A. Miroshnik, A. S. Grebenyuk, A. S. Shkil, E. N. Kulak, I. V. Filippenko, D. Y. Kucherenko* // 9th IEEE International Conference on Dependable Systems, Services and Technologies (DESSERT'2018) May 24 - 27, 2018/5.

<i>Кошевой Н.Д., Муратов В.В.</i> Сравнительный анализ методов оптимизации многофакторных планов эксперимента	47
<i>Лазуренко А.П., Анцыферова О.А., Черкашина Г.И., Орлова Т.А.</i> Управление бытовыми потребителями-регуляторами (ПР)	48
<i>Лещенко О.О., Трууш О.В.</i> Оцінка ефективності послуг CLOUD TECHNOLOGY	49
<i>Литвин В.В., Угрин Д.І.</i> Пошук безпечного маршруту військ у бойових умовах на основі параметричного синтезу та ройового підходу	50
<i>Мирошник М.А., Салфетникова Ю.Н., Мирошник А.Н.</i> Исследование методов автоматизации проектирования легкотестируемых цифровых устройств и систем	51
<i>Міхайленко В.М., Гончаренко Т.А.</i> Методи побудови цифрових моделей поверхні на основі об'єктно-орієнтованих моделей просторових об'єктів	54
<i>Мнушка О.В., Ткаченко М.М., Савченко В.М.</i> Двійковий протокол обміну даними для промислового інтернету речей	57
<i>Мороз В.В.</i> Аналіз ефективності методів погодження поверхонь заданих хмарами точок	58
<i>Нікітіна Л.О., Погребняк Т.О.</i> Метод автоматичного додавання емодзі до текстів	59
<i>Носков В.И., Мезенцев Н.В., Гейко Г.В.</i> Модернизация маневровых тепловозов с электропередачей	60
<i>Pavlenko V.D., Salata D.V., Chori V.V., Kravchenko E.I.</i> Nonparametric identification of a oculo-motor system human based on Volterra model	61
<i>Панченко А.Ю., Чан Лю</i> Аналитическая модель СВЧ сенсора быстрых трансформаций состояния воды биообъектов	62
<i>Петренко Т.Г., Каргін А.О.</i> Модель представлення і обробки знань в SMART RULES ENGINE	63
<i>Поворозник Н.І., Бобрівник К.Є.</i> Розробка модуля для адаптивного комп'ютерного тестування	64
<i>Рахматуллаев А.Х.</i> Некоторые основные свойства ковариантных функторов	65