

КРАСНОЛИМАНСЬКИЙ ЗАОЧНИЙ ФАКУЛЬТЕТ

Кафедра „Автоматика і комп’ютерні системи”

МЕТОДИЧНІ ВКАЗІВКИ

**до виконання лабораторних робіт з дисциплін
„МІКРОСХЕМОТЕХНІКА ТА МІКРОПРОЦЕСОРНІ
ПРИСТРОЇ”, „ЕЛЕКТРОНІКА ТА МІКРОСХЕМОТЕХНІКА”
для студентів спеціальностей
„ЕЛЕКТРИЧНИЙ ТРАНСПОРТ”,
„ЕЛЕКТРИЧНІ СИСТЕМИ ТА КОМПЛЕКСИ
ТРАНСПОРТНИХ ЗАСОБІВ” і „АВТОМАТИКА ТА
АВТОМАТИЗАЦІЯ НА ТРАНСПОРТІ”**

Харків – 2009

Методичні вказівки розглянуто та рекомендовано до друку на засіданні кафедри «Автоматика і комп'ютерні системи» 15 грудня 2007 р., протокол №4.

Призначені для студентів заочної форми навчання спеціальностей „Електричний транспорт”, „Електричні системи та комплекси транспортних засобів” і „Автоматика та автоматизація на транспорті”.

Укладачі:

старш. викл. В.В. Гладіков,
доц. О.Ф. Єнікєєв

Рецензент

проф. Ю.І. Гусевський

МЕТОДИЧНІ ВКАЗІВКИ

до виконання лабораторних робіт з дисциплін
„МІКРОСХЕМОТЕХНІКА ТА МІКРОПРОЦЕСОРНІ
ПРИСТРОЇ”, „ЕЛЕКТРОНІКА ТА МІКРОСХЕМОТЕХНІКА”
для студентів спеціальностей „ЕЛЕКТРИЧНИЙ ТРАНСПОРТ”,
„ЕЛЕКТРИЧНІ СИСТЕМИ ТА КОМПЛЕКСИ
ТРАНСПОРТНИХ ЗАСОБІВ” і „АВТОМАТИКА ТА
АВТОМАТИЗАЦІЯ НА ТРАНСПОРТІ”

Відповідальний за випуск Гладіков В.В.

Редактор Еткало О.О.

Підписано до друку 22.02.08 р.
Формат паперу 60x84 1/16 . Папір писальний.
Умовн.-друк.арк. 1,25. Обл.-вид.арк. 1,5.
Замовлення № Тираж 50 Ціна

Видавництво УкрДАЗТу, свідоцтво ДК № 2874 від. 12.06.2007 р.
Друкарня УкрДАЗТу,
61050, Харків - 50, пл. Фейєрбаха, 7

**УКРАЇНСЬКА ДЕРЖАВНА АКАДЕМІЯ
ЗАЛІЗНИЧОГО ТРАНСПОРТУ**

КРАСНОЛИМАНСЬКИЙ ЗАОЧНИЙ ФАКУЛЬТЕТ

Кафедра „Автоматика і комп’ютерні системи”

МЕТОДИЧНІ ВКАЗІВКИ

до виконання лабораторних робіт з дисциплін
„МІКРОСХЕМОТЕХНІКА ТА МІКРОПРОЦЕСОРНІ ПРИСТРОЇ”
„ЕЛЕКТРОНІКА ТА МІКРОСХЕМОТЕХНІКА”
для студентів спеціальностей „ЕЛЕКТРИЧНИЙ ТРАНСПОРТ”,
„ЕЛЕКТРИЧНІ СИСТЕМИ ТА КОМПЛЕКСИ ТРАНСПОРТНИХ
ЗАСОБІВ” та „АВТОМАТИКА І АВТОМАТИЗАЦІЯ НА
ТРАНСПОРТІ”
заочної форми навчання

Харків 2009

Методичні вказівки розглянуто та рекомендовано до друку на засіданні кафедри «Автоматика і комп'ютерні системи» 15 грудня 2007 р., протокол №5.

Призначені для студентів заочної форми навчання спеціальностей „Електричний транспорт”, „Електричні системи та комплекси транспортних засобів” і „Автоматика та автоматизація на транспорті”.

Укладачі:

старш. викл. В.В. Гладіков,
доц. О.Ф. Єнікєєв

Рецензент

проф. Ю.І. Гусєвський

ЗМІСТ

| | |
|---|----|
| ВСТУП | 4 |
| ОПИС ЛАБОРАТОРНОГО СТЕНДА | 4 |
| ЛАБОРАТОРНА РОБОТА 1 Дослідження логічних схем на інтегральних мікросхемах | 6 |
| ЛАБОРАТОРНА РОБОТА 2 Дослідження тригерів на інтегральних мікросхемах | 9 |
| ЛАБОРАТОРНА РОБОТА 3 Дослідження лічильників та регістрів | 14 |
| ЛАБОРАТОРНА РОБОТА 4 Дослідження дешифратора та мультиплектора | 19 |
| СПИСОК ЛІТЕРАТУРИ | 22 |

ВСТУП

Дані методичні вказівки включають до себе опис лабораторних робіт і розділу «Електронні пристрої на цифрових інтегральних мікросхемах». Основна мета цих робіт - вивчення типових електронних схем, принципів будови та дослідження їхньої роботи.

Перед виконанням кожної лабораторної роботи студент повинен самостійно ознайомитись з описом лабораторної роботи та рекомендованою літературою. Підготувати звіт про лабораторну роботу, в якому мають бути відображені мета роботи, результати виконання розрахунків, заготівки таблиць, до яких будуть занесені дані експериментальних досліджень.

Перед початком лабораторної роботи результати домашньої підготовки перевіряються викладачем.

ОПИС ЛАБОРАТОРНОГО СТЕНДА

Конструктивно стенд складається з двох частин. У верхній частині стенда розміщена панель управління, у нижній частині - панель з контрольними гніздами.

На панелі управління розміщено:

- кнопкові перемикачі вибору режиму роботи стенда;
- кнопки «I-II» підключення входів осцилографа та комутатора;
- контрольні гнізда «Y1(1)», «Y2», «Y3(II)», «Y4» для підключення входів осцилографа і комутатора та гніздо «U» для підключення входу цифрового вольтметра.

Панель з контрольними гніздами має поле для набору, на якому розташовані групи гнізд, до яких підключені контрольні точки досліджуваних схем лабораторних робіт. З правої сторони панелі розташована кнопка «Мережа» з індикатором увімкненого стану стенда. На лицьовій стороні панелі розташовані такі органи управління стендом:

- ручки «E1», «E2» для регулювання в діапазоні $\pm 7\text{В}$ постійної напруги;
- ручка «E2» для регулювання амплітуди сигналу синусоїдальної форми в діапазоні 0-10 В, частота якого змінюється дискретно перемикачем «кГц», розташованим на панелі управління.

Лабораторні роботи 1 та 4 виконуються за допомогою накладної панелі «9, 10». На полі управління зліва розташовано генератор «Г» вхідних сигналів X_1 , X_2 і X_3 , а також інверсних значень X_1 , X_2 , X_3 . При натисканні кнопки «СБР» встановлюється «0» для всіх сигналів. При натисканні кнопки «ПУСК» відбувається почергова зміна набору вхідних сигналів, що спостерігається за допомогою світлодіодів X_3 , X_2 , X_1 . Крім цього, використовується гніздо «У» із світлодіодною індикацією для фіксування стану виходів мікросхем, а також гнізда «1» та «0» для подачі логічних сигналів на їхні входи.

Поле логіки складається з елементів «І-НІ» серії ТТЛ (К155). Елемент DD1 використовується для зняття передаточної характеристики, елементи DD2-DD6 - для реалізації елементарних комбінаційних схем.

Лабораторні роботи 2 та 3 виконуються за допомогою накладної панелі стенда «11 - 12». На полі управління розташовано генератор імпульсів «ГІ», що може працювати в ручному та автоматичному режимі. В ручному режимі при кожному натисканні на кнопку «ПУСК» формується імпульс синхронізації. Натисканням на кнопку «АВТ» генератор «ГІ» переводять в автоматичний режим.

На полі мікросхем розташовані JK-тригер (DD1), три D-тригери (DD2, DD5, DD7) та елементи «І-НІ» (DD3, DD4, DD6). В роботах використовується гніздо «Q» із світлодіодною індикацією для фіксування стану виходів мікросхем, а також гнізда «1» та «0» для подачі логічних сигналів на їхні входи.

В лабораторній роботі 3 схеми лічильників та регістрів складаються на основі трьох D-тригерів (DD2, DD5, DD7), прямі виходи яких підключені до світлодіодних індикаторів «Q₃, Q₂, Q₁». При цьому перший тригер (DD2) відповідає молодшому розряду лічильника (регістра), його виходом є Q₁, а старшому розряду відповідає тригер (DD7) з виходом Q₃ на індикатор. Для встановлення тригерів у початковій стан використовується кнопка

«СБР» на панелі управління.

ЛАБОРАТОРНА РОБОТА 1

Дослідження логічних схем на інтегральних мікросхемах

Мета роботи - теоретичне вивчення логічних елементів, що реалізують елементарні функції алгебри логіки (ФАЛ). Експериментальне дослідження принципів схем на логічних елементах.

1.1 Основні теоретичні положення

Математичною основою цифрової електроніки і обчислювальної техніки є алгебра логіки або булева алгебра. У булевій алгебрі незалежні змінні або аргументи (X) приймають тільки два значення: «0» або «1». Залежні змінні або функції (Y) також можуть приймати тільки одне з двох значень: «0» або «1». Функція алгебри логіки (ФАЛ) представляється у вигляді $Y = F(X_1; X_2; X_3, \dots, X_N)$.

За допомогою аксіом алгебри логіки можна довести цілий ряд теорем (законів):

- ідемпотентні закони

$$x \vee x = x; \quad x \cdot x = x;$$

- комутативні закони

$$x \vee y = y \vee x; \quad x \cdot y = y \cdot x;$$

- асоціативні закони

$$(x \vee y) \vee z = x \vee (y \vee z); \quad (xy)z = x(yz);$$

- дистрибутивні закони

$$x(y \vee z) = xy \vee xz; \quad x \vee yz = (x \vee y)(x \vee z);$$

- закони заперечення

$$x \vee \bar{x} = 1; \quad x \cdot \bar{x} = 0;$$

$$0 \vee x = x; \quad 1 \cdot x = x;$$

$$1 \vee x = 1; \quad 0 \cdot x = 0;$$

- закон подвійності (теорема де Моргана)

$$\overline{x \vee y} = \bar{x} \cdot \bar{y}; \quad \overline{xy} = \bar{x} \vee \bar{y};$$

- закон подвійного заперечення

$$\overline{(\bar{x})} = \bar{\bar{x}} = x;$$

- закон поглинання

$$x \vee x \cdot \bar{y} = x; \quad x(x \vee y) = x;$$

- операція склеювання

$$x \cdot y \vee x \cdot \bar{y} = x \cdot y; \quad (x \vee y) \cdot (x \vee \bar{y}) = x \vee y;$$

- операція узагальненого склеювання

$$xy \vee \bar{x}z \vee yz = xy \vee \bar{x}z;$$

$$(x \vee y)(\bar{x} \vee z)(y \vee z) = (x \vee y)(\bar{x} \vee z);$$

$$x \vee \bar{x}y = x \vee y;$$

$$x(\bar{x} \vee y) = xy.$$

Теорема дозволяють спростити логічні вирази, а також перетворити їх у таку форму, яка буде більш сприятлива для реалізації в логічних пристроях. ФАЛ будь-якої складності можна реалізувати за допомогою означених логічних елементів.

1.2 Порядок виконання роботи:

- вивчити за конспектом лекцій принципи дії, параметри та характеристики логічних інтегральних мікросхем;
- на підставі заданої таблиці істинності (таблиця 1.1) записати ФАЛ пристроїв, які проектуються;
- за допомогою методу Квайна або карт Карно виконати мінімізацію ФАЛ пристроїв, які проектуються;

- накреслити електричні принципові схеми досліджуваних електронних пристроїв;
- скласти схему і перевірити її функціонування згідно із заданою таблицею істинності;
- зробити висновки.

При реалізації даної функції використовують виходи X_1 , X_2 і X_3 генератора вхідних змінних «Г» і логічні елементи. Таблиця істинності складається шляхом перебирання всіх значень вхідних змінних, що входять до заданої функції. Перебирання вхідних змінних X_3 , X_2 і X_1 починають із значення «000» вибору і закінчують значенням «111».

Таблиця 1.1 - Таблиця істинності

| X_1 | X_2 | X_3 | Y_1 | Y_2 | Y_3 | Y_4 |
|-------|-------|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 1 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 | 1 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 | 0 | 1 | 0 |

Контрольні питання

- 1 Якими значеннями змінних оперує алгебра логіки?
- 2 Основні форми завдання ФАЛ.
- 3 Алгебраїчні форми основних логічних функцій.
- 4 Що таке логічний елемент?
- 5 Які логічні функції виконують елементи Пірса і Шеффера?
- 6 Як визначається число можливих комбінацій вхідних змінних для довільного логічного елемента?

ЛАБОРАТОРНА РОБОТА 2

Дослідження тригерів на інтегральних мікросхемах

Мета роботи - вивчення та експериментальне дослідження особливостей роботи тригерів на інтегральних мікросхемах.

2.1 Основні теоретичні положення

Тригерами називають спускові або регенеративні прилади з двома стійкими станами, в які вони можуть встановлюватися керуючими вхідними сигналами. Існує велика кількість тригерів, що відрізняються вхідними і вихідними сигналами, а також способами управління записом інформації до тригера.

За реакцією тригера на вхідний керуючий сигнал розрізняють такі види входів:

S - вхід для встановлення (*Set* - встановлення) тригера в стан 1 (на основному або прямому виході тригера Q встановлюється сигнал «логічна 1», тобто $Q=1$);

R - вхід для скидання (*Reset* - скидання, повернення) тригера в стан 0 ($Q=0$);

D - вхід для встановлення тригера в стан 1 при $D=1$ або 0 при $D=0$ із затримкою (*Delay* - затримка) перемикання виходів Q по відношенню до входу D;

T - вхід перемикання (*Toggle* - релаксатор) тригера в протилежний стан аналогічно лічбі по модулю 2, тому вхід T називають лічильним;

J, K - входи для встановлення (*Jerk* - вмикання) та скидання (*Kill* - вимикання) тригера в стан відповідно 1 та 0 аналогічно входам S, R; відмінність полягає у тому, що одночасне збудження входів S і R зумовлює невпевненість переходу тригера в один з двох можливих станів, а одночасне збудження входів J і K викликає однозначно зміну стану тригера аналогічно входу T;

C - вхід синхронізації (*Clock* - годинник) для точного завдання моментів перемикання станів тригера.

За способом запису інформації тригери поділяються на асинхронні і синхронні. В асинхронних тригерах момент перемикавання визначається моментом зміни кодової комбінації на інформаційних входах. У синхронних тригерах зміна станів здійснюється в певні моменти часу дії спеціальних тактових імпульсів.

За виглядом вихідних сигналів розрізняють статичні і динамічні тригери. У статичних тригерах стійкі стани ідентифікуються за рівнями постійних напруг на їхніх виходах. Стани динамічних тригерів визначаються за наявністю або відсутністю на їхніх виходах безперервної серії імпульсів.

Функціонування асинхронного RS – тригера має такий словесний опис:

- якщо сигнали на входах $R^n = S^n = 0$, то тригер не змінює свого стану ($Q^n = Q^{n-1}$);
- якщо $R^n = 0$, а $S^n = 1$ (назва входу S походить від англійського слова "*SET*" - встановлення), то тригер перемикається у стан 1 $Q^n = 1$;
- якщо $R = 1$ (R відповідає слову "*RESET*" - скидання), $S^n = 0$, тригер перемикається у стан 0;
- одночасна поява "1" на обох входах ($R^n = S^n = 1$) повинна бути виключена

Маючи формальний опис тригера, можна синтезувати його схему так само, як схему комбінаційного пристрою [2]. Для цього заповнюють таблицю істинності для Q^n , складають карту Карно, з аналізу якої одержують таку структурну формулу:

$$Q^n = \overline{R^n} \cdot (S^n + Q^{n-1}) = \overline{\overline{R^n} \cdot (S^n + Q^{n-1})} = R^n + \overline{(S^n + Q^{n-1})}.$$

Схема тригера, який функціонує за цією формулою, подана на рисунку 2.1, де враховано, що Q^{n-1} і Q^n є сигналами в одній точці схеми в різні моменти часу (штрихова лінія на рисунку 2.1). При наявності на обох входах пристрою однакових перемикаючих сигналів R^n і S^n стан виходів з рівною імовірністю може стати як одиничним, так і нульовим. Оскільки ця невизначеність є неприйнятною для тригера, то така комбінація заборонена

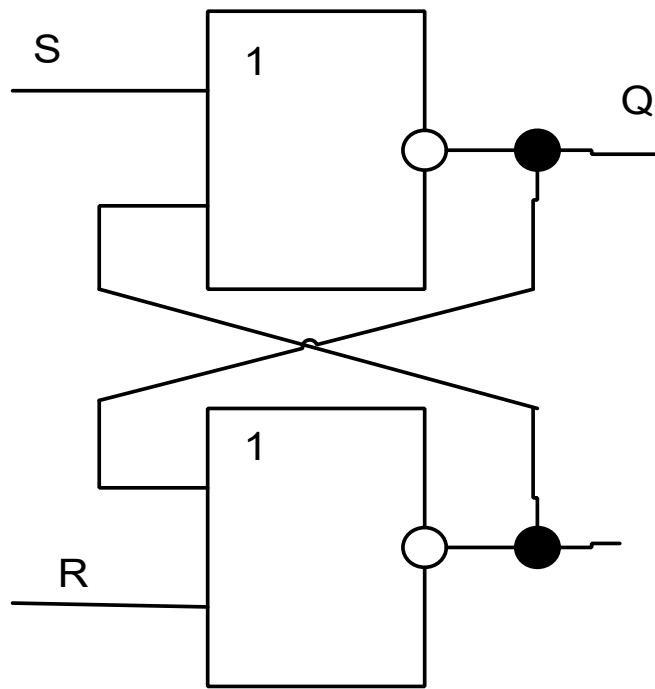


Рисунок 2.1 – Схема асинхронного RS – тригера

2.2 Порядок виконання завдання:

- вивчити принцип дії, параметри та характеристики тригерів на інтегральних мікросхемах;
- накреслити електричні принципові схеми досліджуваних електронних пристроїв на елементах «І-НІ» та «АБО-НІ»;
- накреслити таблиці для експериментальних даних;
- дослідити функціонування JK-тригера. Подати на входи J і K різноманітні логічні рівні і при натисканні кнопки «ПУСК» фіксувати стан прямого виходу тригера, який підключено до індикатора «Q». Результати вимірювань занести до таблиці 2.1. Перевірити роботу установлювальних інверсних входів, подаючи послідовно сигнали $S=0$ та $R=0$ і фіксуючи стан прямого та інверсійного виходів тригера індикатором «Q»;
- дослідити роботу D-тригера (DD2). Подавати на вхід D рівні 1 та 0 та, натискаючи кнопку «ПУСК», фіксувати стан прямого виходу тригера, з'єданого з індикатором «Q». Результати вимірювань занести до таблиці 2.2. Перевірити роботу установлювальних входів D-тригера;

- скласти і перевірити роботу Т-тригера на основі JK-тригера. Для цього слід подати на входи $J = K = 1$ і, натискаючи кнопку «ПУСК», фіксувати почергову зміну станів на виході тригера, який підключено до індикатора «Q». Результати вимірювань занести до таблиці 2.3;

- скласти та перевірити роботу Т-тригера на основі D-тригера (DD2). Для цього з'єднати дротом інверсійний вихід Q з D-входом і, натискаючи кнопку «ПУСК», фіксувати почергову зміну станів на виході тригера. Підключити генератор «ГИ» до входу тригера, натиснувши кнопку «АВТ». Зняти і побудувати осцилограми вхідного і вихідного сигналів Т-тригера, використовуючи входи «Y1 (1)» та «Y3 (11)» на панелі управління.

Таблиця 2.1

| J | K | C | Q |
|---|---|---|---|
| 0 | 0 | 0 | |
| 0 | 0 | 1 | |
| 0 | 1 | 0 | |
| 0 | 1 | 1 | |
| 1 | 0 | 0 | |
| 1 | 0 | 1 | |
| 1 | 1 | 0 | |
| 1 | 1 | 1 | |

Таблиця 2.2

| D | C | Q |
|---|---|---|
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |
| 1 | 1 | |

Таблиця 2.3

| | | | | |
|---|--|--|--|--|
| C | | | | |
| Q | | | | |

Контрольні питання

- 1 Що являють собою тригери як електронні прилади?
- 2 У чому відмінність динамічного тригера від потенційного?
Які відмінності у позначках цих тригерів?
- 3 Що таке прямий та інверсійний входи?
- 4 Що таке заборонена комбінація сигналів на входах тригера?
- 5 Що розуміється під функцією переходу тригера? Які значення може приймати функція переходу?
- 6 У чому полягає відмінність RS-, D- та JK-тригерів?
- 7 Що таке лічильний режим роботи тригера? Як реалізується цей режим у разі D- та JK-тригерів?

ЛАБОРАТОРНА РОБОТА 3

Дослідження лічильників та регістрів

Мета роботи - теоретичне вивчення основ проектування і принципів роботи лічильників та регістрів. Експериментальне дослідження лічильників та регістрів на їхній основі.

3.1 Основні теоретичні положення

Регістри та лічильники відносяться до розряду цифрових приладів і є одним з найбільш розповсюджених елементів обчислювальної техніки. Для побудови лічильників та регістрів використовуються синхронні або асинхронні тригери. Кожний імпульс, що надходить на вхід лічильника, перекидає перший тригер до протилежного стану. Сигнал з інверсійного виходу попереднього тригера є вхідним сигналом для наступного і комбінація сигналів на виходах Q_1 , Q_2 , Q_3 буде відповідати коду числа імпульсів, які надійшли на його вхід. Лічильник даного типу називається підсумовуючим. Якщо підключити прямий вихід попереднього тригера до входу наступного, то маємо віднімальний лічильник. Лічильники, що здатні виконувати функції додавання та віднімання, називаються реверсивними.

Для побудови лічильника із коефіцієнтом переліку, який відмінний від величини 2^n , використовується примусове скидання лічильника до початкового стану при досягненні лічильником коду числа K_n або застосовується наступний спосіб синтезу. Спроекуємо лічильник з коефіцієнтом переліку 5 на базі JK-тригерів. Складаємо таблицю станів та переходів (таблиця 3.1) наступним чином.

Таблиця 3.1 – Таблиця переходів лічильника

| N | Q ₃ | Q ₂ | Q ₁ | J ₃ | J ₂ | J ₁ |
|---|----------------|----------------|----------------|----------------|----------------|----------------|
| 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 | 1 | 0 |
| 2 | 0 | 1 | 0 | 0 | 1 | 1 |
| 3 | 0 | 1 | 1 | 1 | 0 | 0 |
| 4 | 1 | 0 | 0 | 1 | 0 | 1 |
| 5 | 1 | 0 | 1 | ∅ | ∅ | ∅ |
| 6 | 1 | 1 | 0 | ∅ | ∅ | ∅ |
| 7 | 1 | 1 | 1 | ∅ | ∅ | ∅ |

За таблицею 3.1 складаємо карти Карно для J – входів кожного тригера лічильника імпульсів (рисунок 3.1).

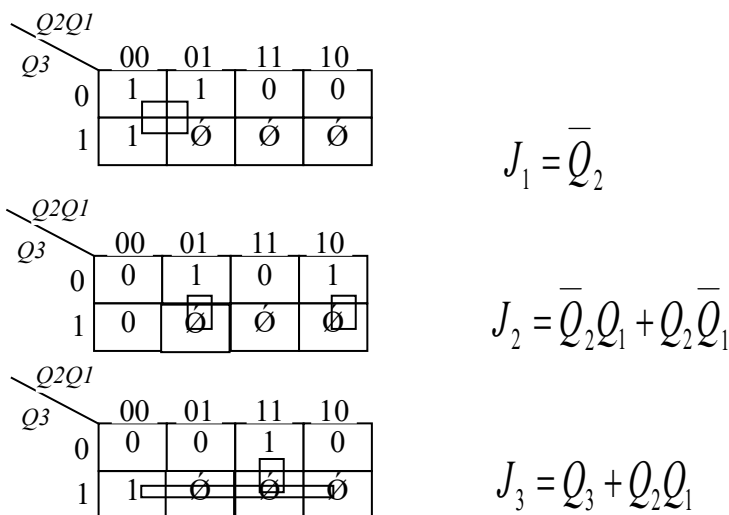


Рисунок 3.1 – Карти Карно для трьох тригерів лічильника імпульсів

Відповідно до отриманих нами математичних виразів складається електрична принципова схема лічильника.

Регістр служить в основному для зберігання чисел у двійковому коді при виконанні над ними різноманітних арифметичних та логічних операцій. За допомогою регістрів виконуються такі дії над числами, як передача їх з одного пристрою до іншого, арифметичне та логічне зрушення в бік молодших або старших розрядів, перетворення коду з послідовного до паралельного і навпаки.

Послідовний інформаційний код надходить на вхід D регістра. Імпульс команди зрушення C подається водночас на синхронізуючі входи всіх тригерів регістра і переводить кожний тригер у стан, в якому знаходився тригер попереднього розряду. Таким чином, кожний імпульс команди зрушення «проштовхує» число, що зміщується на один розряд праворуч.

При введенні зворотного зв'язку до регістра зсуву останній перетворюється у замкнуте кільце, в якому під впливом тактових імпульсів циркулює введена до нього інформація. Такі регістри називають кільцевими лічильниками. Кодова одиниця, введена до першого тригера, циркулює протягом всього часу існування тактових імпульсів, що подаються на входи C всіх тригерів. При цьому вважається, що перед початком роботи системи в регістр за допомогою схеми початкової установки записується **1000...0** або **0111...1**. З приходом кожного імпульсу генератора інформація у регістрі зсувається на один розряд вправо.

Спроекуємо кільцевий регістр зсуву на JK-тригерах. Для скорочення обсягу математичних перетворень спроекуємо регістр зсуву на трьох тригерах. Складаємо таблицю станів та переходів JK-тригерів регістра зсуву, що проектується (таблиця 3.2).

На підставі таблиці переходів складаємо карти Карно для J-входів кожного тригера (рисунок 3.2). Із аналізу отриманих співвідношень можна скласти рівняння алгебри логіки для побудови електричної принципової схеми кільцевого регістра зсуву.

Таблиця 3.2 - Таблиця станів та переходів JK-тригерів

| Q_n | | | Q_{n+1} | | |
|-------|---|---|-----------|---|---|
| 3 | 2 | 1 | 3 | 2 | 1 |
| 0 | 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 0 | 1 |

Q_2Q_1

| | | | | | |
|-------|--|----|----|----|----|
| Q_3 | | 00 | 01 | 11 | 10 |
| 0 | | ∅ | 0 | ∅ | 0 |
| 1 | | 1 | ∅ | ∅ | ∅ |

$$J_1 = Q_3$$

Q_2Q_1

| | | | | | |
|-------|--|----|----|----|----|
| Q_3 | | 00 | 01 | 11 | 10 |
| 0 | | ∅ | 1 | ∅ | 0 |
| 1 | | 0 | ∅ | ∅ | ∅ |

$$J_2 = Q_1$$

Q_2Q_1

| | | | | | |
|-------|--|----|----|----|----|
| Q_3 | | 00 | 01 | 11 | 10 |
| 0 | | ∅ | 0 | ∅ | 1 |
| 1 | | 0 | ∅ | ∅ | ∅ |

$$J_3 = Q_2$$

Рисунок 3.2 – Карти Карно для трьох тригерів регістра

Відповідно до отриманих рівнянь проектуємо електричну принципову схему кільцевого регістра зсуву, який відповідає таблиці 3.2.

3.2 Порядок виконання роботи:

- вивчити за конспектом лекцій принцип дії лічильників і регістрів;
- намалювати електричні схеми електронних пристроїв, які досліджуються;
- намалювати таблиці для експериментальних даних;
- дослідити двійковий послідовний лічильник, який виконує функції додавання та віднімання. Скласти схему лічильника на трьох D-тригерах стенда. Натиснути кнопку «СБР», встановивши вхідний стан лічильника «000» (Q_3, Q_2, Q_1). Натискаючи кнопку «ПУСК», фіксувати індикаторами стан виходів Q_3, Q_2, Q_1 . Записати до таблиць експериментальних даних 3.3 та 3.4 стани лічильника;
- за вищеотриманими рівняннями намалювати електричну принципову схему лічильника з коефіцієнтом переліку 5, скласти схему лічильника на трьох D-тригерах та дослідити її;
- за вищеотриманими рівняннями намалювати електричну принципову схему кільцевого регістра зсуву, скласти її на трьох D-тригерах та дослідити.

Таблиці 3.3 та 3.4

| такт | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
|----------------|---|---|---|---|---|---|---|---|
| Q ₁ | | | | | | | | |
| Q ₂ | | | | | | | | |
| Q ₃ | | | | | | | | |

Контрольні питання

1 У чому полягає перевага двійкової системи числення у порівнянні з іншими системами?

2 Який пристрій називається регістром та яке його призначення?

3 Як працює двійковий лічильник імпульсів?

4 Як визначається необхідне число тригерів у лічильнику та регістрі?

5 За допомогою чого забезпечується переведення лічильника з режиму додавання в режим віднімання?

6 Як здійснюється нарощування розрядності лічильника?

ЛАБОРАТОРНА РОБОТА 4

Дослідження дешифратора та мультиплектора

Мета роботи - теоретичне вивчення функціональних вузлів комбінаційного типу дешифратора та мультиплектора.

4.1 Основні теоретичні положення

Дешифратором називають пристрій, що перетворює m -розрядний двійковий код в однозначно відповідний йому унітарний. У дешифраторі кожному значенню вхідного m -розрядного двійкового коду відповідає сигнал 1, що з'являється тільки на тому виході, номер якого дорівнює значенню вхідного числа. При цьому на всіх інших виходах дешифратора присутній сигнал 0. Дешифратор має $K=2^m$ виходів.

Особливу групу комбінаційних пристроїв складають логічні комутатори, тобто схеми, які призначені для виборчого перемикачання вхідних каналів [2]. До них відносяться мультиплектори.

Мультиплексор є пристроєм, що залежно від значення коду на адресних входах (A_0, A_1, \dots, A_M) здійснює вибір одного з інформаційних входів (D_0, D_1, \dots, D_N) і забезпечує спрямовану передачу його сигналу на вихід (Q). Мультиплексор можна уявити як безконтактний багатопозиційний перемикач. Кожному інформаційному входу мультиплектора привласнюється номер, що називається адресою. При дозволяючому сигналі на вході S мультиплексор підключає інформаційний вхід, адреса якого відповідає двійковому коду на адресних входах, до виходу. Змінюючи сигнали на адресних входах, можна забезпечити передачу сигналів з різних інформаційних входів на вихід. Число інформаційних входів N і число адресних входів M пов'язані співвідношенням $N = 2^{M+1}$.

4.2 Порядок виконання роботи:

- вивчити принцип дії дешифратора та мультиплексора;
- накреслити електричні позначки досліджуваних електронних пристроїв;
- накреслити таблиці для експериментальних даних;
- дослідити роботу дешифратора. Натиснути кнопку «СБР». Натискаючи кнопку «ПУСК», фіксувати індикаторами стан входів X_3 , X_2 , X_1 та виходів дешифратора, підключаючи по чергово за допомогою дроту індикатор «Y». Результати вимірювань занести до таблиці 4.1. Побудувати діаграми роботи по тактах;
- дослідити функціонування мультиплексора. Результати вимірів занести до таблиці 4.2.

Таблиця 4.1 – Стан дешифратора

| X_3 | X_2 | X_1 | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 |
|-------|-------|-------|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | | | | | | | | |
| 0 | 0 | 1 | | | | | | | | |
| 0 | 1 | 0 | | | | | | | | |
| 0 | 1 | 1 | | | | | | | | |
| 1 | 0 | 0 | | | | | | | | |
| 1 | 0 | 1 | | | | | | | | |
| 1 | 1 | 0 | | | | | | | | |
| 1 | 1 | 1 | | | | | | | | |

Таблиця 4.2 – Стан мультиплексора

| D0 | D1 | D2 | D3 | D4 | D5 | D6 | D7 | X_3 | X_2 | X_1 |
|----|----|----|----|----|----|----|----|-------|-------|-------|
| 0 | | | | | | | | | | |
| | 0 | | | | | | | | | |
| | | 0 | | | | | | | | |
| | | | 0 | | | | | | | |
| | | | | 0 | | | | | | |
| | | | | | 0 | | | | | |
| | | | | | | 0 | | | | |
| | | | | | | | 0 | | | |

Контрольні питання

- 1 Що включає до себе поняття «комбінаційний функціональний вузол»?
- 2 Який пристрій називається дешифратором?
- 3 Що являє собою таблиця відповідності?
- 4 Для чого потрібні мультиплексори і як вони працюють?

СПИСОК ЛІТЕРАТУРИ

1 Агаханян Т.М., Плеханов С.П. Интегральні тригери пристроїв автоматики. –М.: Машинобудування, 1978.

2 Єнікєєв О.Ф., Сердюк О.О. Проектування цифрових пристроїв на інтегральних мікросхемах: Посібник. – Краматорськ: ДДМА, 2004. - 108 с.

3 Сапожников В.В., Сапожников Вл.В., Кравцов Ю.А. Дискретные устройства железнодорожной автоматики, телемеханики и связи. – М.: Транспорт, 1988.

4 Методичні вказівки до вивчення дисципліни „Електроніка та мікросхемотехніка” / Г.І. Загарій, Л.В. Бушевська, А.О. Лапко - Харків: Хар ДАЗТ, 1998. - 48 с.

