

ФАКУЛЬТЕТ АВТОМАТИКИ, ТЕЛЕМЕХАНІКИ ТА ЗВ'ЯЗКУ

Кафедра „Спеціалізовані комп'ютерні системи”

МЕТОДИЧНІ ВКАЗІВКИ

**до практичних занять та самостійної роботи
з дисципліни**

***«КОНТРОЛЬ ТА ДІАГНОСТИКА КОМП'ЮТЕРНИХ
СИСТЕМ І МЕРЕЖ»***

Харків – 2011

Методичні вказівки розглянуто та рекомендовано до друку на засіданні кафедри «Спеціалізовані комп'ютерні системи» 19 січня 2011р., протокол №6.

Описано основи побудови систем діагностування, види, класифікацію та способи виявлення несправностей у комп'ютерних системах і мережах, методи моделювання та побудови тестів діагностування цифрових систем, методи аналізу перехідних процесів, а також методи розробки алгоритмів пошуку дефектів для комп'ютерних систем і мереж. Це дозволяє здійснювати побудову тестів для цифрових пристроїв, оцінювати їх повноту, моделювати справні та несправні цифрові пристрої, а також готувати і виконувати діагностичні експерименти в цифрових пристроях та комп'ютерних мережах різної архітектури.

Методичні вказівки призначені для студентів спеціальності «Спеціалізовані комп'ютерні системи», що вивчають дисципліну «Контроль та діагностика комп'ютерних систем і мереж», денної та заочної форм навчання.

Укладач

доц. М.А. Мірошник

Рецензент

проф. Л.В. Дербунович (НТУ «ХПІ»)

МЕТОДИЧНІ ВКАЗІВКИ

до практичних занять та самостійної роботи
з дисципліни

«КОНТРОЛЬ ТА ДІАГНОСТИКА
КОМП'ЮТЕРНИХ СИСТЕМ І МЕРЕЖ»

Відповідальний за випуск Мірошник М.А.

Редактор Третьякова К.А.

Підписано до друку 21.02.11 р.

Формат паперу 60x84 1/16. Папір писальний.

Умовн.-друк.арк. 1,75. Тираж 60. Замовлення №

Видавець та виготовлювач Українська державна академія залізничного транспорту,
61050, Харків-50, майдан Фейєрбаха, 7.

Свідоцтво суб'єкта видавничої справи ДК № 2874 від 12.06.2007 р.

ЗМІСТ

Вступ	4
Мета і завдання курсу	5
Робоча програма	6
Практичні заняття	8
1 Аналіз тестопридатності за методом Camelot	8
2 Проектування тестопридатних цифрових автоматів методом сканованого шляху та вбудованої самотестованості	19
3 Сигнатурні аналізатори у системах вбудованої самотестованості	31
4 Забезпечення С-тестованості і побудова тесту для систолічних матриць комбінаційних елементів (СМКЕ)	36
Методичні вказівки до вивчення курсу	43
Індивідуальні розрахункові завдання, контрольні завдання ..	57
Приклади розв'язання типових задач	61
Критерії оцінювання знань та вмінь.....	65
Список літератури	67

ВСТУП

Діагностування цифрових електронних схем на рівні кристала, друкованої плати або системи є дорогим процесом. Оцінки вартості тестованості змінюються від 10% до 60% і більше від вартості повного життєвого циклу виробу залежно від

складності виробу і позиції виробника, якому необхідно шукати кошти для фінансування цього процесу. Традиційно етапи логічного проектування виробу і синтезу тестового забезпечення для нього були розділені: проектування передувало етапу синтезу тестів, а фахівці з тестової діагностики не залучалися до процесу проектування.

Сьогодні розробники і діагности визнають, що для випуску на ринок виробів прийнятної якості на етапі виробництва вони повинні бути адекватно протестовані. Для цього необхідно піклуватися про забезпечення тестопридатності виробів, причому починаючи з найбільш ранніх етапів проектування із залученням фахівців з тестової діагностики. Це поширюється на всі рівні проектування від окремого кристала до закінченої цифрової системи, яка складається з безлічі друкованих плат. Реалізація цього підходу дала початок розвитку численних методів, що покращують тестопридатність виробів.

МЕТА ТА ЗАВДАННЯ КУРСУ

Основною метою навчальної дисципліни є формування у студентів знань та навичок з побудови систем діагностування і використання на практиці методів моделювання, побудови тестів для цифрових схем, методів пошуку несправностей у цифрових пристроях, реалізованих на сучасній елементній базі, а також застосування цих методів у комп'ютерних мережах.

За результатом вивчення дисципліни студенти повинні:

ЗНАТИ: основи побудови систем діагностування, види, класифікацію та способи виявлення несправностей у комп'ютерних системах і мережах, методи побудови тестів діагностування цифрових систем; структурні методи тестопридатного проектування; підходи при аналізі тестопридатності та генерацію тестів; правила покращення керованості і спостережності неструктурними (ad hoc) способами; методи вбудованої самотестованості і методи ущільнення у системах вбудованої самотестованості; метод граничного сканування (стандарт IEEE 1149.1) і його використання для замовлених і програмувальних пристроїв (стандарти IEEE 1149.4, IEEE P1500, IEEE P1532).

ВМІТИ: здійснювати побудову тестів для цифрових пристроїв, оцінювати їх повноту, моделювати справні та несправні цифрові пристрої, готувати та виконувати діагностичні експерименти в цифрових пристроях і комп'ютерних мережах різної архітектури; оцінювати тестопридатність схеми на логічному рівні; використовувати ad-hoc методи покращення тестопридатності; модифікувати проект із використанням структурних методів тестопридатного проектування, будувати тестову мікропрограму для нього; модифікувати проект із використанням засобів вбудованої самотестованості, будувати тестову мікропрограму для нього; модифікувати проект методом граничного сканування.

РОБОЧА ПРОГРАМА

Лекційні заняття

Тема 1 Основи технічної діагностики. Структури систем діагностування.

Тема 2 Методи справного моделювання та методи моделювання несправностей. Класифікації несправностей.

- Тема 3** Методи побудови тестів та пошуку дефектів.
Діагностика комп'ютерних мереж (КМ).
- Тема 4** Детерміновані та ймовірнісній стратегії побудови тестів.
- Тема 5** D-алгоритм для комбінаційних схем.
- Тема 6** K-алгоритм для комбінаційних та послідовних схем.
- Тема 7** Алгоритми діагностування та пошуку дефектів.
Подання діагностичної інформації. Типи алгоритмів.
- Тема 8** Структурний алгоритм аналізу багатозначної таблиці несправностей (БТН). Методи ущільнення двійкової інформації. Сигнатурний аналізатор.
- Тема 9** Зондові методи пошуку дефектів. Умовний зондовий алгоритм.
- Тема 10** Діагностичні експерименти над автоматами.
Тестованості керуючих автоматів.
- Тема 11** Системи верифікації. Тестові програми.
Налагодження персональних комп'ютерів.
- Тема 12** Тестопридатність. Аналіз тестопридатності цифрових схем.
- Тема 13** Методи тестопридатного проектування.
- Тема 14** Структурні методи сканування та тестопридатного проектування.
- Тема 15** Методи вбудованої самотестованості (BIST).
- Тема 16** Стандарти IEEE для тестопридатного проектування, засновані на принципі граничного сканування.
- Тема 17** Забезпечення тестопридатності систолічних структур.

Практичні заняття

- 1** Кубічне числення. Асинхронне двійкове моделювання. Методи моделювання несправностей.
- 2** Дедуктивне моделювання несправностей. Побудова мовних моделей цифрових пристроїв.
- 3** Кубічне моделювання несправностей.
- 4** Моделі елементів пам'яті у двотактному численні.

- 5 Побудова мовних моделей цифрових пристроїв.
- 6 Побудова HDL-моделі автомата Мілі.
- 7 D-алгоритм. Суперечності алгоритму. Умовний алгоритм пошуку дефектів.
- 8 Задача згортання двійкових послідовностей. Сигнатурний реєстр. Сигнатура.
- 9 Аналіз тестопридатності, керованості, спостережності цифрових схем за методом Camelot.
- 10 Проектування тестопридатних цифрових автоматів методом сканування шляху SP.
- 11 Проектування тестопридатних цифрових автоматів методом вбудованої самотестованості BIST.
- 12 Сигнатурний аналіз і його застосування у BIST системах.
- 13 Сигнатурний аналізатор із внутрішніми елементами XOR.
- 14 Сигнатурний аналізатор із зовнішніми елементами XOR.
- 15 Забезпечення C-тестопридатності систолічних матриць комбінаційних елементів.
- 16 Забезпечення C-тестопридатності і побудова тесту для одновимірної однонаправленої СМКЕ.
- 17 Забезпечення C-тестопридатності і побудова тесту для двовимірної однонаправленої ортогонально пов'язаної СМКЕ.

ПРАКТИЧНІ ЗАНЯТТЯ

1 АНАЛІЗ ТЕСТОПРИДАТНОСТІ ЗА МЕТОДОМ CAMELOT

Мета заняття

Отримати навички в оцінці тестопридатності цифрових схем

за методом Camelot. Визначити керованість, спостережність і тестопридатність вузлів цифрових схем.

Методичні вказівки до організації самостійної роботи студентів

При підготовці до практичного заняття необхідно ознайомитися з розділами Т. 1.2, Т. 1.4 конспекту лекцій [7] та літературою [1, с. 20-41]. Відповісти на контрольні питання, виконати контрольні завдання.

Контрольні питання і завдання

1 Що таке коефіцієнт передачі керованості? Як він визначається?

2 Що таке коефіцієнт передачі спостережності? Як він визначається?

3 Що таке одновимірні неполярзовані активізуючі і блокуючі D-куби? Вказати такі куби для логічних елементів $2xI$, $2xAБО$, $3xI-НЕ$, $3xAБО-НЕ$.

4 Як визначається керованість вузлів схеми?

5 Вказати, як визначається спостережність вузлів схеми у випадках: а) розгалуження виходу; б) розгалужень, що сходяться; в) схеми з ланцюгами зворотного зв'язку.

6 Яким чином визначається тестопридатність схеми в цілому?

7 Які існують основні способи покращення тестопридатності цифрових логічних схем?

Приклади аудиторних і домашніх завдань

1 Визначити керованість, спостережність і тестопридатність вузлів схеми (рисунки 1). Побудувати гістограми для цих показників. Збільшити тестопридатність вузла з найнижчим її значенням, використовуючи заходи для покращення тестопридатності. Зробити повторні розрахунки показників тестопридатності.

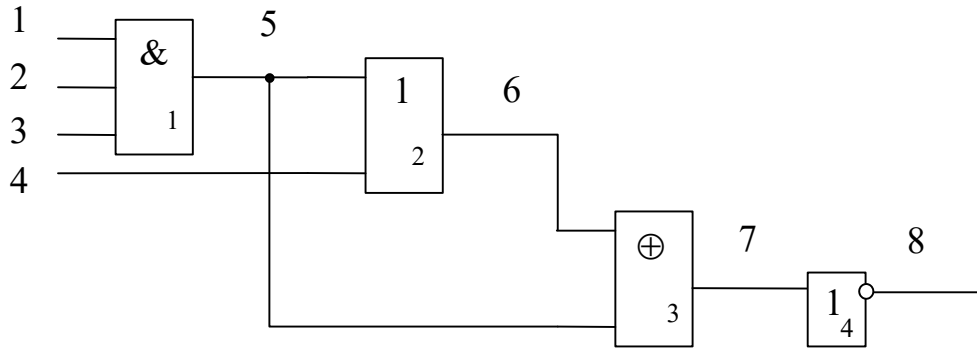


Рисунок 1

Розв'язання

У методі Camelot вузли – еквіпотенціальні лінії (пронумеровані на лініях), пристрої – елементи схеми (всередині елемента).

Спочатку визначається керованість для усіх вузлів за формулою:

$$C_Y \text{ (вихідного вузла)} = K_{CY} f \text{ (} C_Y \text{ (вхідних вузлів))},$$

де K_{CY} – коефіцієнт передачі керованості пристрою;

f - середнє арифметичне керованості вхідних вузлів.

$$K_{CY} = 1 - \frac{|N(0) - N(1)|}{N(0) + N(1)},$$

де $N(0)$ – кількість всіх способів установлення логічного «0» на виході пристрою;

$N(1)$ – кількість всіх способів установлення логічної «1» на виході пристрою.

$$\begin{aligned} C_Y(1) &= C_Y(2) = C_Y(3) = C_Y(4) = 1, \\ C_Y(5) &= K_{CY}(1) (C_Y(1) + C_Y(2) + C_Y(3)) / 3 = 0.25, \\ C_Y(6) &= K_{CY}(2) (C_Y(4) + C_Y(5)) / 2 = 0.3125, \\ C_Y(7) &= K_{CY}(3) (C_Y(5) + C_Y(6)) / 2 = 0.281, \end{aligned}$$

$$C_Y(8) = K_{C_Y}(4) C_Y(7) = 0.281.$$

Наступний крок – визначення спостережності за формулою:

$$O_Y(I-Q) = O_Y(C-Q) K_{O_Y}(I-C) g(C_Y \text{ (активуючих входів)}),$$

$$O_Y(I-Q) = O_Y(C-Q) K_{O_Y}(I-C) g(C_Y \text{ (активуючих входів)}),$$

де $O_Y(I-Q)$ – спостережність вузла I у вузлі Q;

$O_Y(C-Q)$ – спостережність вузла C у вузлі Q;

$K_{O_Y}(I-C)$ – коефіцієнт передачі спостережності від входу I до виходу C;

g – середнє арифметичне керованості входів, що активізують.

$$K_{O_Y}(I-Q) = \frac{N(PDC: I-Q)}{N(PDC: I-Q) + N(NPDC: I-Q)},$$

де $N(PDC: I-Q)$ – кількість одновимірних неполяризованих D-кубів, що активізують шлях I-Q;

$N(NPDC: I-Q)$ – кількість одновимірних неполяризованих D-кубів, що замикають та блокують активізацію шляху I-Q.

У розглянутому варіанті схеми функції елементів симетричні щодо їхніх входів, тому допускається запис K_{O_Y} (номер елемента) замість $K_{O_Y}(I-Q)$.

$$K_{O_Y}(1-5) = K_{O_Y}(2-5) = K_{O_Y}(3-5) = K_{O_Y}(1) = 1/(1+3) = 0.25,$$

$$K_{O_Y}(5-6) = K_{O_Y}(4-6) = K_{O_Y}(2) = 1/(1+1) = 0.5,$$

$$K_{O_Y}(5-7) = K_{O_Y}(6-7) = K_{O_Y}(3) = 1/(1+0) = 1,$$

$$K_{O_Y}(7-8) = K_{O_Y}(4) = 1.$$

$$O_Y(8-8) = 1.$$

$$O_Y(7-8) = K_{O_Y}(4) * O_Y(8-8) = 1.$$

$$O_Y(6-8) = K_{O_Y}(3) * O_Y(7-8) * C_Y(5) = 0.25 \text{ (шлях 6-7-8)}.$$

$$O_Y(5-8) = K_{O_Y}(3) * O_Y(7-8) * C_Y(6) = 0.3125 \text{ (обираємо шлях 5-7-8, бо він коротше шляху 5-6-7-8)}.$$

$$O_Y(4-8) = K_{O_Y}(2) * O_Y(6-8) * C_Y(5) = 0.03125.$$

$$O_Y(1-8) = O_Y(2-8) = O_Y(3-8) = K_{O_Y}(1) * O_Y(5-) * (C_Y(2) + C_Y(3)) / 2 = 0.078125.$$

Наступний крок – визначення тестопридатності за формулою:

ТУ вузла = СУ вузла ОУ вузла.

$TU(1) = CU(1) * OU(1) = 0.078125$, $TU(2) = 0.078125$,
 $TU(3) = 0.078125$,
 $TU(4) = 0.03125$, $TU(5) = 0.078125$, $TU(6) = 0.078125$,
 $TU(7) = 0.281$, $TU(8) = 0.281$.

Для полегшення інтерпретації результатів визначаємо CU^* , OU^* , TU^* , $CU^* = \sqrt[3]{CU}$, $OU^* = \sqrt[3]{OU}$, $TU^* = \sqrt[3]{TU}$. Значення показників до модифікації наведені у таблиці 1.

Таблиця 1 – Значення показників до модифікації

номер вузла	CU^*	OU^*	TU^*
1	1	0.727	0.727
2	1	0.727	0.727
3	1	0.727	0.727
4	1	0.648	0.648
5	0.841	0.865	0.727
6	0.865	0.841	0.727
7	0.853	1	0.853
8	0.853	1	0.853

$CU^* = \sqrt[3]{CU}$, $OU^* = \sqrt[3]{OU}$, $TU^* = \sqrt[3]{TU}$.

ТУ схеми = (ТУ вузлів) / кількість вузлів.

Останній крок для визначення тестопридатності вузлів схеми за методом Camelot – це побудова гістограм (рисунок 2). Анімацію побудови гістограм можна подивитися у електронному посібнику [7].

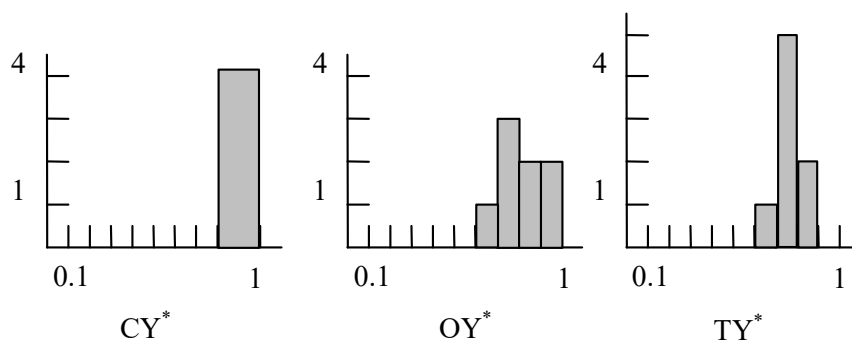


Рисунок 2

Найнижча тестопридатність у 4 вузлі. Щоб збільшити тестопридатність вузла, необхідно насамперед збільшити його керованість, оскільки вузол 4 має максимально можливу керованість, необхідно вжити заходів для покращення його спостережності. Якщо 4 вузол зробити спостерігаючим безпосередньо, спостережність інших вузлів не збільшиться, а тестопридатність усієї схеми, таким чином, збільшиться на 4 %. Краще зробити спостерігаючим безпосередньо 6 вузол, як показано на рисунку 3.

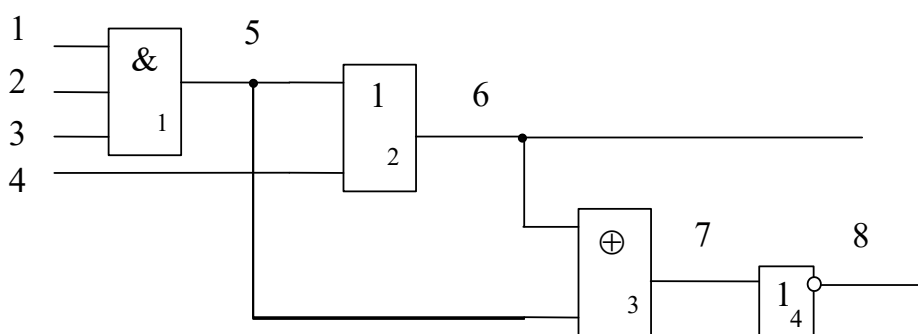


Рисунок 3

Значення керованості вузлів не змінилися, тому необхідно перерахувати тільки значення спостережності і тестопридатності вузлів.

$$OY(8-8) = OY(7-8) = OY(6-6) = 1, OY(6-8) = 0.25, OY(6-6) = 1.$$

Для визначення $OY(6-(6, 8))$ скористаємося формулою для випадку розгалуження виходу

$$OY(X-(Pвих1, Pвих2)) = 1 - ([1 - OY(X-Pвих1)] [1 - OY(X-Pвих2)]),$$

де $Pвих$ – первинні виходи схеми.

$$OY(6-(6, 8)) = 1 - (1 - OY(6-6)) (1 - OY(6-8)) = 1 - (1 - 1) (1 - 0.25) = 1,$$

$$OY(5-6, 8) = KOY(2) OY(6-6) CY(4) = 0.5,$$

$$OY(5-8) = 0.3125 \text{ (шлях 5-7-8),}$$

$$OY(5-(6, 8)) = 1 - (1 - 0.5) (1 - 0.3125) = 0.65625, OY(4-(6, 8)) =$$

$$\begin{aligned}
&= KOY(2) OY(6-(6,8)) CY(5) = 0.125, \\
&OY(1-(6,8)) = OY(2-(6,8)) = OY(3-(6,8)) = \\
&= OY(5-(6,8)) KOY(1) (CY(2) + CY(3))/2 = 0.164. \\
&TY(1) = 0.164, \quad TY(2)=0.164, \quad TY(3)=0.164, \quad TY(4)=0.125, \\
&TY(5)=0.164, \quad TY(6)=0.31342, \quad TY(7)=0.281, \quad TY(8)=0.281.
\end{aligned}$$

Визначаємо CY^* , OY^* , TY^* . Значення показників після модифікації наведено у таблиці 2.

Таблиця 2 - Значення показників після модифікації

Номер вузла	CY^*	OY^*	TY^*
1	1	0.797	0.797
2	1	0.797	0.797
3	1	0.797	0.797
4	1	0.771	0.771
5	0.841	0.9497	0.799
6	0.865	1	0.865
7	0.853	1	0.853
8	0.853	1	0.853

TY^* схеми = 0.814.

Гістограми зображені на рисунку 4. Анімацію побудови гістограм можна подивитись в електронному підручнику [7].

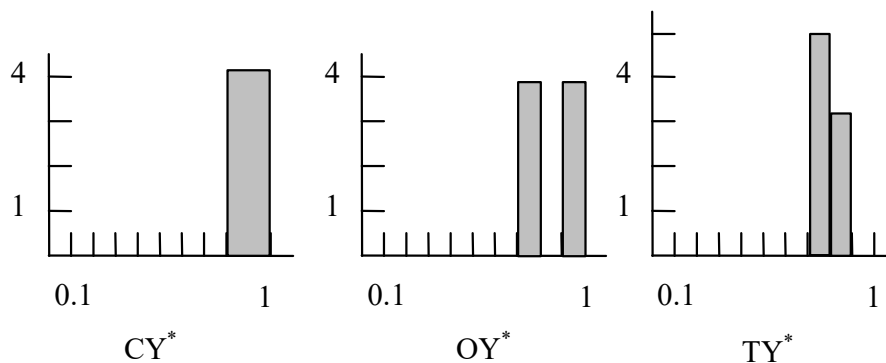


Рисунок 4

2 Визначити керованість, спостережність і тестопридатність вузлів схеми, зображеної на рисунку 5. Побудувати гістограми для цих характеристик. Збільшити тестопридатність вузла з

найнижчим її значенням.

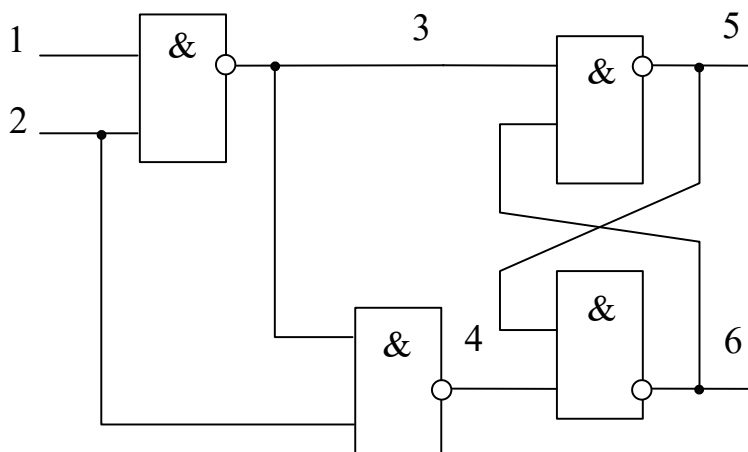


Рисунок 5 - DV-тригер

Розв'язання

$$K_{CY}=0.5, K_{OY}=0.5.$$

$$CY(1)=CY(2)=1.$$

$$CY(3)=K_{CY} \cdot (CY(1)+CY(2))/2=0.5$$

$$CY(4)=K_{CY} \cdot (CY(2)+CY(3))/2=0.375.$$

$$CY(5)=K_{CY} \cdot (CY(3)+CY(6))/2=0.158.$$

$$CY(6)=K_{CY} \cdot (CY(4)+CY(5))/2=0.133.$$

$$OY(5-5)=OY(6-6)=1.$$

$$OY(5-5,6)=OY(6-6,5)=1.$$

$$OY(4-6)=K_{OY} \cdot OY(6-6) \cdot CY(5)=0.079.$$

$$OY(3-5)=K_{OY} \cdot OY(5-5) \cdot CY(6)=0.0665 \text{ (шлях 3-5).}$$

$$OY(3-6)=K_{OY} \cdot OY(4-6) \cdot CY(2)=0.0395 \text{ (шлях 3-4-6).}$$

$$OY(3-(5,6)) = 1 - (1 - OY(3-5)) \cdot (1 - OY(3-6)) = \\ = 1 - (1 - 0.0665) \cdot (1 - 0.0395) = 0.103.$$

$$OY(2-5)=K_{OY} \cdot OY(3-(5,6)) \cdot CY(1)=0.0515 \text{ (шлях 2-3-5).}$$

$$OY(2-6)=K_{OY} \cdot OY(4-6) \cdot CY(3)=0.01975 \text{ (шлях 2-4-6).}$$

$$OY(2-(5,6)) = 1 - (1 - OY(2-5)) \cdot (1 - OY(2-6)) = \\ = 1 - (1 - 0.0515) \cdot (1 - 0.01975) = 0.0704.$$

$$OY(1-(5,6))=K_{OY} \cdot OY(3-(5,6)) \cdot CY(2)=0.0515 \text{ (шлях 1-3-5).}$$

$$TY(1)=0.0515, TY(2)=0.0704, TY(3)=0.0515, TY(4)=0.03, \\ TY(5)=0.158, TY(6)=0.133.$$

Значення показників після модифікації наведено у таблиці 3.

Таблиця 3 - Значення показників після модифікації

Номер вузла	СУ*	ОУ*	ТУ*
1	1	0.69	0.69
2	1	0.718	0.718
3	0.917	0.752	0.69
4	0.885	0.728	0.645
5	0.794	1	0.794
6	0.777	1	0.777

ТУ* схеми =0.719.

Гістограми зображені на рисунку 6. Анімацію побудови гістограм можна подивитись в електронному підручнику [7].

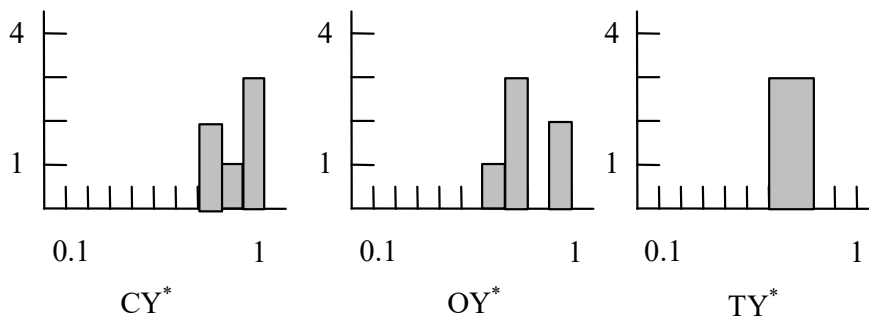


Рисунок 6

Домашнє завдання

1 У завданні розірвати зворотний зв'язок (лінію 6), зробити лінію 6 первинним входом для тестового режиму, вважаючи, що в схемі на цій лінії буде знімна перемичка. Підрахувати керованість, спостережність і тестопридатність вузлів і схеми в цілому. Побудувати гістограми. Порівняти результати з результатами завдання 2.

2 Обчислити керованість, спостережність і тестопридатність вузлів схеми, поданої на рисунку 7. Визначити тестопридатність всієї схеми, побудувати гістограми. Покращити тестопридатність вузла з мінімальним значенням тестопридатності, повторити обчислення.

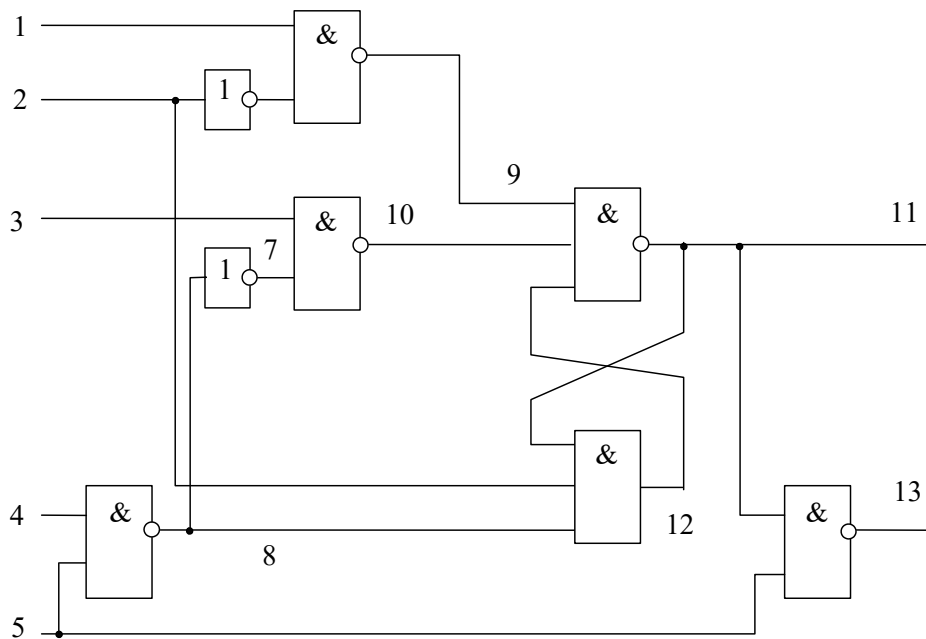
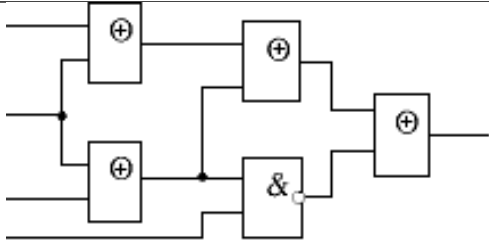
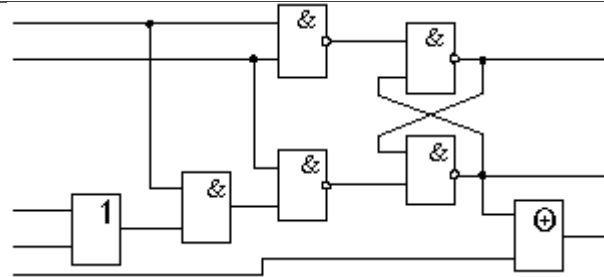
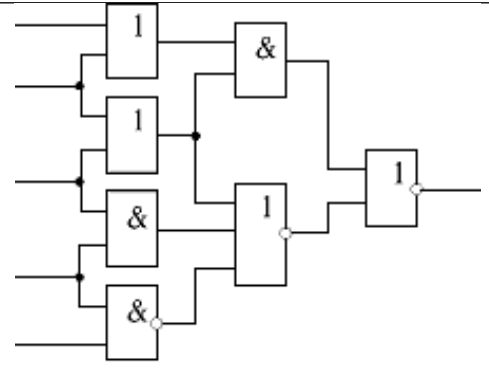
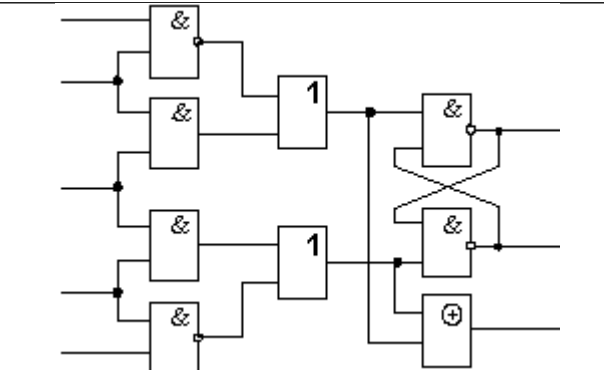
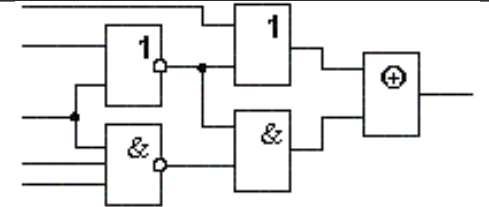
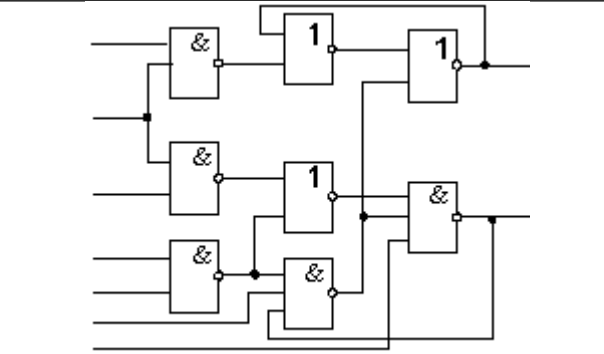


Рисунок 7

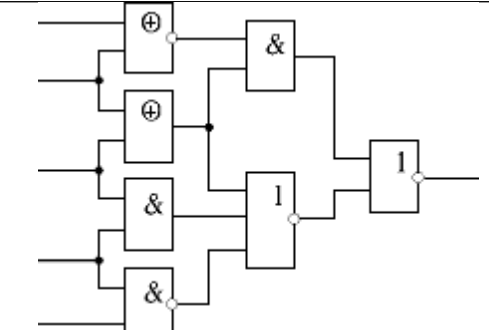
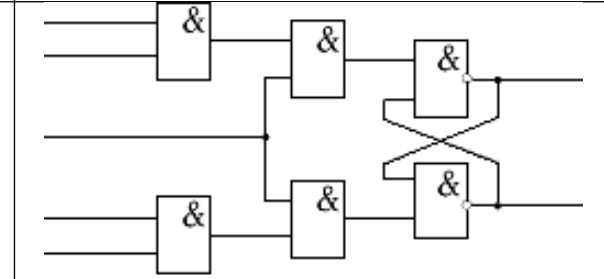
Варіанти завдань для самостійного виконання наведено у таблиці 4.

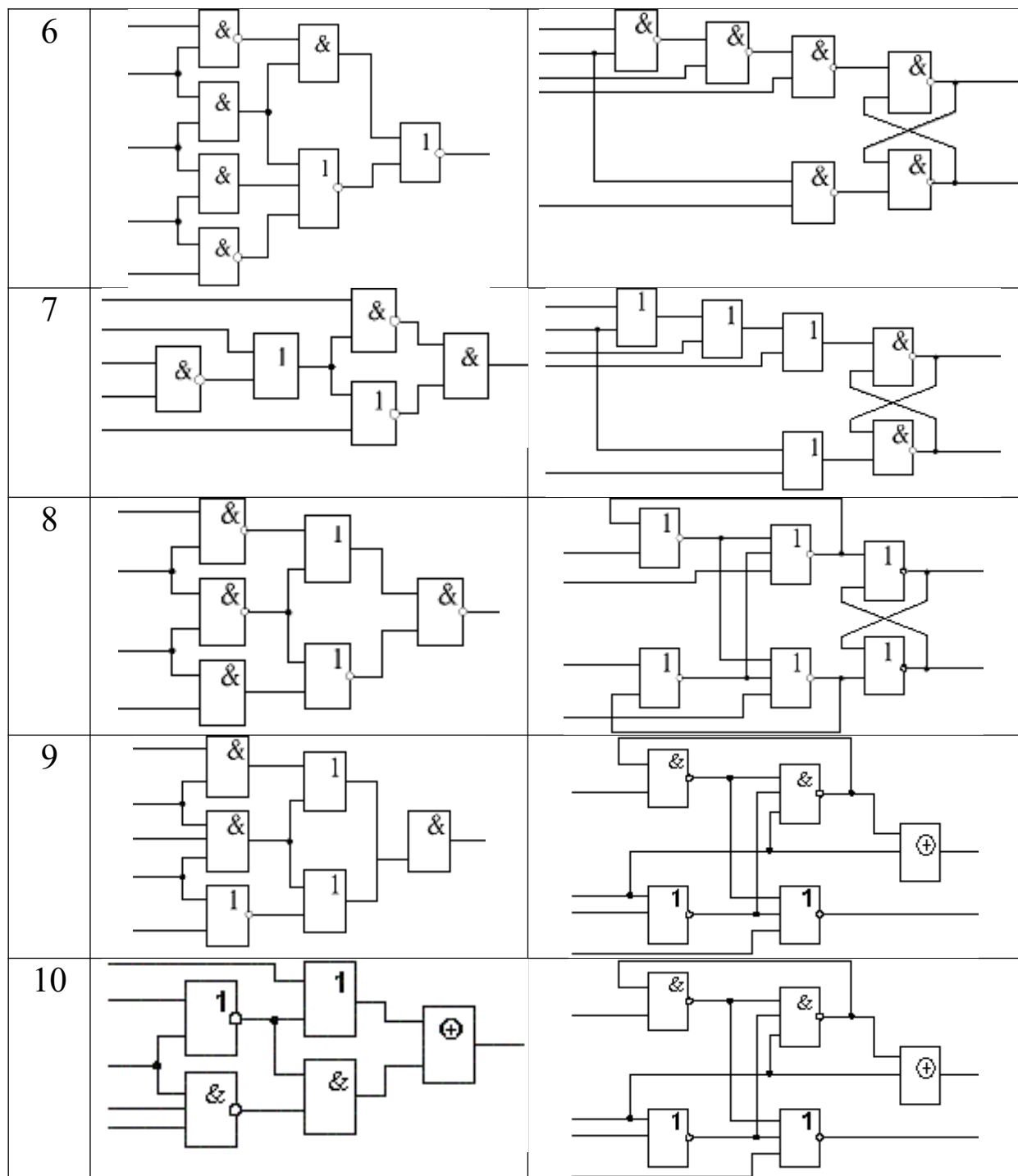
Таблиця 4

Но- мер п/п	Комбінаційна схема	Послідовна схема
1	2	3
1		

2		
3		
4		

Продовження таблиці 4

1	2	3
5		



2 ПРОЕКТУВАННЯ ТЕСТОПРИДАТНИХ ЦИФРОВИХ АВТОМАТІВ МЕТОДОМ СКАНОВАНОГО ШЛЯХУ ТА ВБУДОВАННІ САМОТЕСТОВАНOSTІ

Мета заняття

Отримати навички у забезпеченні тестопридатності цифрових автоматів методами шляхів, які скануються ScanPath (SP), і вбудованій самотестованості складних цифрових пристроїв

на основі елементів VILBO.

Методичні вказівки до організації самостійної роботи студентів.

Під час підготовки до практичного заняття ознайомитися з розділом 3.1 конспекту лекцій [7] та літературою [1, с. 54-59, 72-86]. Відповісти на контрольні питання, виконати контрольні завдання.

Контрольні питання і завдання

1 Поясніть принцип забезпечення тестопридатності цифрових автоматів методом сканованого шляху.

2 Які тести використовуються для тестованості комбінаційної і послідовних схем цифрового автомата при використанні методу сканованого шляху?

3 Що таке тестопридатне проектування (ТПР)?

4 Чим структурні методи ТПР відрізняються від спеціалізованих?

5 У чому полягає ідея сканованого шляху?

6 Перерахуйте недоліки і достоїнства методів сканування.

7 Що таке вбудована самотестованість?

8 Поясніть принцип побудови і роботи сигнатурного аналізатора. Які типи сигнатурних аналізаторів існують?

9 В чому особливість методів вбудованої самотестованості?

10 Які функції виконує елемент VILBO?

Приклади аудиторних і домашніх завдань

1 Отримати навички в забезпеченні тестопридатності цифрових автоматів методом шляху, який сканується (Scan Path).

Побудувати тестопридатну схему автомата Мура, описаного граф-схемою алгоритму (ГСА) (рисунок 8) та методом сканованого шляху (SP). Одержати тестову мікропрограму. При побудові схеми використовувати елементну базу I, АБО, НЕ. Для зменшення розмірності задачі одержання тестової мікропрограми

використовувати в автоматі синхронні D-тригери без інверсних виходів; реалізацію функцій збудження тригерів виконати без переддешифрації; функції виходів опустити.

Розмітимо ГСА, як на рисунку 8.

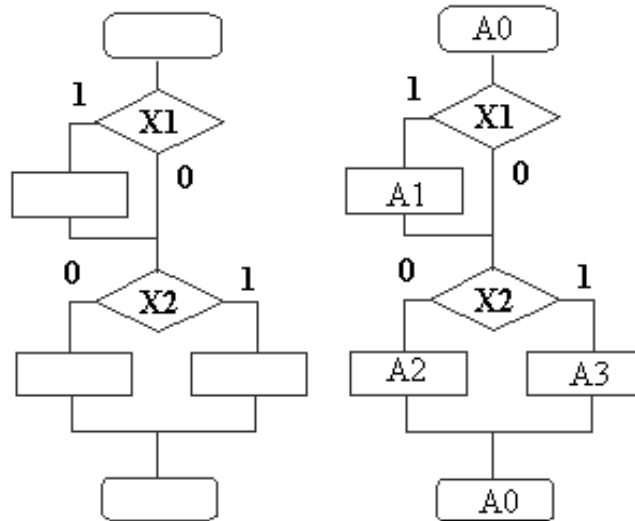


Рисунок 8 – ГСА

Розв’язання

У першому наближенні автомат повинен мати два інформаційних входи x_1 , x_2 , вхід синхронізації C , вхід початкової установки R , виходи управління Y і дві внутрішні лінії зворотного зв'язку Q_1 і Q_2 . Для спрощення задачі відповідно до вихідних вимог формування керуючих сигналів розглядатися не буде. Розглянемо автомат Мура (рисунку 9).

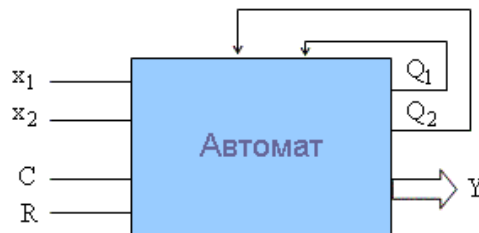


Рисунок 9 - Автомат Мура

Для синтезу автомата необхідно побудувати пряму (або

зворотну) структурну таблицю переходів станів. Стовець $Y(a_m, a_s)$ опускається (таблиця 5).

Таблиця 5 - Пряма структурна таблиця переходів

№	t		t+1		$X(a_m, a_s)$	$F(a_m, a_s)$	
	a_m	$k(a_m)$	a_s	$k(a_s)$		D_1	D_2
1	a_0	00	a_2	10	$\bar{x}_1\bar{x}_2$	1	0
2			a_3	11	\bar{x}_1x_2	1	1
3			a_1	01	x_1	0	1
4	a_1	01	a_2	10	\bar{x}_2	1	0
5			a_3	11	x_2	1	1
6	a_2	10	a_0	00	-	0	0
7	a_3	11	a_0	00	-	0	0

Функції збудження тригерів, отримані зі структурної таблиці переходів, мають вигляд (1) та (2):

$$D_1 = a_0\bar{x}_1\bar{x}_2 \vee a_0\bar{x}_1x_2 \vee a_1\bar{x}_2 \vee a_1x_2 = a_0\bar{x}_1 \vee a_1; \quad (1)$$

$$D_2 = a_0\bar{x}_1x_2 \vee a_0x_1 \vee a_1x_2 = a_0(\bar{x}_1x_2 \vee x_1) \vee a_1x_2 = a_0(x_2 \vee x_1) \vee a_1x_2. \quad (2)$$

Для реалізації автомата без переддешифрації стану автомата a_i необхідно подати його у вигляді кон'юнкції Q_1 і Q_2 , обумовленої кодом $k(a_i)$. Так, для $k(a_2)=10$ $Q_1=1$ і $Q_2=0$. А оскільки всі рівняння у процесі синтезу записуються у вигляді диз'юнктивної нормальної форми (ДНФ), вираження для стану a_2 буде мати подібний вигляд. Тепер функції збудження тригерів будуть мати вигляд: (3) та (4):

$$D_1 = \bar{Q}_1\bar{Q}_2\bar{x}_1 \vee \bar{Q}_1Q_2; \quad (3)$$

$$D_2 = \bar{Q}_1\bar{Q}_2(x_2 \vee x_1) \vee \bar{Q}_1Q_2x_2. \quad (4)$$

Такий спосіб рекомендується для лабораторної роботи і буде використане далі.

Реалізація автомата без переддешифрації подана на рисунку 10,

де КС – комбінаційна частина схеми. З міркувань компактності і наочності схеми інвертори на входах вентилів замінені інверсними входами.

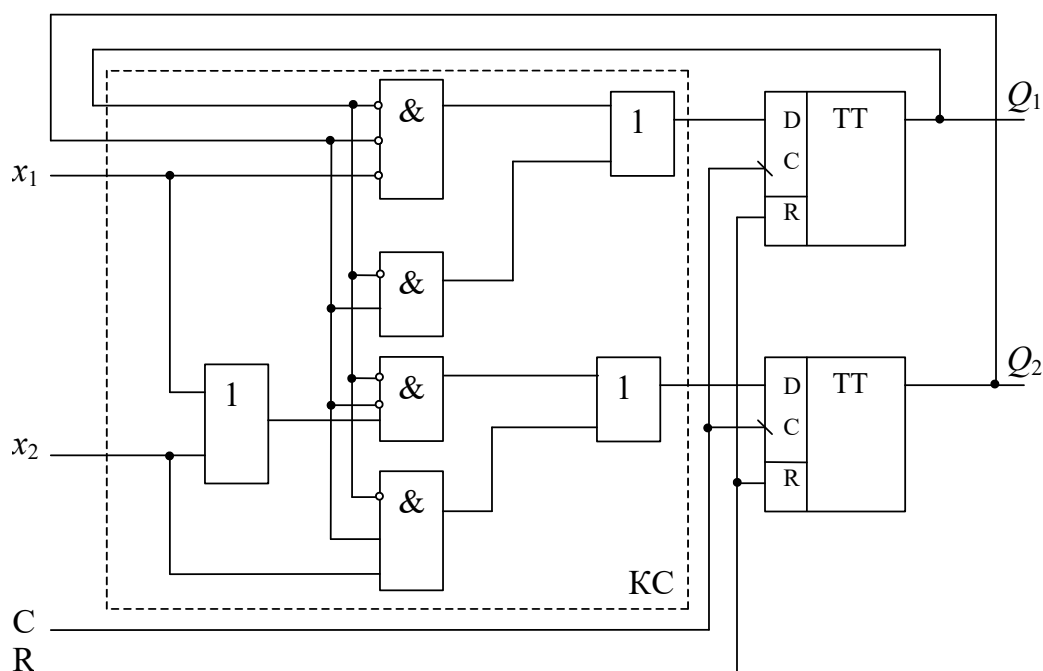


Рисунок 10 – Реалізація тестопридатного автомата без переддешифрації

Реалізація тестопридатного автомата методом сканованого шляху подана на рисунку 11, де МХ – мультиплексор, необхідний для поділу режимів нормального функціонування і тестованості. Коли $V=0$, вибирається режим нормального функціонування (F) – мультиплексори з'єднують виходи КС із входами тригерів. Коли $V=1$, вибирається режим сканування (SP) – елементи пам'яті реконфігуруються в один зсувний регістр із послідовним уведенням-виведенням даних, коли $V=1$, уведенням-виведенням даних. X_s – вхід сканування даних, на нього дані надходять послідовно, біт за бітом. Q_1 – вихід сканування даних, з нього послідовно зчитуються дані, що зрушуються. Таким чином, у режимі SP елементи пам'яті можна досить просто установити в будь-який заданий стан, подаючи послідовність сигналів на X_s , тактуючи зсувний регістр за допомогою тактового імпульсу C.

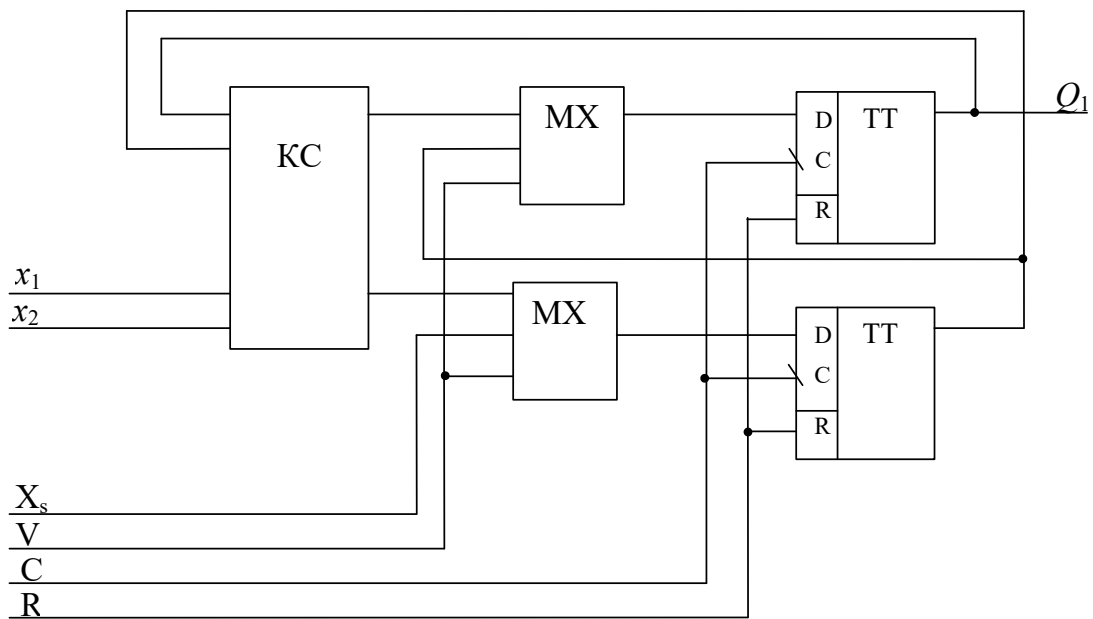


Рисунок 11 – Реалізація тестопридатного автомата методом сканованого шляху

Тепер розглянемо побудову тестової мікропрограми.

Для початку необхідно побудувати по можливості повний мінімальний тест, що перевіряє одиночну константну несправність (ОКН), для комбінаційної схеми (КС), з огляду на те, що зовнішні входи X та внутрішні змінні Q будуть безпосередньо керовані, а виходи КС безпосередньо спостережувані, тобто КС буде мати первинні входи XQ (x_1 , x_2 , Q_1 , Q_2). Побудова мінімального тесту здійснюється або D-алгоритмом, або K-алгоритмом, або за таблицею несправностей.

Нехай повний мінімальний тест має вигляд таблиці 6.

Таблиця 6

x_1	x_2	Q_1	Q_2
1	0	1	1
1	1	0	0
1	0	1	0
0	1	1	1

У таблиці 7 наведена тестова мікропрограма. E – передній

фронт (0/1). Сірим кольором виділені фрагменти повного мінімального тесту для КС.

Таблиця 7

1	Коментарі до режимів 2	Тестові мікропрограми					Виходи тригерів	
		R	C	V	Xs	x1x2	Q1	Q2
1	2	3	4	5	6	7	8	
0	Початкове установлення тригерів	1	E	x	X	x x	00	
1	SP Тест А (біжуча 1)	0	E	1	1	x x	10	
		0	E	1	0	x x	01	
		0	E	1	0	x x	00	
2	SP Тест А (біжучий 0)	0	E	1	1	x x	10	
		0	E	1	1	x x	11	
		0	E	1	0	x x	01	
		0	E	1	1	x x	10	
		0	E	1	1	x x	11	
3	SP Тест Б (біжучі пари 001100)	0	E	1	0	x x	01	
		0	E	1	0	x x	00	
		0	E	1	1	x x	10	
		0	E	1	1	x x	11	
		0	E	1	0	x x	10	
		0	E	1	0	x x	00	
4	SP Зсув останніх бітів тесту Б та запис частини Q (Q2Q1 = 11) тестового вектора 1	0	E	1	1	x x	10	
		0	E	1	1	x x	11	
5	F Подання вектора 1 (x1x2Q1Q2 = 1011) на входи КС	0	E	1	X	1 0	00	

Продовження таблиці 7

1	2	3	4	5	6	7	8	
6	SP Зсув відгуку на вектор 1 (Q1Q2) та запис частини Q (Q2Q1 = 00) тестового вектора 2	0	E	1	0	x x	00	
		0	E	1	0	x x	00	
7	F Подання вектора 2 (x1x2Q1Q2 = 1100 на входи КС	0	E	1	X	1 1	10	
8	SP Зсув відгуку на вектор 2 (Q1Q2) та запис частини Q (Q2Q1 = 10) тестового вектора 3	0	E	1	1	x x	10	
		0	E	1	0	x x	01	
9	F Подання вектора 3	0	E	0	X	1 0	00	

	(x1x2Q1Q2 =1010) на входи КС						
10	SP Зсув відгуку на вектор 3 (Q1Q2) та запис частини Q (Q2Q1 = 11) тестового вектора 4	0	E	1	1	x x	10
		0	E	1	1	x x	11
11	F Подання вектора 4 (x1x2Q1Q2 =0111) на входи КС	0	E	0	X	1 0	00
12	SP Зсув відгуку на вектор 4	0	E	1	X	x x	x 0

Тестова мікропрограма – послідовність мікрокоманд управління режимом тестованості й аналізу результатів тестованості.

2 Побудувати тестопридатну схему автомата Мура, описаного ГСА (рисунок 8), методом вбудованої самотестованості. Як елементи пам'яті використовувати регістр ВІЛВО. Одержати тестову мікропрограму. Синтез автомата виконати відповідно до вимог, сформульованих у завданні 1.

Розв'язання

Синтез автомата, наведеного нижче для зручності, у точності повторює синтез із завдання 1.

Реалізація тестопридатного автомата методом вбудованої самотестованості наведена на рисунку 12.

ГПВП – генератор псевдовірогідної послідовності, структура якого зображена на рисунку 13. Він використовується замість елемента ВІЛВО для зменшення апаратних витрат, оскільки на вході схеми необхідна тільки генерація ПВП.

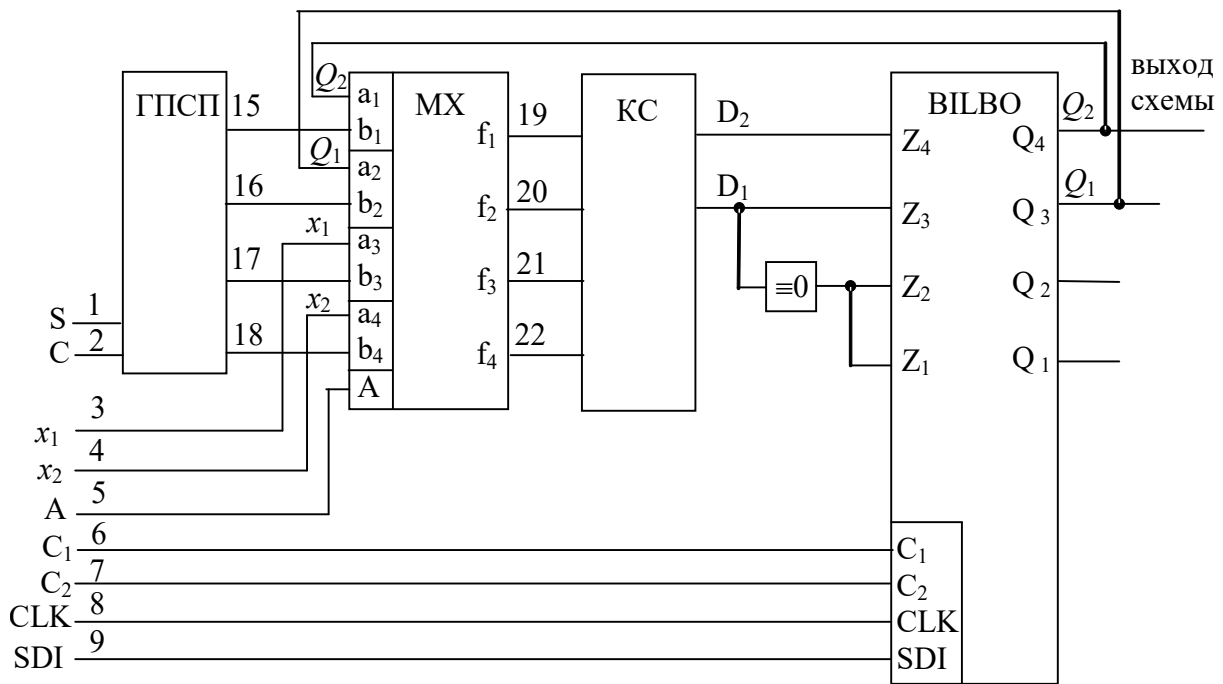
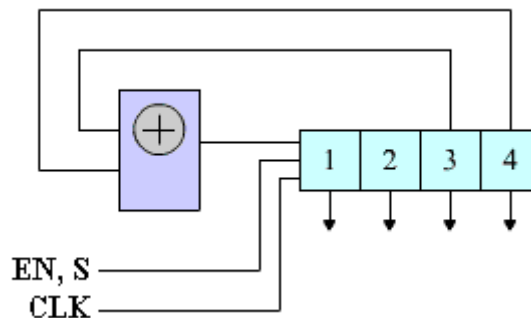


Рисунок 12



EN – вхід дозволу генерації, S – вхід установки тригерів ГПВП в одиничний стан, CLK – синхронізація ГПВП

Рисунок 13 – Генератор псевдовірогідної послідовності

При початковому стані (1111) ГПВП генерує послідовність: 1111, 0111, 0011, 0001, 1000, 0100, 0010, 1001, 1100, 0110, 1011, 0101, 1010, 1101, 1110.

MX – мультиплексор, необхідний для поділу режимів нормального функціонування (A=0) і тестованості (A=1). Це схема, що містить 4 мультиплексори «2-1» із спільним адресним входом A.

У режимі тестованості сигнали з виходів ГПВП проходять через МХ на входи комбінаційної схеми (КС). Реакції КС на псевдовірогідні набори ущільнюються регістром ВІЛВО (режим рівнобіжного СА). Результуюча сигнатура, одержувана після ущільнення останньої реакції, виводиться послідовно на єдиний первинний вихід SDO. У режимі нормального функціонування елемент ВІЛВО виконує функцію елементів пам'яті, а МХ з'єднує входи КС із сповіщальними сигналами і виходами елементів пам'яті.

x_1 , x_2 – сповіщальні сигнали, CLK – синхронізація системи (по передньому фронту), C1, C2 – входи управління режимами ВІЛВО, SDI – вхід сканування даних.

Регістр ВІЛВО може працювати в чотирьох режимах.

1 Режим початкової установки. $C1 = 0$, $C2 = 1$. Усі тригери встановлюються у стан 0.

2 Режим нормального функціонування. $C1 = 1$, $C2 = 1$. Усі тригери незалежні і для кожного з них окремо інформація вводиться по входах Z і зчитується з виходів ZQ.

3 Режим сканування даних. $C1 = 0$, $C2 = 0$. Дані скануються з інверсією.

4 Режим сигнатурного зрушення. $C1 = 1$, $C2 = 0$. Елемент ВІЛВО може використовуватися як генератор псевдовірогідної послідовності (ГПВП) або як багатоканальний сигнатурний аналізатор (СА).

ГПВП: початкові стани тригерів ZQ1, ZQ2, ZQ3, ZQ4 - не рівні 0101, на входи Z1, Z2, Z3, Z4 подані нулі. Будуть генеруватися 15 псевдовірогідних наборів. При початковому стані (0000) генеруються набори: 0000, 1111, 1000, 1011, 1010, 0010, 0110, 0100, 1101, 0001, 0111, 1100, 1001, 0011, 1110.

Послідовний СА: $Z2=Z3=Z4=0$ послідовність подається на вхід Z1. Рівнобіжний СА: ущільнювані дані надходять на усі входи Z. Тепер розглянемо побудову тестової мікропрограми. Будувати повний мінімальний тест для КС, що перевіряє ОКН, не потрібно, оскільки в даному методі використовується псевдовірогідний тест. Тестова мікропрограма наведена в таблиці 8.

Таблиця 8 - Тестова мікропрограма

Но- мер	Тестові мікропрограми							Коментарі до режимів
	S	EN	x ₁ x ₂	A	C ₁ C ₂	CLK	SDI	
1	1	0	xx	1	01	0	x	Встановлення ВІЛВО у початковий стан (0000)
2	1	0	xx	1	01	1	x	Встановлення ГПВП у початковий стан (1111)
3	0	0	xx	1	10	0	x	Ущільнення на ВІЛВО (B) відгуку на тестовий вектор 1
4	0	1	xx	1	10	1	x	
5	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 2 (0111)
6	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 2
7	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 3 (0011)
8	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 3
9	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 4 (0001)
10	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 4
11	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 5 (1000)
12	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 5
13	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 6 (0100)
14	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 6
15	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 7 (0010)
16	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 7
17	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 8 (1001)
18	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 8
19	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 9 (1100)
20	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 9
21	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 10 (0110)
22	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 10
23	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 11 (1011)
24	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 11
25	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 12 (0101)
26	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 12
27	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 13 (1010)
28	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 13
29	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 14 (1101)
30	0	1	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 14
31	0	1	xx	1	10	0	x	Генерація ГПВП тестового вектора 15 (1110)
32	0	0	xx	1	10	1	x	Ущільнення на B відгуку на тестовий вектор 15
33	0	0	xx	1	10	0	x	Зсув на 1 розряд результуючої сигнатури у регістрі ВІЛВО
34	0	0	xx	1	10	1	x	
35	0	0	xx	1	10	0	x	Зсув на 1 розряд результуючої сигнатури у регістрі ВІЛВО
36	0	0	xx	1	10	1	x	
37	0	0	xx	1	10	0	x	Зсув на 1 розряд результуючої сигнатури у регістрі ВІЛВО
38	0	0	xx	1	10	1	x	

Встановлення ГПВП у початковий стан (1111) здійснюється подачею 1 на S. Стан ГПВП 1111 - це тестовий вектор 1. Генерація ГПВП тестового вектора відбувається при перемикаванні CLK з 1 на 0 (задній фронт) і при EN=1 (сигнал

дозволу). Ущільнення на VILBO відгуку на тестовий вектор відбувається при перемиканні CLK з 0 на 1 (передній фронт) і при $C1=1$, $C2=0$. На прогін тестового вектора іде 1,5 такту: на першому і другому напівтакті генерується тестовий вектор, на другому і третьому ущільнюються відгук на нього. Зверніть увагу, тестова мікропрограма має регулярну структуру: мікрокоманди 5 і 6 повторюються 14 разів (генерація 14 з 15 псевдовірогідних наборів і ущільнення відгуків на них), мікрокоманди 33 і 34 повторюються 3 рази (зрушення чотирирозрядної сигнатури, що зберігається у VILBO на вихід, що спостерігається). Зрушена (тобто що спостерігається) сигнатура буде відрізнятися від тієї, що вийшла в результаті ущільнення, оскільки зрушення у VILBO відбувається з інверсією. Розряди сигнатури визначаються за значенням виходу, що спостерігається, Q1 на напівтактах, які відповідають мікрокомандам 32, 34, 36, 38.

Домашнє завдання

1 Побудувати тестові мікропрограми для схем, зображених на рисунках 11 та 12.

2 Розв'язати задачі 1 і 2 для автомата, що реалізується ГСА (рисунок 14).

Варіанти завдань для самостійного виконання наведено у таблиці 9.

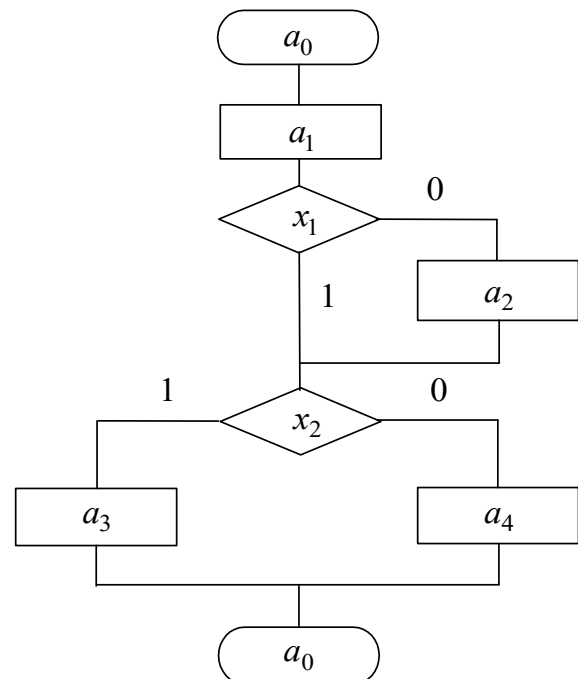
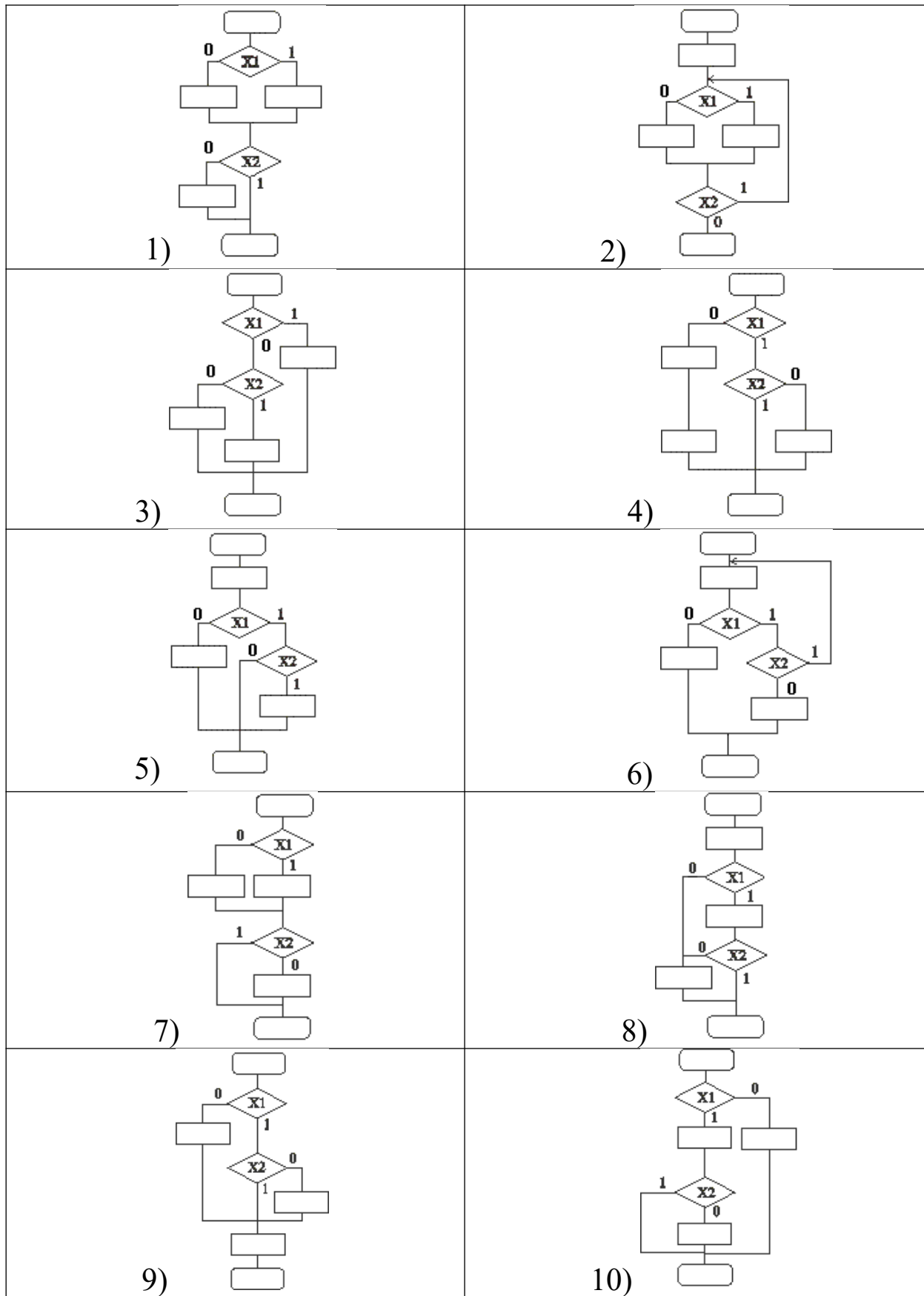


Рисунок 14

Таблиця 9



3 СИГНАТУРНІ АНАЛІЗАТОРИ У СИСТЕМАХ

ВБУДОВАННОЇ САМОТЕСТОВАНОСТІ

Мета заняття

Вивчити різновиди й особливості сигнатурних аналізаторів найчастіше використовуваних у системах вбудованої самотестованості.

Методичні вказівки до організації самостійної роботи студентів

Під час підготовки до практичного заняття ознайомитися з розділами Т. 4.3, Т. 12.3 конспекту лекцій [7] та літературою [2]. Відповісти на контрольні питання, виконати контрольні завдання.

Контрольні питання і завдання

1 За допомогою яких пристроїв реалізуються генератори тестових дій у системах вбудованої самотестованості?

2 Псевдовипадковий тест може бути отриманий за допомогою:

а) лічильника; б) зсувного регістра; в) зсувного регістра з лінійними зворотними зв'язками.

3 Максимальний період псевдовипадкової послідовності, що генерується n -розрядним регістром, дорівнює: а) 2^n-1 ; б) 2^n ; в) 2^{2^n} .

4 За допомогою яких пристроїв реалізуються сигнатурні аналізатори в системах вбудованої самотестованості (ВСТ)?

5 Утворюючий поліном описує:

а) зворотні зв'язки зсувного регістра з лінійним зворотним зв'язком (ЗРЛЗЗ);

б) ущільнювану послідовність;

в) вихідну послідовність.

6 Для якого ЗРЛЗЗ справедливо, що сигнатура – залишок від ділення утворюючого полінома на зворотний характеристичний із зовнішніми або внутрішніми елементами XOR.

Приклади аудиторних і домашніх завдань

1 Дано характеристичний поліном $P^*(x) = 1+x^3+x^5+x^7+x^9$, що описує ЗРЛЗЗ із внутрішніми елементами XOR. Зобразити схему цього ЗРЛЗЗ у вигляді сигнатурного аналізатора і визначити сигнатуру вхідної послідовності (10111001011100000→) за умови, що тригери ЗРЛЗЗ скинуті в нуль.

Розв'язання

$P^*(x) = 1 + x^3 + x^5 + x^7 + x^9$ – зворотний характеристичний поліном (із зірочкою), йому відповідає прямий характеристичний поліном (без зірочки) $P(x) = x^9 + x^6 + x^4 + x^2 + 1$. Обидва поліноми описують зворотні зв'язки в ЗРЛЗЗ, однак зворотний характеристичний поліном зручніше використовувати для відновлення структури ЗРЛЗЗ - показник ступеня доданків вказує на номер тригера, за яким впливає елемент XOR.

Схема сигнатурного аналізатора зображена на рисунку 15.

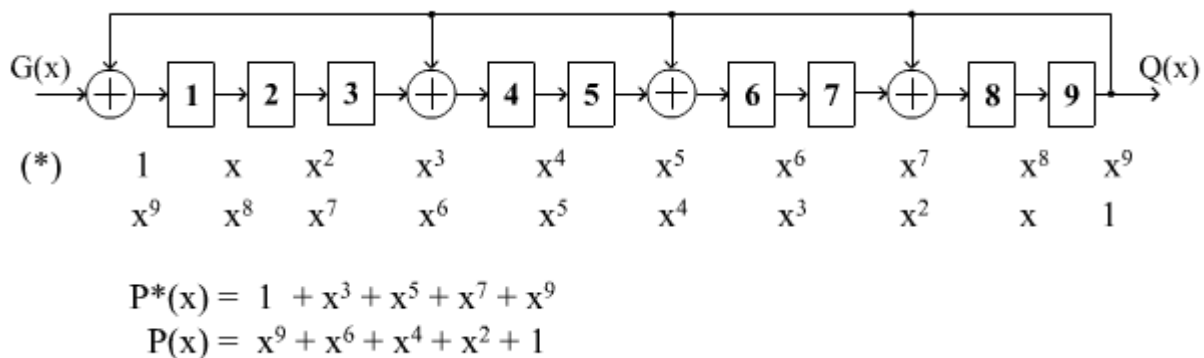


Рисунок 15 - Схема сигнатурного аналізатора

Вхідна (ущільнювана) послідовність 10111001011100000 описується утворюючим поліномом $G(x) = 1 + x^2 + x^3 + x^4 + x^7 + x^9 + x^{10} + x^{11}$. Стрілка вказує напрямок потоку інформації. Перший ущільнюваний біт (біля стрілки) відповідає максимальному показникові ступеня, а останній біт – мінімальному показникові(0) у $G(x)$. Ступінь записується у багаточлен, якщо йому відповідає одиниця у двійковій послідовності.

Сигнатура – це вміст ЗРЛЗЗ після ущільнення всіх бітів

вхідної послідовності. З математичної точки зору для аналізатора із внутрішніми елементами XOR сигнатура – це залишок від розподілу утворюючого полінома на зворотний характеристичний поліном. Тому для визначення сигнатури досить зробити поліноміальний розподіл $G(x)$ на $P^*(x)$.

$$x^{11} + x^{10} + x^9 + x^7 + x^4 + x^3 + x^2 + 1 \mid \frac{x^9 + x^7 + x^5 + x^3 + 1}{x^2 + x} ;$$

$$\frac{x^{11} + x^9 + x^7 + x^5 + x^2}{x^{10} + x^5 + x^4 + x^3 + 1} ; \frac{x^{10} + x^8 + x^6 + x^4 + x}{x^8 + x^6 + x^5 + x^3 + x + 1} .$$

Залишок $R(x) = 1 + x + x^3 + x^5 + x^6 + x^8$ відповідає сигнатурі 110101101.

Відповідність розрядів регістра і розмірів полінома наведена у таблиці 10.

Таблиця 10

Номери тригерів	1	2	3	4	5	6	7	8	9
Ступені $R(x)$	0	1	2	3	4	5	6	7	8
Сигнатура	1	1	0	1	0	1	1	0	1

2 Дано характеристичний поліном $P^*(x) = x^4 + x + 1$, що описує ЗРЛЗЗ із зовнішніми елементами XOR. Зобразити схему цього ЗРЛЗЗ у вигляді сигнатурного аналізатора і визначити сигнатуру вхідної послідовності 111110 за умови, що тригери ЗРЛЗЗ скинуті в нуль.

Розв'язання

$P^*(x) = x^4 + x + 1$ – зворотний характеристичний поліном (із зірочкою), йому відповідає прямий характеристичний поліном (без зірочки) $P(x) = 1 + x^3 + x^4$.

Обидва поліноми описують зворотні зв'язки в ЗРЛЗЗ, однак прямий характеристичний поліном зручніше використовувати для відновлення структури ЗРЛЗЗ – показник ступеня доданків вказує на номер тригера, із виходу якого йде зворотний зв'язок на зовнішній елемент XOR. Схема сигнатурного аналізатора зображена на рисунку 16.

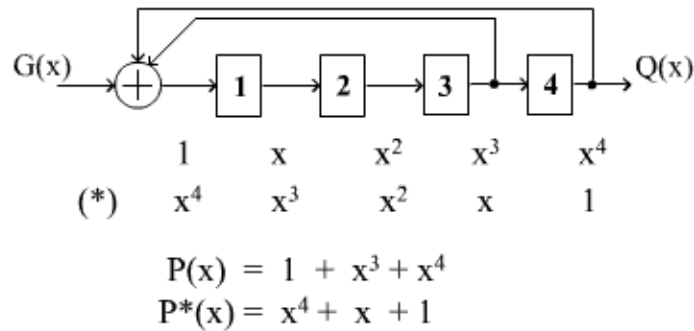


Рисунок 16

Вхідна (ущільнювана) послідовність 111110 описується утворюючим поліномом $G(x) = 1 + x + x^2 + x^3 + x^4$. Стрілка вказує напрямок потоку інформації. Перший ущільнюваний біт (біля стрілки) відповідає максимальному показникові ступеня, а останній біт – мінімальному показникові (0) у $G(x)$. Ступінь записується у багаточлен, якщо йому відповідає одиниця у двійковій послідовності.

Сигнатура – це зміст ЗРЛЗЗ після ущільнення всіх бітів вхідної послідовності. Даний тип сигнатурного аналізатора також виконує поліноміальний розподіл утворюючого полінома $G(x)$ на зворотний характеристичний поліном $P^*(x)$, при цьому виходить коректна частка, однак змістом регістра після розподілу буде не залишок $R(x)$. Залишок $R(x)$ може бути отриманий тільки в окремих випадках. Тому для визначення сигнатури необхідно зробити моделювання роботи аналізатора. Результати моделювання ущільнення вхідної послідовності наведено у таблиці 11.

Таблиця 11

Час	Вхідна послідовність $G(x) \rightarrow$	Зміст регістра 1 2 3 4	Вихідна послідовність $Q(x) \rightarrow$
0	1 1 1 1 1 0	0 0 0 0	
1	1 1 1 1 1	0 0 0 0	
2	1 1 1 1	1 0 0 0	
3	1 1 1	1 1 0 0	
4	1 1	1 1 1 0	
5	1	0 1 1 1	
6		1 0 1 1	1

Сигнатура – зміст регістра на 6-му такті – 1011.

Домашнє завдання

1 Дано характеристичний поліном $P^*(x)=1+x^3+x^4+x^8+x^9$, що описує ЗРЛЗЗ із внутрішніми елементами XOR. Нарисувати схему цього ЗРЛЗЗ у вигляді сигнатурного аналізатора і визначити сигнатуру вхідної послідовності (101001010101000) за умови, що тригери ЗРЛЗЗ скинуті в нуль.

2 Дано характеристичний поліном $P^*(x)=x^4+x^2+1$, що описує ЗРЛЗЗ, із зовнішніми елементами XOR. Нарисувати схему цього ЗРЛЗЗ у вигляді сигнатурного аналізатора і визначити сигнатуру вхідної послідовності (101011) за умови, що тригери ЗРЛЗЗ скинуті в нуль. Варіанти завдань для самостійного виконання наведено у таблиці 12.

Таблиця 12

Номер варіанта	Характеристичний поліном	Вхідна послідовність
1	$P^*(x) = x^9 + x^6 + x^4 + x^2 + 1$	10111001011100010 →
2	$P(x) = x^8 + x^5 + x^4 + 1$	11000111100000100 →
3	$P^*(x) = x^8 + x^7 + x^5 + x^2 + 1$	00100101110001100 →
4	$P(x) = x^7 + x^4 + x^2 + 1$	10000100011100011 →
5	$P^*(x) = x^9 + x^5 + x^4 + 1$	01100110011011000 →
6	$P(x) = x^{10} + x^6 + x^3 + 1$	01000111100101010 →
7	$P^*(x) = x^9 + x^8 + x^5 + x^2 + 1$	00001110010100011 →
8	$P(x) = x^9 + x^2 + x + 1$	00101010000111101 →
9	$P^*(x) = x^{10} + x^7 + x^4 + x^3 + 1$	00000011111010101 →
10	$P(x) = x^9 + x^5 + x^3 + x^2 + 1$	10110110000001000 →
11	$P(x) = x^6 + x^4 + x^2 + 1$	001011101
12	$P^*(x) = x^8 + x^5 + 1$	100011110
13	$P(x) = x^8 + x^2 + 1$	1110001100
14	$P^*(x) = x^7 + x^4 + x + 1$	101000111
15	$P(x) = x^6 + x^5 + x^4 + 1$	011001101
16	$P^*(x) = x^7 + x^6 + x^3 + 1$	001111001
17	$P(x) = x^8 + x^5 + 1$	001110010
18	$P^*(x) = x^7 + x^2 + x + 1$	010100001
19	$P(x) = x^6 + x^3 + 1$	00111110101
20	$P^*(x) = x^6 + x^3 + x^2 + 1$	1101100011

4 ЗАБЕЗПЕЧЕННЯ С-ТЕСТОВАНOSTІ І ПОБУДОВА ТЕСТУ ДЛЯ СИСТОЛІЧНИХ МАТРИЦЬ КОМБІНАЦІЙНИХ ЕЛЕМЕНТІВ

Мета заняття

Отримати навички у забезпеченні С-тестованості ортогональних одно- і двовимірних систолічних матриць комбінаційних елементів (СМКЕ), функція комірки яких описана таблицею переходів станів, а також у побудові тестового забезпечення для СМКЕ.

Методичні вказівки до організації самостійної роботи студентів

Під час підготовки до практичного заняття ознайомитися з розділами Т. 4.1, Т. 4.2, Т. 4.3 і Т. 4.4 конспекту лекцій [7] та літературою [1, 2]. Відповісти на контрольні питання, виконати контрольні завдання.

Контрольні питання і завдання

- 1 Які матричні структури називаються систолами?
- 2 Що зумовило розвиток систолічних структур? Де вони застосовуються?
- 3 Яка функція називається добре визначеною?
- 4 Сформулюйте умови забезпечення С-тестованості одновимірних ортогональних СМКЕ.
- 5 Сформулюйте правила модифікації базової таблиці переходів і побудови тесту для забезпечення С-тестованості одно- і двовимірних СМКЕ.

Приклади аудиторних і домашніх завдань

1 Дано одновимірну односпрямовану СМКЕ, що складається з 11 комірок, з функцією комірки, заданою базовою таблицею переходів S_{b1} . Забезпечити С-тестованості СМКЕ, модифікуючи базову таблицю переходів $(1,7) \rightarrow 3$. Побудувати тест для зазначеного переходу. Оцінити час тестованість матриці за базовою таблицею переходів S_{b1} (таблиця 13).

Таблиця 13

Y

		0	1	2	3	4	5	6	7
X	0	0	1	3	2	1	1	2	3
	1	2	0	2	0	0	1	1	3
	2	3	1	1	3	1	0	1	2
	3	3	3	0	0	2	2	0	0

Розв'язання

Для забезпечення С-тестованості одновимірної односпрямованої СМКЕ модифікується функція комірки за такими правилами:

- 1) $f^*(x_i, y_{n+1})=x_k, \quad 1 \leq i \leq m+1, 1 \leq k \leq m+1;$
- 2) $f(x_{m+1}, y_{n+2})=x_r, \quad 1 \leq r \leq m$ (обирається тільки одне r з m можливих);
- 3) $f(x_s, y_{n+2})=x_{m+1}, \quad 1 \leq s \leq m;$
- 4) $f^*(x_i, y_{n+3})=x_k, \quad 1 \leq i \leq m, 1 \leq k \leq m,$ де m – кількість x -станів у S_{b1} ;
- 5) для інших x та y в $S_{m1} f(x,y)=x$.

Модифікована таблиця переходів (таблиця 14) S_{m1} побудована на основі базової таблиці переходів S_{b1} і правил заповнення (1–5).

Таблиця 14

		y_n															
		+1 +2 +3 +4 +5 +6 +7 +8															
		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
x₁	0	0	1	3	2	1	1	2	3	1	4	1	0	0	0	0	0
x₂	1	2	0	2	0	0	1	1	3	2	4	2	1	1	1	1	1
x₃	2	3	1	1	3	1	0	1	2	3	4	3	2	2	2	2	2
x₄	3	3	3	0	0	2	2	0	0	4	4	0	3	3	3	3	3
x₅	4	4	4	4	4	4	4	4	4	0	0	3	4	4	4	4	4
x₆	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5
x₇	6	6	6	6	6	6	6	6	6	6	6	6	6	6	6	6	6
x₈	7	7	7	7	7	7	7	7	7	7	7	7	7	7	7	7	7

Тестованості переходу (1,7) $\rightarrow \square 3$ для заштрихованих комірок показано на рисунку 17.

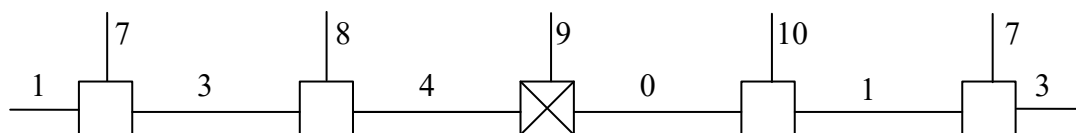


Рисунок 17

Таким чином, тестова послідовність і вектор моделювання для переходу $(1,7) \rightarrow 3$ мають вигляд:

7 8 9 10 – тестова послідовність (у x-напрямку подається на у-входи);
1 3 4 0 – вектор моделювання (у x-напрямку).

Жирним шрифтом виділені значення, подавані на входи матриці. Вони відповідають тестовому векторові для першої (заштрихованої) комірки. Щоб одержати тестові вектори для інших комірок послідовності, що регенерує, необхідно тестову послідовність і вектор моделювання зрушувати одночасно циклічно на один розряд вправо.

7 8 9 10 ← тестовий вектор для першої (заштрихованої) комірки;
1 3 4 0 ← вектор моделювання;
10 7 8 9 ← тестовий вектор для другої комірки, отриманий циклічним зрушенням на один розряд вправо всіх розрядів тесту і вектора моделювання для першої комірки;
0 1 3 4;
9 10 7 8 ← тестовий вектор для третьої комірки;
4 0 1 3;
8 9 10 7 ← тестовий вектор для четвертої комірки;
3 4 0 1.

Отримані тестові вектори застосовуються до кожної чотвірки наступної комірки уздовж усієї матриці, наприклад, для тестованості першої, п'ятої, дев'ятої комірки в СМКЕ, що містить 11 комірок, вхідний (тестовий) вектор буде виглядати так:

7 8 9 10 7 8 9 10 7 8 9 (в у- напрямку);
1 (в x- напрямку).

Для другої, шостої, десятої:

10 **7** 8 9 10 **7** 8 9 10 **7** 8;

0.

Для третьої, сьомої, одинадцятої:

9 10 **7** 8 9 10 **7** 8 9 10 **7**;

4.

Для четвертої і восьмої:

8 9 10 **7** 8 9 10 **7** 8 9 10;

3.

Час тестованості (кількість тестових векторів) визначається за формулою $T=4mn(2m+1)$, де m – кількість x -станів, n – кількість y -станів.

$m=4$, $n=8$, тому $T=1152$.

2 Дано двовимірну односпрямовану ортогонально зв'язану СМКЕ із функцією комірки, заданою базовою таблицею переходів S_{b2} (таблиця 15). Забезпечити С-тестованість СМКЕ, модифікуючи базову таблицю переходів. Побудувати тест для зазначеного переходу $(2,5) \rightarrow (3,5)$. Оцінити час тестованості матриці. Побудувати тест для переходу.

Таблиця 15 – Базова таблиця переходів S_{b2}

		Y			
		0	1	2	3
X	0	(1,2)	(2,3)	(3,1)	(3,0)
	1	(2,3)	(2,1)	(1,3)	(0,0)
	2	(1,2)	(0,3)	(0,0)	(1,0)
	3	(3,1)	(1,2)	(0,2)	(0,1)

Розв'язання

Модифікована таблиця переходів S_{m2x} (таблиця 16) побудована на основі базової таблиці переходів S_{b2} (таблиця 15) і правил заповнення (1–5).

Для y -напрямку використовуються ті ж правила заповнення (1 – 5), тільки в них x та y міняються місцями, а замість m

записується n , n – кількість y -станів у S_{b2} . Зверніть увагу на особливість розширення базової таблиці переходів S_{b2} (таблиця 17) – рядки y - значень з таблиці S_{b2} відповідають стовпцям у таблиці S_{m2y} .

Таблиця 16 – Модифікована таблиця переходів S_{m2x} для x -напрямку

					y_n	y_n	y_n		
					+2	+3	+4		
	0	1	2	3	4	5	6	7	
x_1	0	1	2	3	3	0	1	4	1
x_2	1	2	2	1	0	1	2	4	2
x_3	2	1	0	0	1	2	3	4	3
x_4	3	3	1	0	0	3	4	4	0
x_5	4	4	4	4	4	4	0	0	4
x_6	5	5	5	5	5	5	5	5	5
x_7	6	6	6	6	6	6	6	6	6
x_8	7	7	7	7	7	7	7	7	7

Таблиця 17 – Модифікована таблиця переходів S_{m2y} для y -напрямку

					x_n	x_n	x_n		
					+2	+3	+4		
	0	1	2	3	4	5	6	7	
y_1	0	2	3	2	1	0	1	4	1
y_2	1	3	1	3	2	1	2	4	2
y_3	2	1	3	0	2	2	3	4	3
y_4	3	0	0	0	1	3	4	4	0
y_5	4	4	4	4	4	4	0	0	4
y_6	5	5	5	5	5	5	5	5	5
y_7	6	6	6	6	6	6	6	6	6
y_8	7	7	7	7	7	7	7	7	7

Тестованості переходу $(2,5) \rightarrow (3,5)$ для заштрихованих комірок показано на рисунку 18.

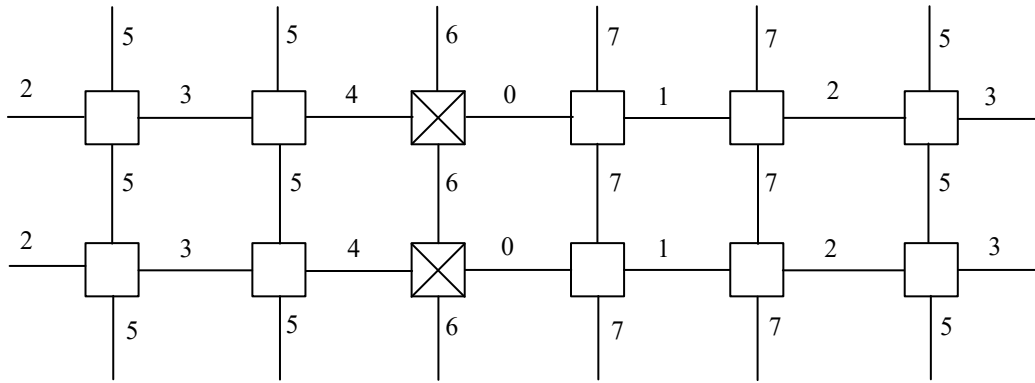


Рисунок 18

Таким чином, тестова послідовність і вектор моделювання для переходу $(2,5) \rightarrow (3,5)$ у x-напрямку має вигляд:

5 5 6 7 7 тестова послідовність;

2 3 4 0 1 – вектор моделювання.

А в у-напрямку:

2 – тестова послідовність; **5** – вектор моделювання.

Жирним шрифтом виділені значення, подавані на входи матриці. Вони відповідають тестовому векторові для заштрихованих комірок. Щоб одержати тестові вектори для інших комірок послідовності, що регенерує, у x-напрямку, необхідно тестову послідовність і вектор моделювання зрушувати одночасно циклічно на один розряд вправо. Потім циклічно зрушується тестова послідовність в у-напрямку на один розряд, і знову провадяться всі зрушення в x-напрямку і т.д. доти, поки не здійсниться останнє зрушення в у-напрямку. Одержувані в такий спосіб вхідні набори, застосовуються до наступних комірок уздовж усієї матриці. Для розглянутого переходу тестова послідовність в у-напрямку не зрушується, оскільки в цьому напрямку регенерація тестового входу не потрібна.

Час тестованості матриці (кількість тестових векторів) можна оцінити за формулою $T=4mn(2m+1)(2n+1)$, де m – кількість x-станів, n – кількість у-станів. $m=4$, $n=4$, тому $T=5184$.

Домашнє завдання

1 Дана одновимірна односпрямована СМКЕ, що складається з 15 комірок, з функцією комірки, заданою базовою таблицею переходів S_{b3} . Забезпечити С-тестованість СМКЕ, модифікуючи базову таблицю переходів. Побудувати тест для переходу $(2,4) \rightarrow 3$. Оцінити час тестованості матриці.

2 Дана двовимірна односпрямована ортогонально зв'язана СМКЕ з функцією комірки, заданою базовою таблицею переходів S_{b4} . Забезпечити С-тестованість СМКЕ, модифікуючи базову таблицю переходів. Побудувати тест для переходу $(3,3) \rightarrow (2,1)$. Оцінити час тестованості матриці. Варіанти завдань для самостійного виконання наведено в таблиці 18.

Таблиця 18

Номер варіанта	Перехід	Номер варіанта	Перехід
1	$(1,6) \rightarrow 1$	11	$(0,0) \rightarrow (1,2)$
2	$(5,6) \rightarrow 5$	12	$(1,2) \rightarrow (1,3)$
3	$(3,2) \rightarrow 0$	13	$(3,2) \rightarrow (0,2)$
4	$(7,10) \rightarrow 7$	14	$(1,3) \rightarrow (0,0)$
5	$(3,8) \rightarrow 4$	15	$(1,0) \rightarrow (2,3)$
6	$(4,9) \rightarrow 0$	16	$(4,5) \rightarrow (0,5)$
7	$(3,10) \rightarrow 0$	17	$(3,6) \rightarrow (4,6)$
8	$(6,6) \rightarrow 6$	18	$(6,4) \rightarrow (6,0)$
9	$(1,13) \rightarrow 1$	19	$(5,5) \rightarrow (5,5)$
10	$(3,5) \rightarrow 0$	20	$(2,7) \rightarrow (3,7)$

У даному розділі приведені рекомендації до вивчення як теоретичного матеріалу, що викладається на лекціях, так і матеріалу, винесеного на самостійне вивчення. Слід зауважити, що питання для самоконтролю, приведені тут, носять загальний характер і передбачають розгорнуту відповідь. Подібні питання можуть бути поставлені на іспиті як додаткові. Тест-питання для самоконтролю разом із системою аналізу відповідей ви можете знайти в гіпертекстових підручниках [7, 8].

Тема 1 Основи технічної діагностики (ТД). Структури систем діагностування (СД)

Основні поняття та визначення ТД. Об'єкт технічної діагностики, його стан. Види технічного стану. Несправність, дефект. Функціональне та тестове діагностування. Системи автоматизованого проектування. Методи генерації тестів. Алгоритмічні, ймовірнісні, детерміновані методи. Основи структурної тестованості. Аналіз методів побудови тестів. Мета і завдання курсу, їх зв'язок з іншими дисциплінами; функціональні і тестові системи діагностування; розвиток тестової діагностики до появи тестопридатного проектування (ТПР). Література [1, с. 11 – 18], конспект лекцій.

Контрольні питання і завдання для самоперевірки

- 1 Чим системи тестового діагностування відрізняються від систем функціонального діагностування?
- 2 Де застосовуються системи функціонального діагностування і чому?
- 3 Де застосовуються системи тестового діагностування і чому?
- 4 Які причини появи функціональних методів генерації тестів для надвеликих інтегральних схем (НВІС)?
- 5 У чому суть функціональних методів генерації тестів?
- 6 Як розвивалася тестова діагностика до появи тестопридатного проектування (ТПР)?

Тема 2 Методи справного моделювання та методи

модельовання несправностей. Класифікації несправностей

Несправності та тести. Класифікація несправностей за формою моделей та способом прояву. Константні несправності, одиночні, кратні. Умови виявлення та транспортування несправностей. Несправності, що розрізняються. Тести. Істотні несправності. Вичерпний тест. Тестопродатні схеми (ТПС) основних логічних елементів. Класифікація методів модельовання. Методи справного модельовання. Модельовання перехідних процесів. Методи модельовання несправностей, їх класифікація. Явні методи модельовання несправностей. Аналіз повноти тесту. Неявні методи модельовання несправностей. Дедуктивний метод модельовання несправностей.

Тема 3 Методи побудови тестів та пошуку дефектів. Діагностика комп'ютерних мереж (КМ)

Структурний алгоритм побудови тестів. Активізація шляхів у цифрових схемах. Узагальнений алгоритм побудови таблиць несправностей. Мінімізація таблиць несправностей. Методи пошуку дефектів у цифрових пристроях. Дерева пошуку дефектів. Структурні алгоритми пошуку дефектів у цифрових пристроях. Комп'ютерні мережі як об'єкти діагностування. Мережне діагностичне обладнання. Алгоритми пошуку несправностей у комп'ютерних мережах. Проведення діагностичного експерименту в комп'ютерних мережах.

Тема 4 Детерміновані та ймовірнісні стратегії побудови тестів

Методи генерації тестів. Алгоритмічні, ймовірнісні, детерміновані (структурні) методи. Методи детермінованої генерації тестів. Основи структурної тестованості. Аналіз методів побудови тестів. Загальна стратегія побудови тестів для цифрових пристроїв (ЦП).

Тема 5 D-алгоритм для комбінаційних схем

Поняття транспортування, активізації та забезпечення. D-числення, покриття, інверсія за D. D-алгоритм: теорія, значення, стратегія. Побудова структурно-функціональної моделі. Алгоритм D-просування та його надмірність. Алгоритм

довизначення. Суперечності алгоритму та його неістотність. Завдання розгалужень, що сходяться. D-вектори та шляхи. Перехід від D-вектора до двійкового тесту.

Тема 6 K-алгоритм для комбінаційних та послідовних схем

Завдання розгалужень, що сходяться. Втрати в D-алгоритмі. двотактне числення та покриття. K-алгоритм для комбінаційних схем. Алгоритм до визначення вхідних ліній. Способи вирішення проблем дублювання. Зниження розмірності активізації. Ітеративна модель для генерації тестів. Алгоритми активізації для інтерактивної моделі.

Тема 7 Алгоритми діагностування та пошуку дефектів. Подання діагностичної інформації (ДІ). Таблиця функціональних несправностей (ТФН) та таблиця несправностей (ТН). Типи алгоритмів

Алгоритми діагностування. Орієнтований граф. Дерево. Умовні та безумовні алгоритми. Словники несправностей та точнісної відповідності. Псевдовипадкове подання. Допоміжні словники: фазовий, гніздовий. Подання діагностичної інформації. Таблиці несправностей. Двійкові та багатозначні ТН. Класи еквівалентних дефектів. Алгоритми пошуку дефектів у вигляді дерева. Безумовний алгоритм з безумовною та умовною зупинкою. Умовний алгоритм. Функція переваги. Оцінка алгоритмів.

Тема 8 Структурний алгоритм аналізу багатозначної таблиці несправностей (БТН). Методи ущільнення двійкової інформації. Сигнатурний аналізатор (СА)

Багатозначні таблиці несправностей (БТН). Характеристики. Тригерна схема. БТН для схеми. Структурний алгоритм БТН (для кратних константних несправностей ККН). БТН - алгоритм. Результати роботи алгоритму. Оцінки. Завдання згортання двійкових послідовностей. Вимоги до методів ущільнення. Методи згортання. Підрахунок одиниць, перемикаць, контроль парності, синдром. Ділення полінома на поліном. Сигнатурний регістр. Сигнатура. Порівняння методів згортання.

Тема 9 Зондові методи пошуку дефектів. Умовний

зондовий алгоритм

Зондові методи пошуку дефектів. Граф-методи пошуку дефектів. Причинно-наслідковий зв'язок. Діагностичний експеримент. Зворотне слідкування. Таблиця перевірок. Структурний зондовий алгоритм. Графова модель. Матриця досяжності. Стратегія половинного ділення. Алгоритм. Результуюче дерево. Діагностичний експеримент. Системи пошуку дефектів на основі умовного зондоваого алгоритму.

Тема 10 Діагностичні експерименти над автоматами. Тестованості керуючих автоматів

Принцип мікропрограмного керування. Композиційна модель цифрового пристрою. Змістовна і мікропрограмна ГСА. Граф переходів. Моделі несправностей. Несправності переходів. Умови побудови тесту. Моделювання тесту щодо одиночних несправностей переходів (ОНП). Модель процесу тестованості керуючого автомата (КА). Основні положення процесу тестованості. Структурна схема кінцевого автомата. Безумовний експеримент над автоматами. Функція переходів і виходів. Модель ЦП на мікропрограмному рівні. Особливості моделі мікропроцесорного (МП) ЦП. Структура моделі МПЦП. Граф-модель операційного автомата. Типи графів. Стратегія тестованості КА. Особливості реалізації стратегії. Моделі функціональних несправностей. Варіанти залежних функцій. Тестованості несправностей. (F_i / \emptyset) , (f_i / f_j) і $(f_i / f_i f_j)$. Метод тестованості. Основні положення. Алгоритм просування. Алгоритм довизначення.

Тема 11 Системи верифікації. Тестові програми. Налагодження персональних комп'ютерів

Основні поняття і визначення. Можливості верифікації. Типи, методи функціональної верифікації. Тестова діагностика VS. Тестова верифікація. Верифікація моделей ЦП, описаних мовою опису апаратури VHDL. Моделі помилок проектування. План верифікації. Таблиця верифікації. UART. Системи верифікації. Тестові програми. Способи оцінювання якості тестів та тестової програми. Проектування моделей, придатних до верифікації. Тестованості програмного забезпечення. Проблеми

верифікації. Локалізація несправності. Апаратні, програмні та спрощені методи фірми IBM. Процедура POST. Діагностичні програмні засоби. Превентивні заходи при налагоджуванні.

Тема 12 Тестопридатність. Аналіз тестопридатності цифрових схем

Порівняльна характеристика систем функціонального діагностування і систем тестового діагностування. Розвиток тестової діагностики до появи методів тестопридатного проектування (ТПР). Структурні методи генерації тестів. Функціональні методи генерації тестів. Обґрунтування необхідності ТПР. Тестопридатний виріб. Визначення керованості і спостережності. Класифікація методів аналізу тестопридатності. Витрати на реалізацію. Вартість тестованості. Аналіз тестопридатності за методом CAMELOT. Розрахунок керованості, спостережності, тестопридатності вузлів схеми. Побудова гістограм для показників, що розраховуються. Заходи для покращення керованості, спостережності і тестопридатності вузлів схеми. Обґрунтування необхідності тестопридатного проектування, визначення тестопридатного виробу; підходи до оцінки тестопридатності цифрових пристроїв; поняття керованості і спостережності; оцінка тестопридатності цифрових пристроїв на логічному рівні (метод CAMELOT). Література [1, с. 11, 19 – 46, 57, 122 – 153; 2, с. 343 – 347, 8], конспект лекцій.

Контрольні питання і завдання для самоперевірки

- 1 Що таке тестопридатність?
- 2 Який пристрій називається тестопридатним?
- 3 Чим розрахункові методи аналізу тестопридатності відрізняються від алгоритмічних?
- 4 Дати визначення керованості і спостережності цифрових схем.
- 5 Що таке коефіцієнт передачі керованості? Як він визначається?
- 6 Що таке коефіцієнт передачі спостережності? Як він визначається?
- 7 Що таке одновимірні неполяризовані активізуючі і

блокуючі D-куби? Вказати такі куби для логічних елементів 2І, 2АБО, 3І-НЕ, 3АБО-НЕ.

8 Як визначається керованість вузлів схеми?

9 Вказати, як визначається спостереженість вузлів схеми у випадках: а) розгалуження виходу; б) розгалужень, що сходяться; в) схеми з ланцюгами зворотного зв'язку.

10 Яким чином визначається тестопридатність схеми в цілому?

11 Які існують основні способи покращення тестопридатності цифрових логічних схем?

Тема 13 Методи тестопридатного проектування

Класифікація методів ТПР. Класифікація і коротка порівняльна характеристика найбільш відомих методів ТПР. Головні розходження. Витрати на реалізацію. Вартість тестованості.

Неструктурні (ad hoc) методи ТПР. Неструктурні методи ТПР як правила покращення керованості та спостережності деяких частин схеми. Класифікація існуючих методів тестопридатного проектування, коротка характеристика неструктурних методів, методів сканування і вбудованої самотестованості. Неструктурні методи, що є сукупністю правил покращення керованості і спостережності деяких елементів схеми. Література [1, с. 11 – 18, 54, 55; 2, с. 347 – 358; 4, с. 264 - 293; 8], конспект лекцій.

Контрольні питання і завдання для самоперевірки

1 Що таке тестопридатне проектування?

2 Чим структурні методи ТПР відрізняються від спеціалізованих (неструктурних)?

3 Чи завжди тестопридатний проект досягається введенням апаратурної надмірності?

4 Структурні методи ТПР використовуються на: а) ранніх етапах проектування; б) останніх етапах проектування; в) всіх етапах виробництва.

5 Якими двома показниками характеризуються методи ТПР?

6 Наведіть приклади неструктурних методів ТПР.

Тема 14 Структурні методи сканування та

тестопридатного проектування

Методи шляху, що сканується (Scan Path), і сканування з довільним доступом (Random Access Scan). Метод шляху, що сканується (Scan Path). Метод сканування з довільним доступом (Random Access Scan). Принцип, що лежить в основі методів. Загальна структура, структура комірки пам'яті зсувного регістра. Стандартні тести для перевірки зсувного регістра. Послідовність тестованості та алгоритм одержання тестової мікропрограми.

Методи LSSD і "сканування-установлення" (Scan Set). Метод LSSD. Принцип, що лежить в основі методу. Загальна структура, структура комірки пам'яті зсувного регістра. Послідовність тестованості та алгоритм одержання тестової мікропрограми. Метод Scan Set. Принцип, що лежить в основі методу. Загальна структура. Недоліки і достоїнства структурних методів сканування.

Методи сканування: метод граничного сканування (стандарт IEEE 1149.1 Boundary-scan); структурні методи ТПР – сканованого шляху (Scan Path), сканування з довільним доступом (RAS), сканування, чутливого до рівня тактового сигналу (LSSD), “сканування-установлення” (Scan Set). Література [1, с. 56 – 72; 2, с. 358 – 412; 4, с. 264 – 293, 8], конспект лекцій.

Контрольні питання і завдання для самоперевірки

- 1 У чому полягає суть методів SP, RAS, LSSD, Scan Set?
- 2 Який з проектів є найбільш надлишковим SP, LSSD?
- 3 Які стандартні тести використовуються для тестованості елементів пам'яті у структурних методах?
- 4 У чому полягає ідея сканованого шляху?
- 5 Які недоліки і достоїнства структурних методів?
- 6 Чим метод граничного сканування відрізняється від структурних методів сканування?
- 7 Які регістри використовуються у методі граничного сканування?
- 8 Які обов'язкові команди визначає стандарт IEEE 1149.1 Boundary-scan?

Тема 15 Методи вбудованої самотестованості (BIST)

Організація вбудованої самотестованості. Генерація тестів та методи ущільнення. Принцип, що лежить в основі підходу BIST. Достоїнства і недоліки підходу. Вичерпний тест, способи його одержання. Псевдовичерпний тест, способи його одержання. Аналіз результатів ущільнення структури. Послідовні і рівнобіжні сигнатурні аналізатори.

Математичні основи сигнатурного аналізу. Прямий і зворотний характеристичні поліноми. Примітивний характеристичний поліном. Утворюючий поліном. Послідовні і рівнобіжні сигнатурні аналізатори.

Метод самотестованості BILBO. Організація забезпечення тестопридатності замовлених МПЦП на прикладі використання засобів BIST для систем автоматизованого проектування. Універсальний реєстр BILBO. Класичний метод вбудованої самотестованості BILBO. Структура системи автоматизованого проектування для забезпечення тестопридатності замовлених і напівзамовлених НВІС на прикладі використання засобів BIST. Структура спадного тестопридатного проектування. Методологія вбудованої самотестованості. Один з можливих способів організації вбудованої самотестованості. Питання генерації тестів та аналізу результатів. Методи ущільнення і математичні основи сигнатурного аналізу. Метод самотестованості BILBO. Основні завдання, які повинна вирішувати система автоматизованого проектування (САПР) при проектуванні тестопридатних замовлених мікропрограмно-керованих цифрових пристроїв. Література [1, с.72–90; 2, с.421–501; 8], конспект лекцій.

Контрольні питання і завдання для самоперевірки

1 У чому полягає особливість методів вбудованої тестованості?

2 Чому метод BILBO не набув широкого поширення?

3 Які функції виконує елемент BILBO?

4 Чому початковий стан тригерів ГПВП, відповідний логічному «0», є забороненим?

5 Які типи сигнатурних аналізаторів існують?

6 Які тести використовуються у системах вбудованого

самотестування (VST)?

7 Опишіть узагальнену структуру САПР проектування МПЦП.

8 Опишіть алгоритм спадного проектування МПЦП.

9 Які рівні проектування ви знаєте?

10 Які заходи щодо забезпечення тестопридатності властиві кожному етапу проектування?

Тема 16 Стандарти IEEE для тестопридатного проектування, засновані на принципі граничного сканування

Метод граничного сканування (Boundary-Scan IEEE стандарт 1149.1). Принцип, що лежить в основі методу. Загальна структура. Структури комірок регістра сканування, внутрішнього регістра, регістра обходу, ідентифікаційного регістра. Регістр команд, ПІС-контролер. Режими роботи пристрою. Режими роботи комірок. Набір обов'язкових команд, набір додаткових команд. Приклад тестованості з'єднань на платі.

Стандарт IEEE P1500 для тестованості вбудованих ядер. Принцип, що лежить в основі методу. Загальна структура. Структури інтерфейсних граничних регістрів, інтерфейсного обхідного регістра, інтерфейсного регістра команд. ПІС-контролер. Режими роботи пристрою. Режими функціонування комірок. Набір обов'язкових команд, набір додаткових команд. Порівняльна характеристика стандартів IEEE P1500 і IEEE 1149.1.

Стандарт IEEE 1149.4 для тестової шини зі змішаними сигналами. Стандарт IEEE P1532 для внутрісистемної конфігурації програмувальних пристроїв. Коротка характеристика стандартів, заснованих на базі стандарту IEEE 1149.1. Загальні структури, режими роботи, призначення.

Стандарти, засновані на базі стандарту IEEE 1149, 1500, 1532. Принципи, що лежить в основі методів. Загальна структура. Структури інтерфейсних граничних регістрів, обхідного регістра, регістра команд. ПІС контролер. Режими роботи пристрою. Порівняльна характеристика стандартів IEEE P1500, 1149.4 і IEEE 1149.1. Три стандарти IEEE, що базуються на стандарті IEEE 1149.1 Boundary-scan. Стандарт IEEE 1149.4 Mixed-signal Test Bus Standard (для тестової шини із змішаними сигналами) призначений для забезпечення тестопридатності

аналого-цифрових схем. Стандарт IEEE P1500 Standard for Embedded Core Test (для тестованості вбудованих ядер) призначений для забезпечення тестопридатності систем на кристалі. Стандарт IEEE P1532 In-system Configuration of Programmable Devices (для внутрісистемної конфігурації програмувальних пристроїв) призначений для забезпечення тестопридатності програмувальної логічної інтегральної схеми (ПЛІС). Література [8], конспект лекцій.

Контрольні питання і завдання для самоперевірки

1 Стандарт IEEE 1149.4 дає можливість доступу:

- а) лише до цифрових пристроїв схеми;
- б) лише до аналогових пристроїв схеми;
- в) як до цифрових, так і до аналогових пристроїв схеми.

2 У якому режимі стандарт IEEE 1149.4 визначає організацію граничного сканування через всі (аналогові і цифрові) комірки регістра сканування?

- а) цифровому;
- б) аналоговому.

3 Вкажіть особливість граничного сканування в soc-системах, що визначається стандартом IEEE P1500:

- а) тестованості з'єднань між встановленими блоками;
- б) функціональна перевірка вбудованого модуля;
- в) структурна перевірка вбудованого модуля.

4 Механізм тестового доступу в стандарті IEEE P1500:

- а) не визначений зовсім;
- б) заданий жорстко;
- в) точно не визначений, але є спосіб побудови тестів.

Тема 17 Забезпечення тестопридатності систолічних структур

Забезпечення С-тестованості систолічних матриць (СМ). Систолічні архітектури. Області їхнього застосування. С-тестопридатні систолічні матриці. Умови С-тестопридатності.

Забезпечення С-тестованості систолічних матриць

комбінаційних елементів (СМКЕ) та систолічних матриць послідовних елементів (СМПЕ). Забезпечення С-тестованості одновимірної СМКЕ. Забезпеченості С-тестованості двовимірної СМКЕ. Забезпечення тестопридатності СМПЕ. Забезпечення тестопридатності систолічних структур. Умови С-тестованості ортогонально зв'язаних односпрямованих одновимірних і двовимірних матриць систол комбінаційних елементів. Метод забезпечення С-тестованості таких матриць і побудови тестового забезпечення для них. Підхід до тестованості матриць систолічних послідовних елементів (СМПЕ). Література [5, с. 9 – 33; 6; 7; 8], конспект лекцій.

Контрольні питання і завдання для самоперевірки

- 1 Які матричні структури називаються систолами?
- 2 Що зумовило розвиток структур систол і де вони застосовуються?
- 3 Яка функція називається добре визначеною?
- 4 Сформулюйте умови забезпечення С-тестованості одновимірної і двовимірної односпрямованих ортогональних СМКЕ.
- 5 Чи є матриця, що має функцію комірки, С-тестованою?
- 6 Сформулюйте правила модифікації базової таблиці переходів і побудови тесту для забезпечення С-тестованості одновимірних і двовимірних СМКЕ.

Теми для самостійного вивчення

1 Комп'ютерні мережі як об'єкти діагностування

Ієрархічний підхід до розв'язання задач діагностування мережі. Системний підхід (факторна модель). Типи мережних несправностей: явні несправності, що адресуються, явні дефекти та вузькі місця, приховані дефекти та вузькі місця. Види діагностування: пасивне (попереджаюче, пасивне), активне (стресове, реактивне), діагностика як методика (наскрізна, комплексна, „знизу-догори”).

Контрольні питання

1 Дайте визначення явного дефекту і наведіть приклади явних дефектів.

2 Дайте визначення явного вузького місця і наведіть приклади явних вузьких місць.

3 Назвіть види діагностування, що дозволяють локалізувати явні несправності.

4 Дайте визначення прихованого дефекту і наведіть приклади прихованих дефектів.

5 Дайте визначення прихованого вузького місця і наведіть приклади прихованих вузьких місць.

6 Назвіть види діагностування, що дозволяють локалізувати приховані несправності.

7 Дайте стислу характеристику методикам діагностування (наскрізна, комплексна, „знизу-догори”) та вкажіть на розбіжності між ними.

8 У якому разі необхідно застосовувати стресове діагностування?

9 Які типи несправностей дозволяє локалізувати методика „знизу-догори”?

2 Мережне діагностичне обладнання

Обладнання для діагностування та сертифікації кабельних систем: мережні монітори, прилади для сертифікації кабельних систем, кабельні сканери та тестери. Багатофункціональні діагностичні пристрої. Утиліти операційної системи (ОС) для діагностування та обслуговування мережі.

Контрольні питання

1 1 Яка різниця між мережним монітором та аналізатором протоколів?

2 Назвіть основні способи реалізації аналізаторів протоколів.

3 Яка різниця між кабельним сканером та тестером?

4 Наведіть основні функції багатофункціональних діагностичних пристроїв.

5 Наведіть основні електричні характеристики кабельних

систем, що аналізуються діагностичним обладнанням.

6 Назвіть види обладнання, що призначене для діагностування кабельних систем, та їх характеристики.

7 Наведіть визначення методу TDR.

8 Назвіть утиліти ОС, що дозволяють виконати діагностику та обслуговування служби маршрутизації, перевірити цілісність кабельної системи.

3 Програмні діагностичні засоби

Системи керування мережею: основні функції систем керування мережею, огляд систем керування мережею. Засоби керування системою: основні функції засобів керування системою, огляд засобів керування системою. Вбудовані програмні засоби діагностики та керування: інтелектуальні концентратори, SNMP-керовані комутатори. Аналізатори протоколів: основні функції аналізаторів протоколів, огляд аналізаторів протоколів. Експертні системи: призначення та функції експертних систем, огляд експертних систем, недоліки та особливості застосування для забезпечення коректного діагнозу.

Контрольні питання

1 У чому різниця між системою керування мережею та засобом керування системою?

2 У чому різниця між системою керування мережею та аналізатором протоколів із вбудованою експертною системою?

3 Назвіть основні класи функцій системи керування мережею.

4 Назвіть основні функції засобів керування системою.

5 Наведіть типову структуру системи керування мережею.

6 Які особливості застосування аналізатора протоколів у мережі, що комутується?

7 Назвіть основні засоби реалізації експертних систем для діагностування комп'ютерних мереж.

8 Обґрунтуйте, чому висновки, надані експертною системою, не можуть бути достатніми для остаточного встановлення діагнозу для мережі, що діагностується.

4 Алгоритми пошуку несправностей у комп'ютерних

мережах

Структурний метод пошуку явних несправностей, що адресуються. Пасивний метод пошуку явних несправностей. Активний метод пошуку прихованих несправностей.

Контрольні питання

1 У чому полягає принцип застосування та особливості структурного методу пошуку дефектів у цифрових пристроях стосовно комп'ютерної мережі?

2 Що таке вектор експериментальної перевірки (ВЕР)?

3 Які носії несправності, що адресуються, можуть привести до появи кратної несправності?

4 Наведіть визначення комп'ютерної мережі як об'єкта діагностування для явних та прихованих несправностей.

5 Назвіть типи факторів, що описують мережу як об'єкт діагностування.

6 Наведіть алгоритм відсіювання факторів у пасивному методі пошуку несправностей.

7 Назвіть причини, що роблять застосування пасивного методу пошуку дефектів недостатнім для локалізації несправності.

8 Назвіть основні розбіжності між пасивним та активним методами локалізації несправності.

9 У чому різниця між процедурою відсіювання факторів у пасивному та активному методах?

5 Проведення діагностичного експерименту в комп'ютерних мережах.

Пошук явних несправностей, що адресуються. Пошук явних дефектів та вузьких місць. Пошук прихованих дефектів та вузьких місць.

Завдання для самостійного виконання

1 Сегмент лінійної оптичної мережі (ЛОМ) наведено на рисунку 19. Побудувати поширену графову модель для даного сегмента, сформулювати матрицю досягнень. Виконати діагностичні експерименти та знайти область підозрюваних дефектів для таких

БЕП {WS-1, WS-2, WS-3, WS-4, WS-5, WS-6, WS-7, WS-8, WS-9, WS-10} : {1,0,1,0,0,0,0,0,0,0}, {1,0,0,1,1,1,1,1,1,1}, {1,0,1,0,0,0,0,1,1,1}, {1,1,1,1,1,1,1,1,1,1}. Зробити висновки щодо адекватності результатів експериментів відносно реальної поведінки мережі.

2 Для фрагмента ЛОМ (рисунок 19) побудувати факторну модель мережі, використовуючи системний підхід до подання мережі як об'єкта діагностування. Побудувати таблицю факторів, що включено в пасивний експеримент, а також вказати рівні „-” і „+” для кожного з цих факторів.

3 До фрагмента ЛОМ (рисунок 19) надходять скарги із сегмента, що об'єднується комутатором Switch3, на надмірний час реакції сервера на запит клієнтів. Описати алгоритм перевірки нуль-гіпотези „прикладне програмне забезпечення (ПЗ) – носій несправності” для мережі, що розглядається, згідно з алгоритмом, наведеним у джерелах, що висвітлюють вказану тему.

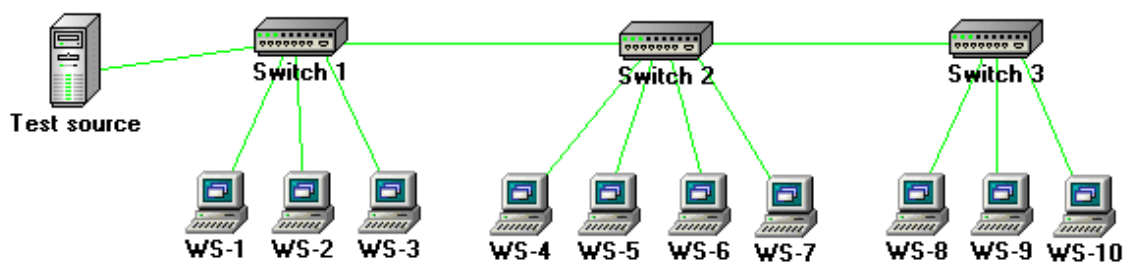


Рисунок 19 – Сегмент ЛОМ

ІНДИВІДУАЛЬНІ РОЗРАХУНКОВІ ЗАВДАННЯ, КОНТРОЛЬНІ ЗАВДАННЯ

Завдання 1 Дана одновимірна односпрямована СМКЕ, що складається із заданої кількості комірок, з функцією комірки, заданою базовою таблицею переходів. Забезпечити С-тестованість СМКЕ, модифікуючи базову таблицю переходів. Побудувати тест для всіх комірок матриці для заданого переходу. Зробити рисунок фрагмента матриці у рамках однієї регенеруючої послідовності. Оцінити час тестованості матриці.

Варіанти завдань приведені в таблиці 19.

Базові таблиці переходів S_{b1} та S_{b2} наведені у таблицях 20 та 21.

Таблиця 19 – Варіанти завдань для завдання 1

Номер варіанта	Кількість комірок	Базова таблиця переходів	Перехід
1	11	S_{b1}	(0,0) → 0
2	12	S_{b1}	(0,1) → 1
3	13	S_{b1}	(0,2) → 3
4	14	S_{b1}	(0,3) → 2
5	15	S_{b1}	(0,4) → 1
6	16	S_{b1}	(0,5) → 1
7	11	S_{b1}	(0,6) → 2
8	12	S_{b1}	(0,7) → 3
9	13	S_{b1}	(1,0) → 2
10	14	S_{b1}	(1,1) → 0
11	15	S_{b1}	(1,2) → 2
12	16	S_{b1}	(1,3) → 0
13	11	S_{b1}	(1,4) → 0
14	12	S_{b1}	(1,5) → 1
15	13	S_{b1}	(1,6) → 1
16	14	S_{b1}	(1,7) → 3
17	15	S_{b1}	(2,0) → 3
18	16	S_{b1}	(2,1) → 1
19	11	S_{b1}	(2,2) → 1
20	12	S_{b1}	(2,3) → 3

Таблиця 20 – Базова таблиця переходів S_{b1}

		Y							
		0	1	2	3	4	5	6	7
X	0	0	1	3	2	1	1	2	3
	1	2	0	2	0	0	1	1	3
	2	3	1	1	3	1	0	1	2
	3	3	3	0	0	2	2	0	0

Таблиця 21 – Базова таблиця переходів S_{b2}

		Y							
		0	1	2	3	4	5	6	7
X	0	3	3	2	0	2	3	1	2
	1	3	1	1	3	2	0	2	0
	2	2	0	0	2	0	2	0	3
	3	1	0	3	2	1	0	1	1

Завдання 2 Дана двовимірна односпрямована ортогональна зв'язана СМКЕ з функцією комірки, заданою базовою таблицею переходів (таблиця 22). Забезпечити С-тестованість СМКЕ, модифікуючи базову таблицю переходів. Побудувати тест для заданого переходу (обмежитися лише тестовою послідовністю і вектором моделювання в x - і y -напрямах). Зробити рисунок фрагмента матриці у рамках однієї регенеруючої послідовності. Оцінити час тестованості матриці.

Таблиця 22 – Варіанти для завдання 2

Номер варіанта	Базова таблиця переходів	Перехід
1	S_{b3}	$(0,0) \rightarrow (1,2)$
2	S_{b3}	$(0,1) \rightarrow (2,3)$
3	S_{b3}	$(0,2) \rightarrow (3,1)$
4	S_{b3}	$(0,3) \rightarrow (3,0)$
5	S_{b3}	$(1,0) \rightarrow (2,3)$
6	S_{b3}	$(1,1) \rightarrow (2,1)$
7	S_{b3}	$(1,2) \rightarrow (1,3)$
8	S_{b3}	$(1,3) \rightarrow (0,0)$
9	S_{b3}	$(2,0) \rightarrow (1,2)$
10	S_{b3}	$(2,1) \rightarrow (0,3)$
11	S_{b3}	$(2,2) \rightarrow (0,0)$
12	S_{b3}	$(2,3) \rightarrow (1,0)$
13	S_{b3}	$(3,0) \rightarrow (3,1)$
14	S_{b3}	$(3,1) \rightarrow (1,2)$
15	S_{b3}	$(3,2) \rightarrow (0,2)$
16	S_{b3}	$(3,3) \rightarrow (0,1)$
17	S_{b4}	$(0,0) \rightarrow (2,1)$
18	S_{b4}	$(0,1) \rightarrow (1,2)$
19	S_{b4}	$(0,2) \rightarrow (0,3)$
20	S_{b4}	$(0,3) \rightarrow (0,2)$

Базові таблиці переходів S_{b3} , S_{b4} , S_{b5} , та S_{b6} наведені у таблицях 23, 24, 25 та 26.

Таблиця 23 – Базова таблиця переходів S_{b3}

		Y			
		0	1	2	3
X	0	(1,2)	(2,3)	(3,1)	(3,0)
	1	(2,3)	(2,1)	(1,3)	(0,0)
	2	(1,2)	(0,3)	(0,0)	(1,0)
	3	(3,1)	(1,2)	(0,2)	(0,1)

Таблиця 24 – Базова таблиця переходів S_{b4}

		Y			
		0	1	2	3
X	0	(2,1)	(1,2)	(0,3)	(0,2)
	1	(1,2)	(0,3)	(0,1)	(1,2)
	2	(3,3)	(2,1)	(3,2)	(0,3)
	3	(1,2)	(2,3)	(1,0)	(3,0)

Таблиця 25 – Базова таблиця переходів S_{b5}

		Y			
		0	1	2	3
X	0	(0,2)	(3,0)	(2,3)	(3,0)
	1	(0,3)	(3,0)	(2,3)	(2,2)
	2	(1,2)	(0,3)	(1,0)	(2,1)
	3	(1,0)	(1,2)	(0,3)	(2,2)

Таблиця 26 – Базова таблиця переходів S_{b6}

		Y			
		0	1	2	3
X	0	(1,0)	(2,0)	(3,2)	(2,2)
	1	(0,0)	(0,0)	(2,3)	(3,0)
	2	(1,1)	(1,2)	(0,1)	(1,3)
	3	(0,3)	(3,3)	(1,0)	(0,1)

Завдання 3 Дана комбінаційна схема, яка задана у вигляді ДНФ $f(2,5,6,7) = 1$, з рівними затримками логічних елементів ($\Delta=1$). Необхідно виконати наступне.

- 1 Побудувати покриття C^0 та C^1 для цієї схеми.
- 2 Надано входні набори (011 та 111). Визначити наявність ризику збою на переході від одного набору до іншого (у будь-якому напрямку). Побудувати часові діаграми.
- 3 Запропонувати шляхи усунення ризиків збою, якщо вони є (мінімум два способи).
- 4 Промодельювати методом одиночного кубічного моделювання нульові несправності схеми на наборі 101.
- 5 Промодельювати дедуктивним способом вичерпний тест схеми (2^n наборів).
- 6 Побудувати таблицю несправностей і на її основі тест повноти 100%.

ПРИКЛАДИ РОЗВ'ЯЗАННЯ ТИПОВИХ ЗАДАЧ

Дана комбінаційна схема, яка задана у вигляді функції $y = x_1x_3 \vee x_2\bar{x}_3$, з рівними затримками логічних елементів ($\Delta=1$).

Схему та карту Карно наведено на рисунку 20.

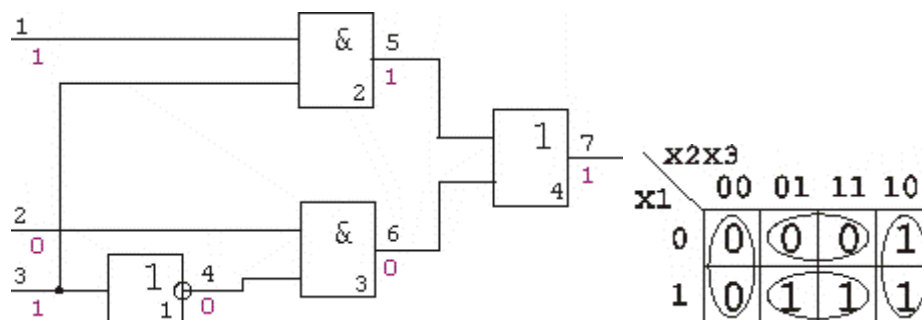


Рисунок 20

Необхідно виконати наступне.

- 1 Побудувати покриття C^0 та C^1 для цієї схеми.

$$C^0 = \{ \begin{matrix} x00 \\ 0x1 \end{matrix} \}, \quad C^1 = \{ \begin{matrix} x10 \\ 1x1 \end{matrix} \}.$$

2 Надано вхідні набори (110 та 111). Визначити наявність ризику збою на переході від одного набору до іншого (у будь-якому напрямку). Побудувати часові діаграми.

Набори $\begin{matrix} 110 \\ 111 \end{matrix}$.

Перехід 111-110 дає ризик збою.

Перехід 110-111 не змінює 1 на виході.

Часові діаграми наведено на рисунку 21.

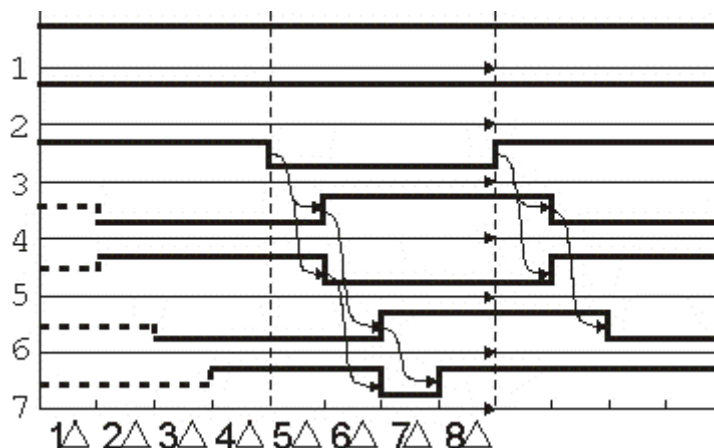


Рисунок 21

Одиночне моделювання нульових несправностей на наборі 101 наведено у таблиці 27.

Таблиця 27

	1	2	3	4	5	6	7	
n	1	0	1	0	1	0	1	
1^0	[0]	0	1	0	0	0	0	+
2^0	1	[0]	1	0	1	0	1	-
3^0	1	0	[0]	1	0	0	0	+
4^0	1	0	1	[0]	1	0	1	-
5^0	1	0	1	0	[0]	0	0	+
6^0	1	0	1	0	1	[0]	1	-
7^0	1	0	1	0	1	0	[0]	+

$$S = \{1^0, 3^0, 5^0, 7^0\}$$

Кінцева схема наведена на рисунку 22.

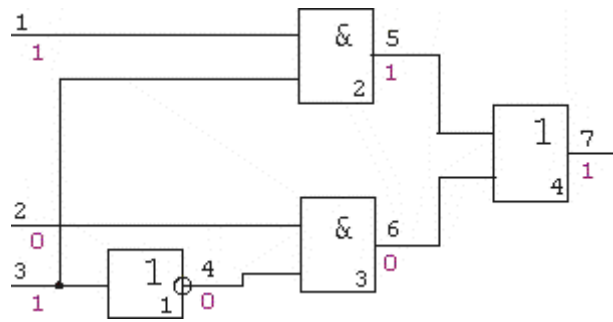


Рисунок 22

3 Запропонувати шляхи усунення ризиків збою, якщо вони є (мінімум два способи).

Шляхи усунення ризиків збою:

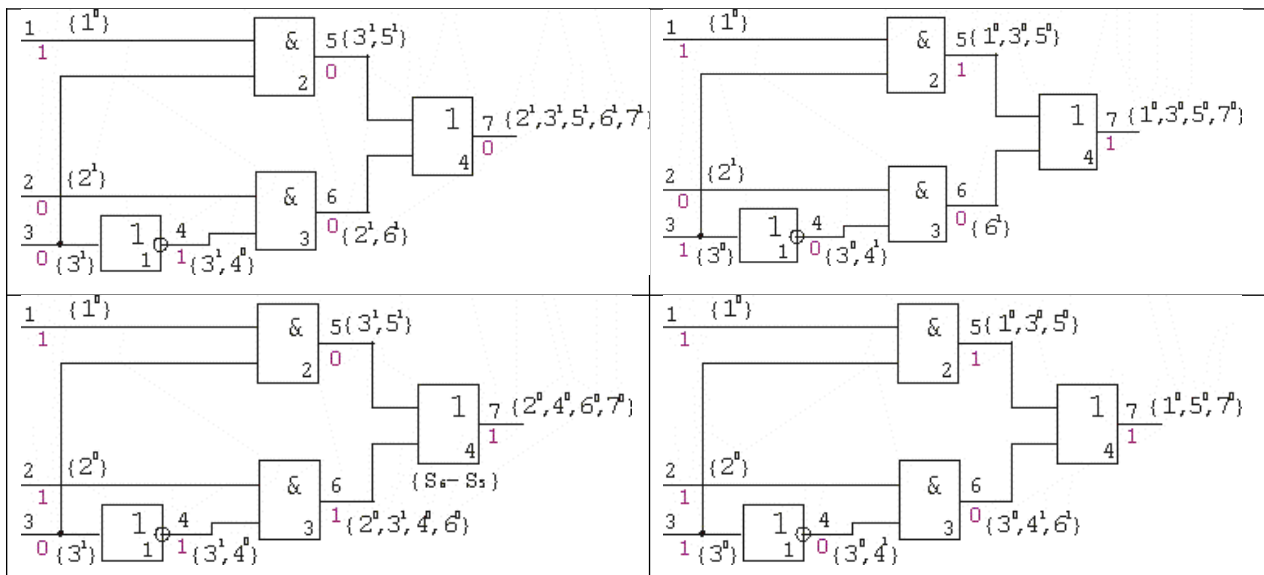
- 1) збільшити затримку примітивного елемента (ПЕ) 2 до 2Δ ;
- 2) додати до функції терм x_1x_2 , $y = x_1x_3 \vee x_2\bar{x}_3 \vee x_1x_2$.

4 Промодельовати методом одиночного кубічного моделювання нульові несправності схеми на наборі 101.

Моделювання несправностей для 2^n (8) наборів (вичерпний тест) наведено у таблиці 28.

Таблиця 28

Продовження таблиці 28



5 Промоделювати дедуктивним способом вичерпний тест схеми (2^n наборів).

6 Побудувати таблицю несправностей і на її основі тест повноти 100%. Несправності наведено у таблиці несправностей (таблиця 29).

У кожному стовпці таблиці несправностей (таблиця 29) є 0 та 1, тобто на кожній лінії перевіряються несправності "0" та "1".

Таблиця 29

	1	2	3	4	5	6	7
000	-	1	-	-	1	1	1
010	-	0	1	0	-	0	0
011	1	-	0	1	1	1	1
111	0	-	-	-	0	-	0

Повнота тесту при цьому – 100 %. Варіанти завдань для самостійного виконання наведені у таблиці 30.

Варіанти пар наборів для аналізу ризиків збою обираються кожним студентом самостійно. Номер варіанта – остання цифра номера залікової книжки.

Таблиця 30– Варіанти завдань для самостійного виконання

Номер варіанта	Кількість змінних	Логічна функція	Форма подання
1	4	$f(2, 5, 6, 7, 8, 12, 13, 15) = 1$	ДНФ
2	4	$f(0, 1, 2, 3, 10, 11, 12, 14, 15) = 1$	ДНФ
3	4	$f(0, 1, 2, 5, 8, 12, 13, 14, 15) = 1$	ДНФ
4	4	$f(0, 1, 4, 5, 6, 9, 11, 12, 14) = 1$	ДНФ
5	4	$f(1, 3, 4, 9, 10, 11, 12, 14) = 1$	ДНФ
6	4	$f(0, 2, 3, 7, 9, 11, 13, 15) = 1$	ДНФ
7	4	$f(0, 4, 6, 8, 10, 11, 12, 14, 15) = 1$	ДНФ
8	4	$f(0, 1, 2, 3, 4, 10, 11, 12, 14, 15) = 1$	ДНФ
9	4	$f(2, 3, 5, 7, 9, 10, 11, 13, 15) = 1$	ДНФ
10	4	$f(1, 3, 9, 10, 11, 12, 14) = 1$	ДНФ
11	4	$f(0, 1, 2, 3, 6, 10, 11, 12, 14, 15) = 1$	ДНФ
12	4	$f(3, 4, 5, 6, 10, 11, 12, 13) = 1$	ДНФ
13	4	$f(2, 6, 7, 8, 9, 12, 13, 15) = 1$	ДНФ
14	4	$f(1, 4, 5, 6, 9, 13, 14, 15) = 1$	ДНФ
15	4	$f(2, 4, 5, 8, 10, 11, 12, 13) = 1$	ДНФ

КРИТЕРІЇ ОЦІНЮВАННЯ ЗНАНЬ ТА ВМІНЬ

Підсумковим контролем для дисципліни є іспит. Специфіка цього виду контролю обумовлює формування підсумкової оцінки за результатами роботи протягом всього семестру та оцінювання різних видів занять.

Рейтингова оцінка з дисципліни

Середньозважена система оцінювання обумовлює розвиття дисципліни на змістові модулі, сума вагових коефіцієнтів яких дорівнює одиниці. В середині змістового модуля сума вагових коефіцієнтів окремих видів контрольних заходів також дорівнює одиниці. Оцінку, отриману студентом за змістові модулі (дисципліну в цілому), складають з оцінок за окремі контрольні заходи (змістові модулі), помножені на відповідні вагові коефіцієнти цих контрольних заходів (змістових модулів). Для

складання заліку з дисципліни студент повинен отримати середньозважені оцінки не менше "3" ("задовільно") за всіма змістовими модулями, відпрацювати та захистити всі лабораторні роботи, виконати з позитивною оцінкою розрахунково-графічні завдання та пройти тестування.

Необхідний обсяг умінь для складання іспиту

1 Методи побудови тестів цифрових пристроїв. Активізація шляхів у цифрових схемах. Структурний алгоритм побудови тестів.

2 Методи пошуку дефектів у цифрових пристроях. Дерева пошуку дефектів. Умовні і безумовні алгоритми пошуку дефектів. Структурні алгоритми пошуку дефектів у цифрових пристроях.

3 Діагностування комп'ютерних мереж. Мережне діагностичне забезпечення. Алгоритми пошуку несправностей у комп'ютерних мережах.

Необхідний обсяг умінь для складання модуля

1 Уміти побудувати комбінаційний пристрій (КП) будь-якого примітивного елемента (ПЕ) і верифікувати його за допомогою програми DCP. Скласти бібліотеку DCP, схему і промодельовати її справно та несправно. Пояснити поведінку.

2 Уміти будувати тести для цифрових схем, визначати повноту тестів, будувати ТФН і ТН.

3 Уміти будувати алгоритми пошуку дефектів у вигляді дерев для цифрових схем і проводити діагностичні експерименти.

4 Уміти будувати алгоритми пошуку дефектів у вигляді дерев для комп'ютерних мереж і проводити діагностичний експеримент у комп'ютерній мережі.

Іспит не буде складено у разі, якщо студент має суттєві недоліки знань з багатьох розділів навчальної дисципліни, не відпрацював і не захистив лабораторні роботи, а також не виконав розрахункових завдань.

СПИСОК ЛІТЕРАТУРИ

- 1 Беннеттс Р.Дж. Проектирование тестопригодных логических схем / Пер. с англ. - М.: Радио и связь, 1990. - 176 с.
- 2 Abramovich M., Breuer M.A., Friedman A.D. Digital systems testing and testable design. IEEE Inc. - New York, 1990.
- 3 Пархоменко П.П., Согомоян Е.С. Основы технической диагностики / Под ред. П.П.Пархоменко. - М.: Энергия, 1981. - 320 с.
- 4 Проектирование и диагностика компьютерных систем и сетей: Учеб. пособие / М.Ф. Бондаренко, Г.Ф. Кривуля, В.И. Хаханов и др. - К.: НМЦ ВО, 2000. – 306 с.
- 5 Проектирование цифровых схем с использованием языка VHDL / Семенец В.В., Хаханова И.В., Хаханов В.И. – Харьков: ХНУРЭ, 2003. – 492 с.
- 6 Техническая диагностика элементов и узлов персональных компьютеров: Учеб. пособие / В.И. Хаханов. - К.: ИСМО, 1997. - 308с.
- 7 Тестопригодное проектирование: Гипертекстовый электронный учебник / Сост. М.А. Мирошник. – Харьков: УкрГАЗТ, 2010.
- 8 Диагностика и моделирование: Гипертекстовый электронный учебник / Сост. М.А. Мирошник. – Харьков: УкрГАЗТ, 2010.

